

Three Level Boost Inverter with Reduction Stress Voltage of Capacitor

Tran Thi Quynh Nhu¹, Nguyen Thanh Long², Le Van Thiep³, Do Duc Tri^{1*}

¹Ho Chi Minh City University of Technology and Education, Vietnam

²An giang Power company, Vietnam

³ Southern Power Service Company-Kien Giang power service subsidiary, Vietnam

*Corresponding author. Email: tridd@hcmute.edu.vn

ARTICLE INFO

Received: 8/2/2022
Revised: 19/4/2022
Accepted: 4/5/2022
Published: 30/8/2022

KEYWORDS

Multilevel inverter;
Z Source;
Quasi Switch Boost;
T-Type inverter;
High boost factor.

ABSTRACT

In this paper, a new topology and pulse-width modulation (PWM) strategy for the three-level quasi-switched boost T-type inverter (TL-MqSBT²I) to reduce stress voltage of capacitor is presented. The Shoot through (ST) state is inserted into zero vector in order not to affect the output voltage. The new topology of intermediate network is also presented to improve the boost factor and voltage gain. As a result, the voltage stress on power devices like capacitors, diodes, and power switches is decreased, significantly. Shoot through pulse control method can decrease voltage stress on capacitor up to 40% as compared to the traditional control method when the duty cycle D_0 is 0.15 and duty cycle D_1 is 0.7. By controlling the technique of alternating short-through between impedance source network and T-Type inverter. The operation principle and overall control strategy for this configuration are also detailed. The simulation is implemented with the help of PSIM software to demonstrate the accuracy of this strategy.

Nghịch Lưu Tăng Áp Ba Bậc Với Khả Năng Giảm Điện Áp Đặt Trên Tụ

Trần Thị Quỳnh Như¹, Nguyễn Thanh Long², Lê Văn Thiệp³, Đỗ Đức Trí^{1*}

¹Đại học Sư phạm Kỹ thuật Thành Phố Hồ Chí Minh, Việt Nam

²Công ty điện lực An Giang, Việt Nam

³Công ty dịch vụ điện lực Miền Nam-Xí nghiệp dịch vụ điện lực Kiên Giang, Việt Nam

* Corresponding author. Email: tridd@hcmute.edu.vn

THÔNG TIN BÀI BÁO

Ngày nhận bài: 8/2/2022
Ngày hoàn thiện: 19/4/2022
Ngày chấp nhận đăng: 4/5/2022
Ngày đăng: 30/8/2022

TỪ KHÓA

Nghịch lưu đa bậc;
Nguồn Z;
Tăng áp tựa khóa chuyển mạch;
Nghịch lưu hình T;
Hệ số tăng áp cao.

TÓM TẮT

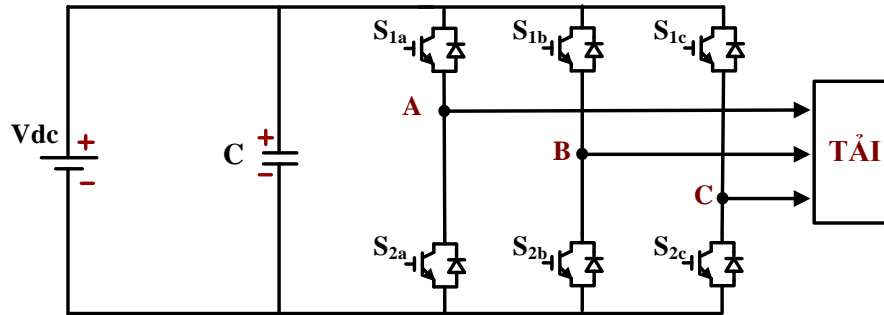
Trong bài báo này, một cấu hình và phương pháp PWM mới cho nghịch lưu ba bậc tăng áp tựa khóa chuyển mạch hình T để giảm điện áp đặt trên tụ được trình bày. Trạng thái ngắn mạch (ST) được chèn vào các vector zero để không ảnh hưởng đến điện áp đầu ra. Cấu hình mới của mạng nguồn kháng được trình bày để cải thiện hệ số tăng áp và độ lợi điện áp. Kết quả điện áp đặt trên các phần tử công suất giống như tụ điện, diode và khóa chuyển mạch công suất được giảm một cách đáng kể. Phương pháp điều khiển xung ngắn mạch có thể giảm điện áp đặt trên tụ điện lên đến 40% so với phương pháp điều khiển truyền thống khi chu kỳ đóng D_0 là 0.15 và chu kỳ đóng D_1 là 0.7. Bằng cách điều khiển kỹ thuật xung xen kẽ giữa mạng nguồn kháng và nghịch lưu hình T. Nguyên lý hoạt động và phương pháp điều khiển tổng thể cho cấu hình này cũng được trình bày chi tiết. Kết quả mô phỏng được thực hiện với sự trợ giúp của phần mềm PSIM để chứng minh tính chính xác của phương pháp này.

Doi: <https://doi.org/10.54644/jte.71B.2022.1134>

Copyright © JTE. This is an open access article distributed under the terms and conditions of the [Creative Commons Attribution-NonCommercial 4.0 International License](https://creativecommons.org/licenses/by-nc/4.0/) which permits unrestricted use, distribution, and reproduction in any medium for non-commercial purpose, provided the original work is properly cited.

1. Giới thiệu

Nghịch lưu nguồn áp (VSI) ngày càng được ứng dụng rộng rãi trong các hệ thống như: hệ thống điện PV dân dụng và nối lưới, hệ thống tua bin điện gió, hệ thống nguồn dự phòng UPS, động cơ AC, xe điện,... [1], [2]. So với nghịch lưu hai bậc truyền thống (Hình 1), những năm gần đây bộ nghịch lưu đa bậc [3] được sử dụng phổ biến với những ưu điểm như: chất lượng điện đầu ra tốt hơn, giảm kích thước bộ lọc LC. Theo một số khảo sát, VSI đa bậc truyền thống thường hoạt động ở trạng thái giảm áp. Do vậy, để sử dụng VSI cho các mục đích tăng áp cần tăng cường một bộ DC/DC tăng áp phía trước bộ nghịch lưu. Điều này gây tăng kích thước và chi phí đầu tư cho bộ nghịch lưu.



Hình 1. Cấu trúc của bộ nghịch lưu nguồn áp truyền thống

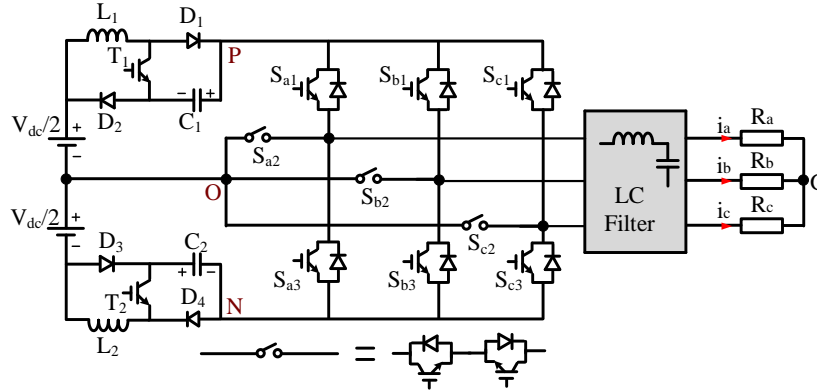
Ngoài ra, VSI không cho phép hai khóa công suất trên cùng một nhánh dẫn đồng thời (ngắn mạch - Shoot Through). Hiện tượng này làm ngắn mạch nguồn áp đầu vào của bộ nghịch lưu gây hư hỏng đối với hệ thống nghịch lưu. Để hạn chế ảnh hưởng của vấn đề ngắn mạch, bộ dead-time thường được sử dụng. Tuy vậy, việc sử dụng dead-time làm suy giảm hiệu suất của bộ chuyển đổi.

Nghịch lưu dùng nguồn Z (Z Source) được giới thiệu trong nghiên cứu [4] được đề xuất để khắc phục những hạn chế của nghịch lưu nguồn áp truyền thống. Cấu hình này được biết đến như một mạch chuyển đổi công suất có khả năng tăng - giảm áp một chặng và có khả năng chống lại hiện tượng trùng dẫn. Tuy vậy, nghịch lưu nguồn Z vẫn còn tồn tại một số nhược điểm như: dòng điện đầu vào gián đoạn và điện áp đặt trên tụ còn khá lớn.

Để cải thiện những bất lợi của nghịch lưu mạng nguồn Z, một mạng nghịch lưu tựa nguồn Z (qZSI) được trình bày trong [5] để thay thế cho mạng nghịch lưu nguồn Z. Nghiên cứu [5] là một cấu hình nghịch lưu ba bậc hình T tựa nguồn Z được kết hợp bởi hai phần chính đó là mạng nguồn kháng (qZS) và nghịch lưu 3 bậc hình T. Mạng qZS gồm có 4 cuộn cảm (L_1, L_2, L_3, L_4), 4 tụ điện (C_1, C_2, C_3, C_4) và 2 diode (D_1, D_2), chúng được ghép với nhau để tạo ra điểm giữa (0). Nghiên cứu [5] không chỉ kế thừa những thuận lợi của nghịch lưu nguồn áp truyền thống và nghịch lưu nguồn Z mà còn cải thiện những bất lợi của nguồn Z. Trong nghiên cứu [6] giới thiệu mạng nghịch lưu 3 bậc tựa nguồn Z (Quasi Z Source) kết hợp với cấu hình nghịch lưu hình T hoạt động ở điều kiện cân bằng điểm 0 bởi kỹ thuật vector không gian. Tuy nhiên vì sử dụng quá nhiều phần tử công suất thụ động cho nên kích thước, trọng lượng của bộ chuyển đổi gia tăng. Để khắc phục các nhược điểm của nghịch lưu tựa nguồn Z, một số bài báo đã trình bày về cấu hình nghịch lưu tăng áp tựa khóa chuyển mạch 3 pha [7]-[12]. Việc sử dụng ít hơn hai cuộn dây, hai tụ điện sẽ giúp cho [7] giảm kích thước và trọng lượng của hệ thống. Tuy nhiên, với phương pháp chèn xung ngắn mạch đồng thời, điều này làm cho độ gọn dòng điện của cuộn dây tăng áp cao và chỉ số điều chế thấp. Để giảm độ gọn dòng điện của cuộn dây tăng áp và độ lợi điện áp cao so với những cấu hình tương tự nghiên cứu [8] được đề xuất. Một đề xuất mới được trình bày bởi [9], với khả năng tăng hệ số tăng áp mà vẫn duy trì những thuận lợi trong [8]. Với việc sử dụng cùng cấu hình với [8], tuy nhiên nghiên cứu [10] mạng nghịch lưu 3 bậc tựa khóa chuyển mạch hình T có thể hoạt động ở chế độ bình thường và chịu lỗi mà vẫn giữ những thuận lợi của nghiên cứu [8]. Trong nghiên cứu [11], [12] trình bày phương pháp cấu hình nghịch lưu 3 bậc tựa khóa chuyển mạch hình T với kỹ thuật chèn xung theo phương pháp vector không gian, phương pháp này có khả năng giảm và triệt tiêu điện áp common mode mà vẫn giảm độ gọn dòng điện của cuộn dây tăng áp và tăng chỉ số điều chế so với [8]. Với mục tiêu giảm điện áp đặt trên các phần tử công suất thụ động của mạng nguồn kháng một cấu hình mới về nghịch lưu tăng áp tựa khóa chuyển mạch hai bậc được đề xuất trong nghiên cứu [13].

Trong bài báo này, một cấu hình mới và phương pháp điều khiển tiêu hài bậc 3 nhằm mục đích giảm điện áp đặt trên các phần tử công suất ở mạng nguồn kháng mà vẫn giữ khả năng giảm độ gợn dòng điện của cuộn dây tăng áp trong [8]. Nguyên lý hoạt động của giải thuật chèn xung ngăn mạch cho cấu hình nghịch lưu tăng áp tựa khóa chuyển mạch hình T được phân tích và kết quả mô phỏng bằng phần mềm PSIM được thực hiện để kiểm chứng cơ sở lý thuyết.

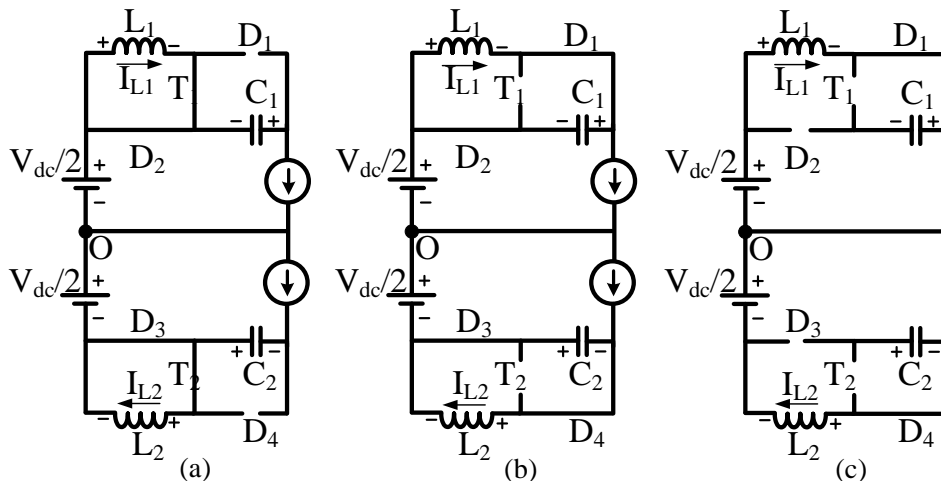
2. Cấu hình nghịch lưu tăng áp tựa khóa chuyển mạch hình T ba bậc



Hình 2. Cấu trúc ba bậc qSBT²I

Nghịch lưu tăng áp tựa khóa chuyển mạch hình T ba bậc (3L qSBT²I) được kết hợp bởi hai chặng chính đó là mạng nguồn kháng (qSB) và nghịch lưu 3 bậc hình T truyền thống.

Mạng nguồn kháng (qSB) gồm có nguồn DC đầu vào được chia thành 2 nguồn DC bằng nhau được đưa đến 2 mạng nguồn kháng độc lập. Mỗi một mạng nguồn kháng gồm có: 1 cuộn cảm (L_1), 1 tụ điện (C_1), 2 diode (D_1, D_2), và một khóa công suất IGBT (mạng nguồn kháng phía trên). Các phần tử trong mạng nguồn kháng được kết nối với nhau để tạo ra điểm giữa (O). Điểm giữa này và hai đầu ra của mạng qSB (P, N) sẽ cung cấp năng lượng cho mạch nghịch lưu 3 bậc hình T truyền thống gồm 3 nhánh (pha a, b, c), mỗi nhánh gồm 3 IGBT. Trong đó, một khóa hai chiều được cấu tạo bởi 2 IGBT mắc ngược chiều nhau và được trình bày như Hình. 2.



Hình 3. Nguyên lý hoạt động của 3L qSBT²I (a) trạng thái ST, (b) trạng thái NST1, (c) trạng thái NST2

Với cấu trúc 3 bậc, nghịch lưu hình T có khả năng tạo ra 3 cấp điện áp ở đầu ra bằng cách kích đóng khóa S_{1x} ($x = a, b, c$) điện áp V_{XO} sẽ đạt được giá trị $+V_C$. Điện áp V_{XO} sẽ đạt giá trị 0 khi khóa S_{2x} được kích đóng. Tương tự, điện áp V_{XO} sẽ đạt giá trị $-V_C$ bằng cách kích đóng S_{3x} .

2.1. Nguyên lý hoạt động

Cấu hình nghịch lưu tăng áp 3 bậc tựa khóa chuyển mạch hình T với khả năng giảm điện áp đặt trên tụ (3L-qSBT²I-RSV) có hai trạng thái chuyển mạch chính là “Không ngăn mạch (NST)” và “Ngăn mạch (ST)”. Hình. 3 trình bày trạng thái hoạt động của 3L-qSBT²I-RSV.

2.1.1. Trạng thái không ngắn mạch (NST)

Trạng thái NST 1: khóa T_1 và khóa T_2 được kích đóng như được trình bày ở Hình 3(a). Kết quả là diode D_1 và D_4 bị phân cực ngược. Trong khi đó các diode D_2, D_3 được phân cực thuận. Năng lượng tích trữ trong cuộn dây L_1 và L_2 bởi hai khóa T_1, T_2 và D_2, D_3 của mạng nguồn kháng. Mạch nghịch lưu làm việc như một mạch nghịch lưu hình T truyền thống và được đại diện bằng nguồn dòng như Hình 3(b). Điện áp đặt trên cuộn dây L_1 và L_2 được xác định như sau:

$$V_{L_1} = V_{L_2} = 0 \quad (1)$$

Trạng thái NST 2: khóa T_1 và khóa T_2 được kích ngắt như được trình bày ở Hình 3(b). Kết quả là tất cả diode D_1, D_2, D_3 và D_4 được phân cực thuận. Năng lượng nạp cho tụ điện C_1 và C_2 từ cuộn dây L_1 và L_2 . Mạch nghịch lưu làm việc như một mạch nghịch lưu hình T truyền thống và được đại diện bằng nguồn dòng như Hình 3(c). Điện áp đặt trên cuộn dây L_1 và L_2 được xác định như sau:

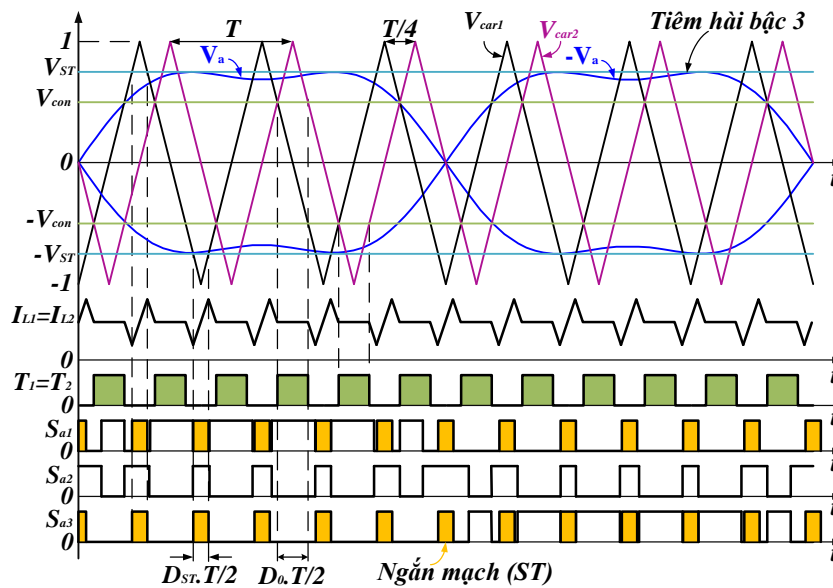
$$\begin{cases} V_{L1} = -V_{C1} \\ V_{L2} = -V_{C2} \end{cases} \quad (2)$$

2.1.2. Trạng thái ngắn mạch

Khóa T_1 và T_2 được kích đóng đồng thời với tất cả các khóa bên phía nghịch lưu hình T, $S_{1x}-S_{3x}$ được trình bày ở hình 3(c). Kết quả là diode D_2 và D_3 bị phân cực ngược. Trong khi đó các diode D_1, D_4 được phân cực thuận. Năng lượng tích trữ trong cuộn dây L_1 và L_2 từ nguồn điện đầu vào V_{dc} . Điện áp đặt trên cuộn dây L_1 và L_2 được biểu diễn như sau:

$$V_{LP} = V_{LN} = V_{dc} / 2 \quad (3)$$

2.2. Phương pháp điều khiển tiêm hài bậc 3 cho 3L-qSBT²I-RSV



Hình 4. Phương pháp điều khiển tiêm hài bậc 3 cho pha A của nghịch lưu 3L qSBT²I

Hình 4 trình bày phương pháp điều khiển PWM cho 3L qSBT²I dựa vào phương pháp tiêm hài bậc 3. Tương tự phương pháp PWM truyền thống dựa vào kỹ thuật điều khiển dịch pha cho 3L-T²I, phương pháp điều khiển này cũng sử dụng hai dạng sóng tín hiệu tham chiếu (V_x và $-V_x$, $x=a, b, c$) với một sóng mang tần số cao V_{car1} để tạo điện áp cực đầu ra ba bậc. Sóng mang V_{car1} kết hợp với hằng số điện áp V_{ST} và $-V_{ST}$ để tạo ra tín hiệu điều khiển cho các khóa của nghịch lưu ba bậc hình T. Ngoài ra, tín hiệu điều khiển cho hai khóa T_1, T_2 của mạng nguồn kháng được thực hiện bởi tín hiệu V_{car2} so sánh với hai hằng số điện áp V_{con} và $-V_{con}$. Lưu ý, sóng mang V_{car2} lệch 90° (như trình bày ở hình 4) so với sóng mang V_{car1} với mục đích giảm độ gợn dòng điện của cuộn dây tăng áp.

Tín hiệu tham chiếu ba pha được định nghĩa như sau:

$$\begin{cases} V_a = 2/\sqrt{3}m\sin(\theta) + \frac{1}{6} \times \frac{2}{\sqrt{3}}m\sin(3\theta) \\ V_b = 2/\sqrt{3}m\sin(\theta + 2\pi/3) + \frac{1}{6} \times \frac{2}{\sqrt{3}}m\sin(3\theta) \\ V_c = 2/\sqrt{3}m\sin(\theta - 2\pi/3) + \frac{1}{6} \times \frac{2}{\sqrt{3}}m\sin(3\theta) \end{cases} \quad (4)$$

Với:

m là chỉ số điều chế.

V_a, V_b, V_c là 3 tín hiệu tham chiếu.

2.3. Phân tích trạng thái ổn định

Trong một chu kỳ đóng ngắt, thời gian tác dụng của trạng thái NST1 là D_1T và trạng thái ngắn mạch ST trong một chu kỳ sóng mang là D_0T . Do đó, có thể xác định được thời gian tồn tại của trạng thái NST2 là $(1 - D_0 - D_1)T$.

Với D_1 là chu kỳ ngắn mạch của mạng nguồn kháng, D_0 là chu kỳ ngắn mạch của nghịch lưu hình T.

Với giả thuyết điện dung trên tụ điện đủ lớn để điện áp đặt trên tụ được xem như hằng số, áp dụng tính chất cân bằng điện áp trên cuộn dây, có thể xác định được điện áp trên tụ và điện áp DC-link của 3L-MqSBT²I-RSV như sau:

$$V_C = V_{CP} = V_{CN} = \frac{1}{2} \cdot \frac{D_0}{1 - D_0 - D_1} V_{dc} \quad (5)$$

$$V_{PN} = V_{dc} + 2 \cdot V_C = \frac{1 - D_0}{1 - D_0 - D_1} V_{dc} \quad (6)$$

Khi đó, giá trị đỉnh của điện áp đầu ra trên tải được xác định như sau:

$$V_{x,peak} = m \cdot \frac{2}{\sqrt{3}} \cdot \frac{V_{PN}}{2} = \frac{m}{\sqrt{3}} \cdot \frac{1 - D_0}{1 - D_0 - D_1} V_{dc} \quad (7)$$

Với m là chỉ số điều chế của phần nghịch lưu.

Hệ số tăng áp (B) được xác định như sau:

$$B = \frac{V_{PN}}{V_{dc}} = \frac{1 - D_0}{1 - D_0 - D_1} \quad (8)$$

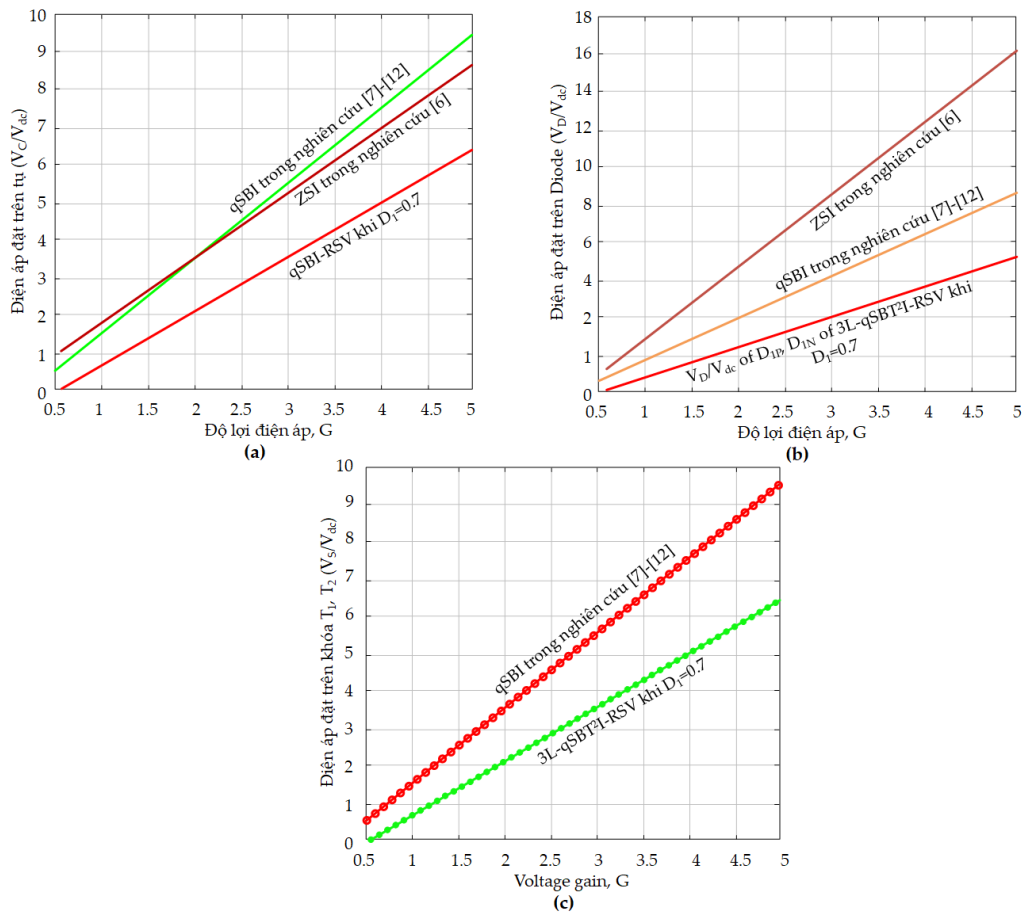
Độ lợi điện áp của bộ chuyển đổi được xác định như sau:

$$G = \frac{V_{x,peak}}{V_{dc}} = \frac{m}{\sqrt{3}} \cdot \frac{1 - D_0}{1 - D_0 - D_1} \quad (9)$$

Mối quan hệ giữa chỉ số điều chế và tỷ số đóng của mạng nguồn kháng, tỷ số đóng của nghịch lưu hình T được định nghĩa như sau:

$$\begin{cases} 0 \leq m \leq 1 \\ m + D_0 \leq 1 \\ D_0 + D_1 < 1 \end{cases} \quad (10)$$

Hình 5 trình bày điện áp đặt trên các phần tử công suất ở mạng nguồn kháng như điện áp đặt trên tụ, điện áp đặt trên diode và điện áp đặt trên khóa điều khiển mạng nguồn kháng. Tại độ lợi điện áp bằng 4, điện áp đặt trên tụ của phương pháp đề xuất theo tỷ số điện áp đặt trên tụ V_c so với điện áp đầu vào V_{dc} là 5 trong khi đó điện áp đặt trên tụ của phương pháp [6] là 7 và phương pháp [7]-[12] là 7.5 như trình bày ở hình 5 (a). Kết quả là phương pháp đề xuất giảm 40% so với phương pháp [6] và 50% so với phương pháp [7]-[12]. Tương tự, hình 5 (b) trình bày điện áp đặt trên diode của phương pháp đề xuất theo tỷ số điện áp đặt trên diode V_D so với điện áp đầu vào V_{dc} là 3.7 trong khi đó điện áp đặt trên diode của phương pháp [6] là 6.3 và phương pháp [7]-[12] là 12.5 tại độ lợi điện áp bằng 4. Hình 5 (c) trình bày điện áp đặt trên khóa công suất của phương pháp đề xuất theo tỷ số điện áp trên khóa công suất V_s so với điện áp đầu vào V_{dc} là 5 trong khi đó điện áp trên tụ của phương pháp [7]-[12] là 7.5.



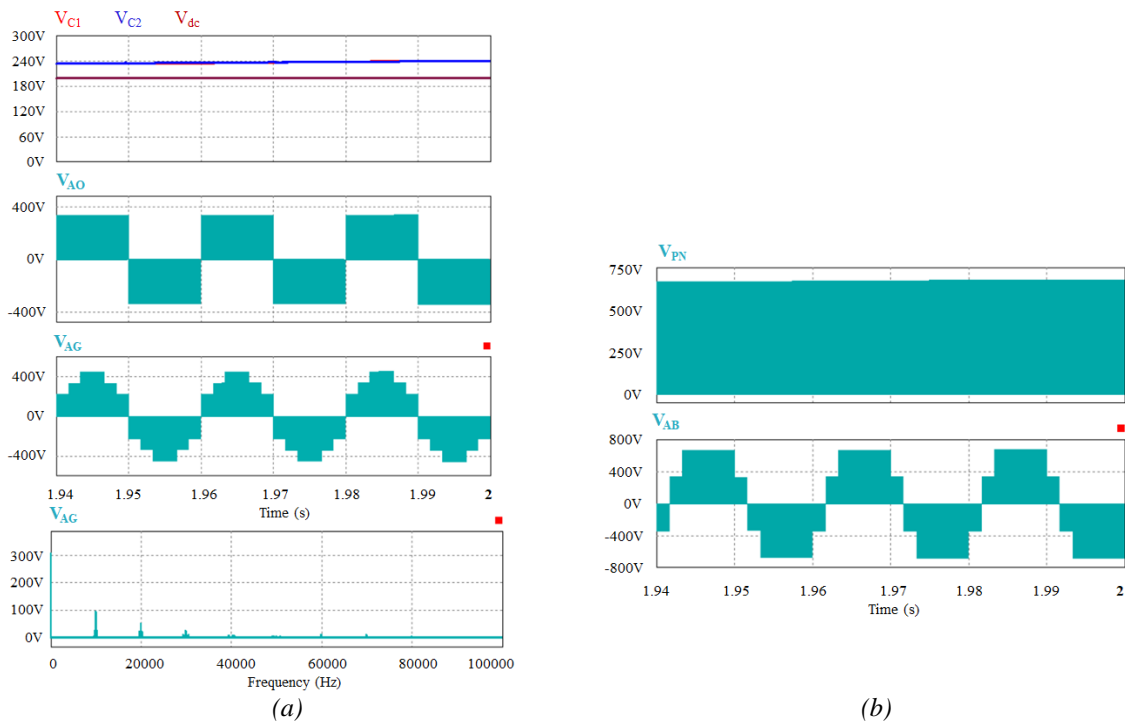
Hình 5. So sánh điện áp trên các phần tử công suất của phương pháp đề nghị và phương pháp [6], [7]-[12].

3. Kết quả mô phỏng

Nhóm nghiên cứu tiến hành mô phỏng dưới sự hỗ trợ của phần mềm PSIM với các thông số sau:

Bảng 1. Các thông số mô phỏng của bộ nghịch lưu

Thông số các thành phần		Giá trị
Điện áp đầu vào	V_g	200V
Điện áp đầu ra	V_o	220V
Tần số đầu ra	f_o	50 Hz
Tần số sóng mang	f_s	5 kHz
Tỉ số ngắn mạch của mạng nguồn kháng	D_1	0.7
Tỉ số ngắn mạch của nghịch lưu hình T	D_0	0.21
Chỉ số điều chế	M	0.79
Điện cảm	L	3mH
Tụ điện	$C_2 = C_3$	2200 μ F
Mạch lọc LC	L_f và C_f	3 mH và 10 μ F
Tải trở	R_t	40 Ω

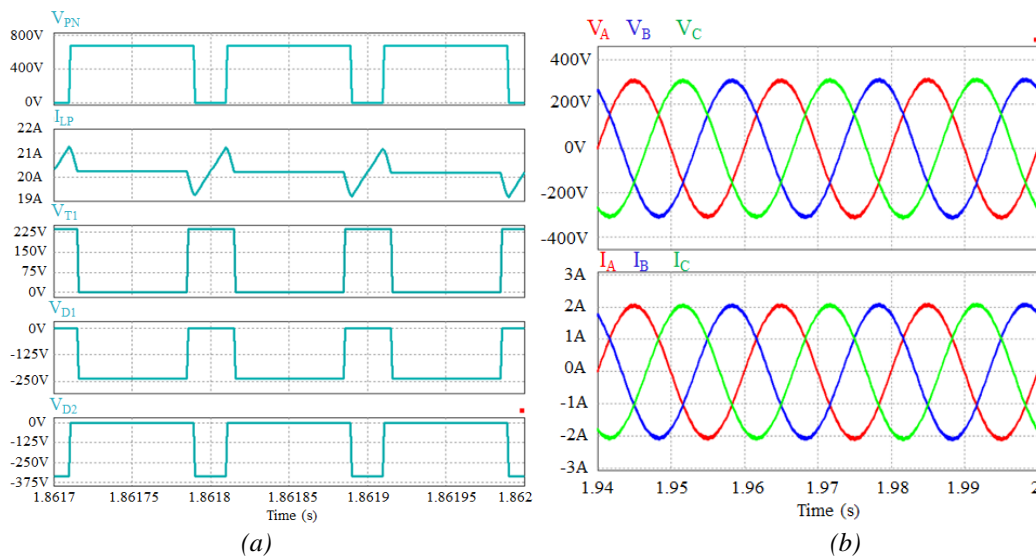


Hình 6. Kết quả mô phỏng dạng sóng điện áp của 3L-qSBT²I-RSV: (a) Điện áp đầu vào, điện áp trên tụ, điện áp cực và điện áp pha đầu ra; (b) điện áp DC-link (V_{PN}) và điện áp dây đầu ra V_{AB}

Hình 6(a) trình bày kết quả mô phỏng cho cấu hình 3L-qSBT²I-RSV khi điện áp đầu vào $V_{dc} = 200V$ và $D_0 = 0.21$. Nhìn từ trên xuống dưới: điện áp đầu vào V_{dc} và điện áp trên tụ C_1, C_2 , điện áp pha so với trung tính nguồn V_{AO} , điện áp pha đầu ra V_{AG} , và điện áp pha đầu ra V_{AG} hài bậc 1.

Như trình bày ở Hình 6 điện áp của tụ C_1 và C_2 được tăng áp lên 240 V và 240 V từ điện áp đầu vào 200 V. Điện áp pha so với tâm nguồn (V_{AO}) có điện áp 340 V, 0 và -340 V, điện áp pha đầu ra (V_{AG}) có 7 bậc và điện áp pha đầu ra hài bậc 1 đỉnh là 310 V.

Hình 6(b). Điện áp DC-link (V_{PN}) mô phỏng với giá trị thay đổi từ zero tới giá trị đỉnh là 670 V. Giá trị đỉnh của điện áp dây V_{AB} bằng với giá trị đỉnh của điện áp DC-link cho nên giá trị V_{AB} cũng thay đổi từ zero tới giá trị đỉnh là 670 V.



Hình 7. Dạng sóng tín hiệu điều khiển cho điện áp DC-link (V_{PN}) và dòng điện đầu vào (I_L), khóa công suất mạng nguồn kháng (V_{T1}) và điện áp trên Diode (V_{D1} và V_{D2} khi $V_{dc} = 200 V$ và $D_1 = 0.7$).

Hình 7(a) trình bày kết quả dạng sóng điện áp DC-link, dạng sóng dòng điện của cuộn dây tăng áp, dạng sóng điện áp đặt trên khóa T_1 , và dạng sóng các diode D_1, D_2 . Khi ở trạng thái ngắn mạch (ST), D_2 phân cực ngược và cuộn dây tăng áp L_1 tích lũy năng lượng trong khoảng thời gian dòng điện gia tăng tuyến tính. Độ gợn dòng điện của cuộn dây tăng áp mô phỏng được 2 A.

Hình 7(b) trình bày kết quả mô phỏng của cuộn dây tăng áp, điện áp 3 pha đầu ra và dòng điện 3 pha đầu ra. Như trình bày ở hình 7(b) bởi vì sử dụng mạch lọc cho điện áp ba pha đầu ra cho nên độ méo hài tổng (THD) dòng điện được xác định là 1.32%, điện áp đầu ra là 220 V_{RMS} và dòng điện đầu ra là 1.45A_{RMS}.

4. Kết luận

Bài báo này đã trình bày một mạng nguồn kháng qSB được kết nối với nghịch lưu ba bậc hình T. Bên cạnh các tính năng tăng, giảm áp (Buck-Boost) và đa bậc. Cấu hình 3L-qSBT²I-RSV còn có khả năng giảm điện áp trên tụ lên đến 40% so với bài báo [6] và 50% so với bài báo [7]-[12] khi chu kỳ đóng D_0 là 0.21 và chu kỳ đóng D_1 là 0.7.

Nguyên lý hoạt động và kết quả mô phỏng cho cấu hình 3L-qSBT²I-RSV đã được phân tích phù hợp với cơ sở lý thuyết. Cấu hình và giải thuật cho 3L-qSBT²I-RSV phù hợp với các ứng dụng công suất trung bình và nhỏ như: hệ thống PV, pin nhiên liệu và động cơ.

Lời cảm ơn

Bài báo này được thực hiện tại phòng thí nghiệm điện tử công suất nâng cao D405 với sự hỗ trợ của dự án thuộc năm 2022 của Trường Đại học Sư phạm Kỹ thuật Thành phố Hồ Chí Minh.

Danh mục từ viết tắt

3L	Three level
PWM	Pulse Width Modulation
NPC	Neutral point clamped
qSB	Quasi-Z-Source
qZSI	Quasi-Z-Source Inverter
SPWM	Sine Pulse Width Modulation
T ² I	T-Type inverter
ST	Shoot Through
NST	Non Shoot Through
3L	Three level

TÀI LIỆU THAM KHẢO

- [1] Mohammad Ahmad, Anil Kumar Jha, Sitaram Jana and, Kishore Kumar, "Simulation and Performance Analysis of a Grid Connected Multilevel Inverter Considering Either Battery or Solar PV as DC Input Sources", IEEE, 978-1-5090- 6218-8/17, 2017.
- [2] Ngô Văn Quang Bình, Nguyễn Văn Liễn, "Ứng dụng nghịch lưu áp đa mức trong hệ truyền động", Tạp chí Khoa Học và Công Nghệ, đại học Đà Nẵng, số 1(36), xuất bản năm 2010.
- [3] Ngo Bac Bien, Nguyen Minh Khai, Do Duc Tri, Ngo Van Thuyen, "Bộ nghịch lưu chuyển tụ điện 9 bậc", Tạp chí Khoa Học Giáo Dục Kỹ Thuật, Đại học Sư Phạm Kỹ Thuật Tp HCM, số 44A, xuất bản tháng 10 năm 2017.
- [4] F. Z. Peng, "Z-source inverter," IEEE Trans. Ind. Appl., vol. 39, no. 2, pp. 504–510, Mar./Apr. 2003.
- [5] Lê Hoàng Linh.; Hồ Anh khoa.; Đỗ Đức Trí.; Trần Vinh Thanh.; Quach, T.H, "Nghịch lưu 3 pha 3 bậc hình T có khả năng chịu lỗi," Tạp chí khoa học kỹ thuật số 54, pp. 50-57, 2019.
- [6] Xing, X.; Zhang, C.; Chen, A.; He, J.; Wang, W.; Du, C. Space-Vector-Modulated Method for Boosting and Neutral Voltage Balancing in Z-Source Three-Level T-Type Inverter. IEEE Trans. Ind. Appl. 2016, 52, 1621-1631.

- [7] Sahoo, M.; Keerthipati, S. Fault tolerant three-level boost inverter with reduced source and LC count. *IET Power Electron.* 2018, 11, 399-405.
- [8] Do, D. T.; Nguyen M. K. Three-Level Quasi-Switched Boost T-Type Inverter: Analysis, PWM Control, and Verification, *IEEE Transactions on Industrial Electronics*, 2018, 65, 10, 8320–8329.
- [9] Do, D.T.; Tran, V.T.; Nguyen, M.K. Enhanced Boost Factor for Three-Level Quasi- Switched Boost T-Type Inverter. *Energies* 2021, Vol. 14, 13, 1-17.
- [10] Do, D. T.; Nguyen, M. K.; Quach, T. H.; Tran, V. T.; Blaabjerg, F.; Vilathgamuwa, D. M. “A PWM Scheme for a Fault-Tolerant Three-Level Quasi-Switched Boost T-Type Inverter”. *IEEE J. Emerg. Sel. Top. Power Electron.* 2019, 8, 3029-3040.
- [11] Lê Văn Tài, Nguyễn Văn An, Quách Thanh Hải, Trần Vĩnh Thanh, Huỳnh Thị Thu Hiền, Đỗ Đức Trí, “Kỹ thuật vector không gian cải tiến cho nghịch lưu hình T ba bậc để giảm điện áp Common Mode”. *Tạp chí khoa học kỹ thuật số* 54, pp. 58-66, 2019.
- [12] Duc-Tri Do, Minh-Khai Nguyen, Van-Thuyen Ngo, Thanh-Hai Quach, Vinh-Thanh Tran. Common Mode Voltage Elimination for Quasi-Switch Boost T-Type Inverter Based on SVM Technique. *Electronics* 2020, Vol. 9, 1, 1-16.
- [13] Nguyen, M. K.; Duong, T. D.; Lim, Y. C.; Choi, J. H.; Vilathgamuwa, D. M.; Walker, G. R. DC-Link Quasi-Switched Boost Inverter With Improved PWM Strategy and its Comparative Evaluation. *IEEE Access*, 2020, 8, 53857-53867.



Thi-Quynh-Nhu Tran was born in Vietnam in 1984. She received the B.S., M.S. degrees in electronic engineering from the Ho Chi Minh City University of Technology and Education, Ho Chi Minh City, Vietnam, in 2008 and 2014 respectively. She is currently a Lecturer with the Faculty of Electrical and Electronics Engineering, Ho Chi Minh City University of Technology and Education. Her current research interests include power converters for renewable energy systems, image processing.



Thanh-Long-Nguyen was born in Vietnam in 1977. I received a degree in Electrical engineering and a Master of Electrical Engineering from the Ho Chi Minh City University of Technical Education, Ho Chi Minh City, Vietnam, in 2012 and 2019. I am currently the Deputy Technical Director of Long Xuyen Electricity of An Giang Power Company. My current research interests include power loss calculations, renewable energy systems.



Van-Thiep-Le was born in Vietnam in 1975. I received a degree in Electrical engineering from the Ho Chi Minh City University of Technical Education, Ho Chi Minh City, Vietnam, in 2014. Currently, I am the Deputy Director of Kien Giang Electricity Service Enterprise, Southern Electricity Service Company. My current research interests include power loss calculations, renewable energy systems..



Duc-Tri Do was born in Vietnam in 1973. He received the B.S., M.S. and Ph.D degrees in electronic engineering from the Ho Chi Minh City University of Technology and Education, Ho Chi Minh City, Vietnam, in 1999, 2012 and 2021, respectively. He is currently a Lecturer with the Faculty of Electrical and Electronics Engineering, Ho Chi Minh City University of Technology and Education. His current research interests include power converters for renewable energy systems.