

Research, Design FPGA Practical Kit

Dinh Phu Nguyen^{*}, Thi Bich Nga Truong, Van Hoan Phan
Ho Chi Minh City University of Technology and Education, Vietnam

^{*}Corresponding author. Email: phund@hcmute.edu.vn

ARTICLE INFO

Received: 24/03/2023
Revised: 05/05/2023
Accepted: 07/07/2023
Published: 28/08/2024

KEYWORDS

HDL: Hardware Description Language;

FPGA: Field Programmable Gate Array;

VHDL: Very High-speed integrated circuit Description Language;

IO: Input Output;

IC: Integrated Circuit.

ABSTRACT

Various imported FPGA kits have been used for teaching digital circuit design in practical labs at the University of Technical and Education in Ho Chi Minh City since 2008. Many damaged kits cannot be repaired once broken while in service and must be replaced with others, causing considerable waste-replacement with different FPGA kits results in equipment and learning materials discrepancies. The designs of some of the kits need to be optimized to mitigate teaching and learning difficulties. This paper analyzes the advantages and limitations of used FPGA kits using analytical and experimental methods to propose a new FPGA kit design. The new kit is designed with many peripherals suitable for the duration of a single course; the peripherals are designed independently, the communication circuits choose the correct logic level, and the components utilized in the kit's design must guarantee optimal durability, uncomplicated upgrade and easy replicability.

Nghiên Cứu, Thiết Kế Kit Thực Hành FPGA

Nguyễn Đình Phú^{*}, Trương Thị Bích Nga, Phan Vân Hoàn
Trường Đại học Sư phạm Kỹ thuật Thành phố Hồ Chí Minh, Việt Nam

^{*}Tác giả liên hệ. Email: phund@hcmute.edu.vn

THÔNG TIN BÀI BÁO

Ngày nhận bài: 24/03/2023
Ngày hoàn thiện: 05/05/2023
Ngày chấp nhận đăng: 07/07/2023
Ngày đăng: 28/08/2024

TỪ KHÓA

HDL: Hardware Description Language;

FPGA: Field Programmable Gate Array;

VHDL: Very High-speed integrated circuit Description Language;

IO: Input Output;

IC: Integrated Circuit.

TÓM TẮT

Có nhiều loại kit FPGA nhập từ nước ngoài dùng để giảng dạy cho môn thực hành thiết kế vi mạch số từ năm 2008 tại trường Đại Học Sư Phạm Kỹ Thuật TP HCM. Quá trình sử dụng có nhiều kit hư hỏng không thể sửa chữa được, phải thay thế bằng kit khác gây ra sự lãng phí khá lớn, sự thay thế kit FPGA khác loại không giống kit đang dùng dẫn đến sự không đồng bộ về thiết bị lẫn tài liệu học, một số kit thiết kế chưa tối ưu, gây khó khăn cho việc dạy và học. Bài báo này phân tích những ưu điểm và hạn chế của các kit FPGA đã dùng sử dụng phương pháp phân tích và thực nghiệm để đề xuất thiết kế một bộ kit FPGA mới. Kit mới được thiết kế với nhiều ngoại vi phù hợp với thời lượng môn học, các ngoại vi được thiết kế độc lập, các mạch điện giao tiếp chọn đúng mức logic, các linh kiện dùng để thiết kế kit đảm bảo độ bền, chắc chắn, dễ dàng thay thế và nâng cấp.

Doi: <https://doi.org/10.54644/jte.2024.1369>

Copyright © JTE. This is an open access article distributed under the terms and conditions of the [Creative Commons Attribution-NonCommercial 4.0 International License](https://creativecommons.org/licenses/by-nc/4.0/) which permits unrestricted use, distribution, and reproduction in any medium for non-commercial purpose, provided the original work is properly cited.

1. Giới thiệu

Công nghệ FPGA đã được ứng dụng trong nhiều lĩnh vực bao gồm cả giảng dạy, nghiên cứu và ứng dụng vào công nghiệp. Cụ thể, trong lĩnh vực giảng dạy, công nghệ thiết kế vi mạch đã được nhiều trường đại học giảng dạy và phát triển liên tục để đáp ứng nhu cầu giảng dạy đó [1]-[5]. Hơn nữa, với ưu điểm về khả năng xử lý lệnh đồng thời cũng như tần số xung thực hiện được rất cao, công nghệ FPGA cũng được ứng dụng vào thiết kế nhiều mạch điện trong thực tế. Các mạch ứng dụng công nghệ FPGA như xử lý tín hiệu và hình ảnh, điều khiển và đo tốc độ động cơ [6]-[10]. Tuy nhiên, các kit thực hành FPGA hiện nay đang được sử dụng thì giá thành tương đối cao. Đặc biệt, Kit DE2 là một kit FPGA được thiết kế để phục vụ chuyên cho giáo dục với giá thành khoảng 17 triệu VNĐ.

Trường đại học Sư Phạm Kỹ Thuật TP HCM đã trang bị các kit FPGA do Mỹ sản xuất để phục vụ giảng dạy thực hành với lịch sử bắt đầu với kit “FPGA XC3S200-BGA256 họ Spartan 3” được dùng vào năm 2008 [11]. Sau một thời gian sử dụng thì chuyển sang kit “FPGA XC3S500E FG320 họ Spartan 3E” vào năm 2010 [12]. Tiếp theo là kit “Nexys2” dùng chip XC3S500E FG320 họ Spartan 3E vào năm 2012 [13]. Đến năm 2015 là kit “Nexys3” dùng chip LX16 CSG324 họ Spartan-6 [14] và đến năm 2018 thì được thay thế bằng các kit FPGA do Trung Quốc thiết kế [15].

Với các kit FPGA của Mỹ sản xuất có thể khẳng định chất lượng tốt, đẹp, nhỏ gọn và công nghệ rất cao nhưng có nhược điểm lớn trong quá trình sử dụng nếu hư hỏng thì rất khó sửa chữa được vì không có linh kiện thay thế ở Việt Nam nên phải bỏ luôn cả kit dù chip FPGA chưa hư, gây lãng phí rất lớn. Khi kit hư hỏng không thể sửa được thì trang bị kit khác thay thế nhưng không cùng chủng loại kit đang dùng, họ đã thiết kế kit mới thay thế kit cũ. Điều này dẫn đến việc sử dụng các kit không đồng bộ với nhau trong cùng một lớp học và mỗi lần thay đổi kit như thế thì phải thay đổi tài liệu thực hành cho phù hợp với kit mới. Quá trình sử dụng các kit FPGA thay đổi liên tục ở trên đã chứng minh cho điều này và tiêu tốn một lượng kinh phí lớn. Vào năm 2015 trường được Intel tài trợ 10 kit DE2i-150 sử dụng chip FPGA Cyclone IV của Altera cho phòng thực hành thứ 2 [16]. Trong quá trình sử dụng từ đó cho đến nay thì đã có 6 kit bị hư, không sửa được và cũng không thay thế được vì kit này không còn được sản xuất nên phải thay bằng kit De2-115 dùng chip Cyclone II của Altera [17].

Ngoài Mỹ thì sau này Hàn Quốc và Trung Quốc có sản xuất kit FPGA để cung cấp cho thị trường nhưng công nghệ không bằng, chỉ có ưu điểm là giá thành thấp và dễ sửa chữa khi hư hỏng. Kit FPGA Trung Quốc sản xuất có cung cấp tại Việt Nam với giá thành thấp hơn nhiều lần, thuận tiện cho việc trang bị nên trường chuyển sang dùng các kit của Trung Quốc có tên là 21EDA. Tuy nhiên khi sử dụng thì phát hiện ra các kit này thiết kế chưa tối ưu về mức logic giao tiếp, gây khó khăn cho việc giảng dạy, phải sửa lại bài giảng, tài liệu để loại bỏ các vấn đề giao tiếp chưa tối ưu trong từng bài thực hành. Số lượng giao tiếp ngoại vi ít và kết nối song song nhiều module dẫn đến khi dùng module này thì không dùng được module khác, làm hạn chế khả năng giảng dạy thực hành [18].

2. Phương pháp nghiên cứu

Để làm cơ sở thiết kế kit FPGA mới, chúng tôi thống kê cấu hình 5 kit FPGA đã qua quá trình sử dụng được trình bày ở bảng 1. Trong đó hàng thứ 1 là loại chip FPGA thì kit DE2-115 dùng chip Cylone2 có cấu hình lớn, 672 chân nên có nhiều IO nhất. Chip có cấu và số lượng IO lớn thì giá thành cao, nếu không dùng hết thì gây lãng phí lớn. Kit 21EDA dùng chip Spartan 3E có 208 chân thuộc dạng trung bình về cả tài nguyên và IO, ưu điểm giá thành thấp. Kit mới phải lựa chọn chip FPGA đủ tài nguyên và số lượng IO đáp ứng được các bài thực hành của môn học, giá thành hợp lý, sử dụng hết các IO để tránh lãng phí.

Hàng thứ 2 liệt kê số lượng và mức logic điều khiển led đơn: kit DE2-115 có số lượng led nhiều nhất, các kit còn lại chỉ có 8 led. Số lượng led nhiều là ưu điểm nhưng khuyết là tốn nhiều IO. Các kit FPGA được thiết kế mức logic 1 làm led sáng và logic 0 làm led tắt, sự lựa chọn này phù hợp với các mạch điện tử số, còn kit 21EDA thì ngược lại. Kit mới phải lựa chọn số lượng và mức logic phù hợp.

Hàng thứ 3 liệt kê số lượng switch gạt: kit DE2-115 có số lượng led đơn nhiều nhất, các kit còn lại chỉ có 4 hoặc 8. Số lượng nhiều là ưu điểm nhưng khuyết là tốn nhiều IO. Các kit đều không có led báo hiệu mức logic của switch, đây chính là khuyết điểm. Kit mới cần lựa chọn số lượng phù hợp và có led báo hiệu mức logic.

Hàng thứ 4 liệt kê số lượng nút nhấn thường là 4 hoặc 5. Các kit FPGA được thiết kế nút nhấn tích cực mức logic 1, sự lựa chọn này phù hợp với mạch chống dội, còn kit 21EDA thì ngược lại. Kit mới cần lựa chọn số lượng phù hợp và đúng mức logic.

Hàng thứ 5 liệt kê số lượng led 7 đoạn: kit DE2-115 và 21EDA đều có số lượng 8 led, các kit còn lại chỉ có 4 led hoặc không có. Số lượng 8 led 7 đoạn là ưu điểm nhưng kit 21EDA sử dụng phương pháp quét chỉ dùng 16 IO, còn kit DE2-115 thì dùng phương pháp kết nối trực tiếp nên dùng đến 64IO. Nếu so sánh số lượng IO thì kit 21EDA ưu điểm hơn. Mạch điện điều khiển 8 led 7 đoạn của kit 21EDA lựa chọn mức logic không phù hợp với mức logic của chip FPGA. Kit mới cần lựa chọn số lượng phù hợp và đúng mức logic.

Tương tự cho các hàng còn lại dùng để xem xét, so sánh, đánh giá để làm cơ sở thiết kế cho kit mới.

Bảng 1. Cấu hình các kit FPGA đã sử dụng

Thứ tự	Thành phần	Kit Spartan 3	Kit Spartan 3E	Kit Nexys3	Kit 21EDA	Kit DE2-115
1	Chip FPGA: Tài nguyên Dạng vỏ Họ	XC3S200 BGA256 Spartan 3	XC3S500E FG320 Spartan 3E	LX16 CSG-324 Spartan 6	XC3S500E PQ208 Spartan 3E	Cyclone2 BGA672 Cyclone
2	Led đơn	8. Mức 1 sáng, 0 tắt	8. Mức 1 sáng, 0 tắt	8. Mức 1 sáng, 0 tắt	8. Mức 0 sáng, 1 tắt	26. Mức 1 sáng, 0 tắt
3	Switch gạt	8	4	8	8	18
4	Nút nhấn	4	4	5	5	4
5	Led 7 đoạn	4	Không	4	8	8
6	LCD	Không	Có, 16×2	Không	Có, 16×2	Có, 16×2
7	Buzzer	Không	Không	Không	Có	Không
8	GLCD	Không	Không	Không	Có	Không
9	SRAM	Có	Không	Không	Có	Có
10	SDRAM	Không	Có	Có	Có	Có
11	FLASH	Không	Có	Có	Không	Có
12	PROM	Có	Có	Có	Có	Có
13	RS232/ USB-UART	RS232	RS232	USB-UART	RS232	RS232
14	Ethernet PHY/Wifi	Không	Ethernet PHY	Ethernet PHY	Không	Ethernet PHY
15	Module ADC 24 bit	Không	Không	Không	Không	Không
16	Real time	Không	Không	Không	Có	Không
17	ADC/DAC	Không	Có	Không	Có	Không
18	DS18B20	Không	Không	Không	DS18B20	Không
19	IrDA	Không	Không	Không	Có	Có
20	Port mở rộng	Có	Có	Có	Không	Có
21	Dao động	50MHz	50MHz	100MHz	50MHz	50MHz

22	PS2	Có	Có	Không	Có	Có
23	VGA	Có 8 màu	Có 8 màu	Có 256 màu	Có 8 màu	Có
24	SD card	Không	Không	Không	Không	Có
25	USB-HID	Không	Không	Có	Không	Có

2.1. Lựa chọn chip FPGA

Có nhiều tiêu chí để chọn chip FPGA gồm: tài nguyên để thiết kế mạch, số lượng IO để giao tiếp với các ngoại vi, dạng đóng gói của chip để có thể dễ dàng thi công, kế thừa tài nguyên đang có và cuối cùng là giá thành. Khảo sát các chip FPGA đang có tại Việt Nam, kết quả có rất nhiều loại chip khác nhau. Bảng 2 liệt kê 4 loại chip FPGA có tài nguyên gần với các chip FPGA đã và đang dùng ở các kit đã thống kê ở bảng 1.

Bảng 2. Các chip FPGA có tại thị trường Việt Nam

TT	Nhà cung cấp chip FPGA	Altera		Xilinx	
		Mã số chip	Mã số chip	Mã số chip	Mã số chip
1		EP3C25 Q240C8N	EP3C16F 484C8	XCS40XL- 5PQG208C	XC3S500E- 4PQ208C
2	Số lượng IO	148	346	169	158
3	Số LABs/CLBs	1.539	963	784	1.164
4	Số phần tử logic	24.624	15.408	1.862	10.476
5	Tổng số bits Ram	608.256	516.096	25.088	368.640
6	Số cổng			40.000	500.000
7	Kiểu đóng gói	240-BFQFP	484-BGA	208-BFQFP	208-BFQFP
8	Giá	559.000 VNĐ	622.000 VNĐ	288.000 VNĐ	370.000 VNĐ

Căn cứ vào các tiêu chí như đã trình bày ở trên, chip FPGA được chọn là XC3S500E PQ208 vì chip có cấu hình tài nguyên [19] đáp ứng được cho tất cả các bài thực hành vì chip này đã sử dụng ở một số kit có trong bảng 1. Số lượng IO của chip FPGA là 158 đủ giao tiếp với các ngoại vi, kế thừa các tài liệu đang dùng để không mất nhiều thời gian biên soạn lại. Các chip FPGA có số lượng IO lớn giá thành cao hơn rất nhiều nhưng phần lớn các IO chưa dùng được thiết kế ở dạng port mở rộng.

2.2. Lựa chọn các ngoại vi cơ bản

Các ngoại vi cơ bản như led đơn, switch gạt, nút nhấn, led 7 đoạn luôn được thiết kế ở tất cả các kit FPGA với mục đích phục vụ cho người dùng mới bắt đầu làm quen với lập trình thiết kế chip để thiết kế các mạch tổ hợp, mạch tuần tự cơ bản.

Led đơn: theo bảng 1 thì có 2 dạng 8 led và 26 led, không có quy định số lượng, nếu ít thì hạn chế việc xây dựng các bài thực hành, càng nhiều thì càng tốt nhưng tốn nhiều IO, cần phải lựa chọn cho cân đối. Theo kinh nghiệm giảng dạy và tham khảo thêm kit “Nexys4” [20], đề xuất kit mới số lượng led đơn phù hợp nhất là 16. Mức logic điều khiển led: mức 1 làm led sáng, mức 0 làm led tắt, mạch điện chi tiết ở hình 5(c).

Switch gạt: không quy định số lượng nhưng theo bảng 1 thì ít nhất là 4 và nhiều nhất là 18. Số lượng ít thì hạn chế nên được đề xuất số lượng phù hợp nhất là 16. Có thiết kế thêm led báo hiệu mức logic để giúp người học xác định mức logic ngõ vào trực quan hơn, mức 1 làm led sáng, mức 0 làm led tắt, mạch điện chi tiết ở hình 5(a).

Nút nhấn: không quy định số lượng nhưng theo bảng 1 thì ít nhất là 4 nhiều nhất là 7, kết quả chọn là 7 nút nhấn và chọn mức logic tích cực là mức 1, mạch điện chi tiết ở hình 5(b).

Led 7 đoạn: không quy định số lượng nhưng theo bảng 1 thì ít nhất là 4 và nhiều nhất là 8. Chọn 8 led là phù hợp để có thể hiển thị được nhiều thông tin. Ngoại vi này có 2 dạng kết nối: dạng thứ nhất là kết nối trực tiếp thì cần 64 IO, dạng này có ưu điểm mạch điện đơn giản nhưng sử dụng nhiều IO; dạng thứ 2 là kết nối theo phương pháp quét thì chỉ cần 16 IO, dạng này có ưu điểm tiết kiệm IO nhưng mạch điện điều khiển quét 8 led khá phức tạp. Do chip FPGA đã chọn có số lượng IO ít nên chọn dạng phương pháp quét. Sử dụng loại led cathode chung và transistor loại npn để khi chưa dùng đến thì 8 led đều tắt, mạch điện chi tiết ở hình 5(d).

2.3. Lựa chọn ngoại vi nâng cao

Các ngoại vi nâng cao như LCD (Liquid Crystal Display), bộ nhớ SRAM (Static Random Access Memory), SDRAM (Synchronous Dynamic RAM), truyền dữ liệu được thiết kế ở một số kit FPGA với mục đích cho người dùng lập trình thiết kế chip thực hiện các mạch ứng dụng lớn hơn, phức tạp hơn. Các ngoại vi này được lựa chọn như sau:

LCD: theo bảng 1 thì có loại LCD 16×2, kit mới đề xuất dùng loại 20×4 để hiển thị được nhiều thông tin giúp việc xây dựng các bài thực hành đa dạng hơn, chọn giải pháp giao tiếp chuẩn song song 8 bit để đáp ứng được cho cả chuẩn song song 4 bit. Có transistor điều khiển Backlight của LCD để tăng tuổi thọ LCD và tiết kiệm nguồn tiêu thụ, mạch điện chi tiết ở hình 6(a).

Bộ nhớ SRAM và SDRAM: theo bảng 1 thì tất cả các kit đều có giao tiếp đầy đủ các loại bộ nhớ này vì đây là 2 thành phần rất quan trọng trong hệ thống. Hai bộ nhớ này dùng chung các đường địa chỉ và các đường dữ liệu và một số tín hiệu điều khiển, mạch điện chi tiết ở hình 6(c) và 6(d).

Giao tiếp máy tính: theo bảng 1 thì có 2 dạng. Dạng RS232- UART (Universal Asynchronous Receiver Transmitter) thì hiện nay không còn phổ biến và được thay thế bằng dạng USB-UART và kit mới này chọn dạng thứ 2, mạch điện chi tiết ở hình 6(h). Mạch điều khiển Bell tạo âm thanh báo động sử dụng transistor giao tiếp loại npn nên khi chưa dùng thì ngõ ra FPGA ở mức logic 0 làm tắt transistor và tắt Bell, mạch điện chi tiết ở hình 7(a).

2.4. Lựa chọn các ngoại vi dành cho nghiên cứu

Ngoài các ngoại vi cơ bản và nâng cao thì kit FPGA có thiết kế thêm một số ngoại vi dành cho nghiên cứu để sinh viên nghiên cứu làm báo cáo cuối kỳ, làm đồ án môn học, đồ án tốt nghiệp. Các ngoại vi này được lựa chọn như sau:

Giao tiếp với các cảm biến số: kit thiết kế có giao tiếp với một vi mạch cảm biến DS18B20 và DHT11 theo chuẩn một dây, mạch điện chi tiết ở hình 7(a). Giao tiếp với các động cơ: kit thiết kế có mạch giao tiếp động cơ bước và mạch giao tiếp động cơ DC có encoder dùng để thực hiện thiết kế mạch điều khiển động cơ bước, động cơ DC và điều chế độ rộng xung, mạch điện chi tiết ở hình 5(e) và 5(f).

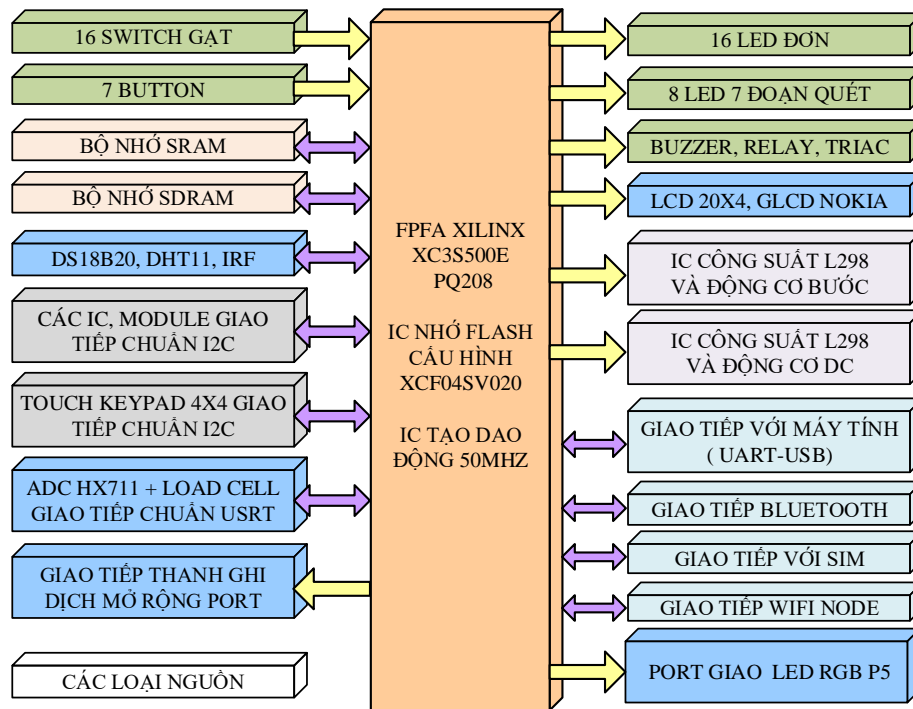
Giao tiếp với IC thời gian thực sử dụng chip DS1307 theo chuẩn I2C (Inter Integrated Circuit). Chuẩn này cho phép giao tiếp lên đến 128 thiết bị nhưng chỉ sử dụng 2 tín hiệu IO nên kit có giao tiếp thêm các thiết bị khác như chip nhớ Eeprom AT24C64, ADC-DAC PCF8591 và một số module như Oled, cảm biến ánh sáng, cảm biến áp suất và cảm biến 3 trục, mạch điện chi tiết ở hình 6(e), 6(f) và 6(g).

Giao tiếp với ngoại vi GLCD Nokia 5110 theo chuẩn SPI, mạch điện chi tiết ở hình 6(b). Giao tiếp với 4 vi mạch thanh ghi dịch 16 bit theo chuẩn SPI để thực hiện bài điều khiển chuyển đổi dữ liệu dạng song song thành nối tiếp khi cần mở rộng port điều khiển cho một số ứng dụng thực tế như bảng led ma trận, mạch điện chi tiết ở hình 7(e) và 7(f).

Giao tiếp với các module nối tiếp đồng bộ: Có module phím cảm ứng touch 4×4 để thực hiện giao tiếp chuẩn truyền nối tiếp đồng bộ đồng thời mở rộng thêm nút nhấn điều khiển, mạch điện chi tiết ở hình 7(b). Có module HX711 là ADC 24 bit và load-cell, mạch điện chi tiết ở hình 6(j). Có module Blue-tooth để có thể điều khiển thiết bị dùng App điện thoại trong phạm vi ngắn, mạch điện chi tiết ở hình 6(i). Có module SIM để có thể điều khiển thiết bị từ xa dùng tin nhắn SMS, mạch điện chi tiết ở hình 7(c). Có module Wifi Node MCU để thực hiện điều khiển ứng dụng IoT, mạch điện chi tiết ở hình 7(d).

Có giao tiếp với module Rotary encoder dùng cho một số ứng dụng di chuyển hoặc cài đặt. Có port mở rộng giao tiếp led ma trận chuẩn P5 để có thể thiết kế mạch điều khiển quét led ma trận RGB. Có mạch phát hiện điểm 0V và mạch điều khiển Triac thay đổi góc kích để thay đổi cường độ sáng của đèn gia nhiệt. Có một relay dùng để điều khiển quạt làm mát.

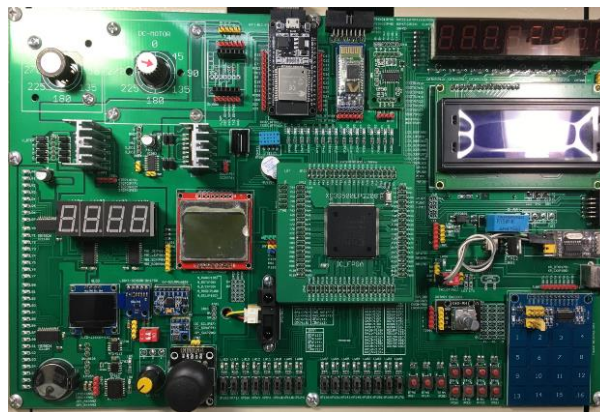
Sơ đồ khối của kit FPGA đề xuất thiết kế như hình 1. Khối chính giữa là chip FPGAXC3S500E họ Spartan 3E, đóng gói PQ208, có kết nối với IC Prom và mạch dao động tần số 50MHz. Các khối còn lại chính là các ngoại vi giao tiếp với FPGA như đã trình bày và khối nguồn cung cấp cho cả hệ thống.



Hình 1. Sơ đồ khối kit FPGA giao tiếp với các ngoại vi

3. Kết quả và bàn luận

Phần kết quả thực hiện nghiên cứu chính gồm có 3 phần: phần thứ nhất là sơ đồ nguyên lý thiết kế kit FPGA và mạch in, xem chi tiết ở phần phụ lục; phần thứ hai là kết quả thi công kit FPGA như hình 2; phần thứ ba là so sánh và đánh giá các kit FPGA đã dùng và kit FPGA đề xuất thiết kế như ở bảng 3. Thế hệ kit thứ nhất đã thiết kế thử, đang sử dụng giảng dạy thực hành ở phòng D402, kit hoạt động rất tốt. Thế hệ thứ hai hoàn chỉnh hơn đã được thương mại hóa và khoa đào tạo Chất Lượng Cao đã trang bị 2 bộ kit FPGA này.



Hình 2. Kit FPGA hoàn chỉnh

Bảng 3. So sánh và đánh giá các kit FPGA đã dùng với kit đề xuất

Thứ tự	Ngoại vi	Đối tượng so sánh	Kit Spartan 3	Kit Spartan 3E	Kit Nexys3	Kit 21EDA	Kit DE2	Kit đề xuất
1	Led đơn	Số lượng led	8	8	8	8	26	16
		Số lượng IO	8	8	8	8	26	16
		Số lượng bài chuyển đổi số nhị phân sang số BCD	3	3	3	3	Rất nhiều	10
2	Led 7 đoạn	Số lượng led	4	0	4	8	8	8
		Số lượng IO	12	0	12	16	56	16
		Số lượng bài đếm, đồng hồ giờ phút giây, ...	Rất ít	Không có	Rất ít	Rất nhiều	Rất nhiều	Rất nhiều
3	Switch gạt	Switch gạt	8	4	8	8	18	16
		Số IO	8	4	8	8	18	16
		Số lượng bài chuyển đổi số nhị phân sang số BCD	5	1	5	5	13	13
4	LCD	LCD	Không	16×2	Không	16×2	16×2	20×4.
		Số IO	0	11	0	11	11	11
		Số lượng bài hiển thị trên LCD	0	Có nhưng hạn chế	0	Có nhưng hạn chế	Có nhưng hạn chế	Có rất nhiều bài
5	Các bài kết hợp 3 module	Led đơn, led 7 đoạn và LCD	Thiếu LCD	Thiếu led 7 đoạn	Thiếu LCD	Không thực hiện vì dùng chung	Đáp ứng được ít	Đáp ứng được nhiều
6	Mức logic	Sơ đồ khối	Đúng	Đúng	Đúng	Ngược	Đúng	Đúng
		Chương trình: tối ưu	Tối ưu	Tối ưu	Tối ưu	Không	Tối ưu	Tối ưu
7	Sửa chữa và nâng cấp	Sửa chữa	Khó	Khó	Khó	Dễ	Khó	Dễ
		Nâng cấp chip FPGA	Không	Không	Không	Không	Không	Được
		Hư thay từng phần	Không	Không	Không	Không	Không	Được
8	Các ngoại vi	Cơ bản	Có	Có	Có	Có	Có	Có
		Ứng dụng và nghiên cứu	Ít	Ít	Ít	Ít	Ít	Nhiều

3.1. Giải quyết vấn đề số lượng ngoại vi được lựa chọn phù hợp

Ngoại vi cơ bản nhất là led đơn cần phải chọn số lượng cho phù hợp, ở bảng 3 mục led đơn so sánh số lượng ngoại vi led đơn của các kit đã dùng và kit đề xuất thiết kế.

Đối với các kit FPGA chỉ có 8 led đơn để hiển thị thì số lượng bài thực hành rất hạn chế. Ví dụ khi xây dựng bài chuyển đổi số nhị phân sang số BCD (Binary Coded Decimal) nếu kit FPGA có 8 led đơn thì chỉ có thể xây dựng được 3 bài chuyển đổi sang số BCD của số nhị phân: 4 bit; 5 bit; 6 bit. Nếu kit có 16 led, hiển thị thêm số BCD hàng trăm và hàng ngàn, khi đó sẽ xây dựng được đến 10 bài chuyển đổi: từ 4 bit đến 13 bit. Vậy kit đề xuất chọn số lượng 16 led đơn là phù hợp để thiết kế được nhiều bài

thực hành. Khuyết điểm của kit đề xuất là tốn thêm 8 IO nhưng phần lớn các chip FPGA có số lượng IO lớn nên vấn đề này trở nên không quan trọng khi xem xét giữa ưu và khuyết thì phần ưu mang lại nhiều hơn.

Ngoại vi cơ bản thứ hai là led 7 đoạn cần phải chọn số lượng cho phù hợp, ở bảng 3 mục led 7 đoạn so sánh số lượng ngoại vi led 7 đoạn của các kit đã dùng và kit đề xuất. Khi số lượng led 7 đoạn là 4 thì số lượng bài thực hành rất hạn chế. Ví dụ khi xây dựng mạch đếm hiển thị số BCD thì chỉ có thể được 4 bài: đếm 1 số; đếm 2 số; đếm 3 số; đếm 4 số. Nếu kit có 8 led 7 đoạn thì có thể xây dựng 8 bài đếm: đếm 1 số cho đến đếm 8 số, thêm được nhiều bài khác như hai mạch đếm 4 số, bốn mạch đếm 2 số hoặc các bài đếm giờ phút giây từ cơ bản đến phức tạp, chỉ có 8 led mới đủ để hiển thị giờ phút giây. Kit đề xuất dùng 8 led 7 đoạn quét là hợp lý.

Ngoại vi cơ bản thứ ba là switch gạt tạo mức logic dùng để kiểm tra mạch. Ở bảng 3 mục switch gạt so sánh số lượng switch gạt của các kit đã dùng và kit đề xuất. Số lượng các switch rất quan trọng nếu số lượng ít làm hạn chế việc ứng dụng. Ví dụ khi thiết kế mạch chuyển đổi số nhị phân n bit thành số BCD. Nếu kit có 4 switch chỉ kiểm tra được 1 số nhị phân là 4 bit. Nếu kit có 8 switch thì có thể kiểm tra được các số nhị phân từ 4 đến 8 bit là 5 bài. Nếu kit có 16 switch thì có thể kiểm tra được từ số nhị phân từ 4 bit đến 16 bit là 13 bài.

Ngoại vi thứ tư là LCD khá phổ biến dùng để hiển thị được nhiều thông tin. Ở bảng 3 mục LCD cho thấy có kit không có LCD, có kit dùng LCD 16×2 và kit đề xuất dùng LCD 20×4. Khi FPGA giao tiếp với LCD thì dùng 11 hoặc 12 IO nếu có thêm một IO điều khiển đèn nền. Khi tăng kích thước của LCD 16×2 thành LCD 20×4 thì số lượng thông tin hiển thị được nhiều gấp đôi mà không làm tăng thêm IO. Nên kit đề xuất chọn loại 20×4 là hợp lý nhất.

3.2. Giải quyết vấn đề thiết kế chia sẻ ngoại vi

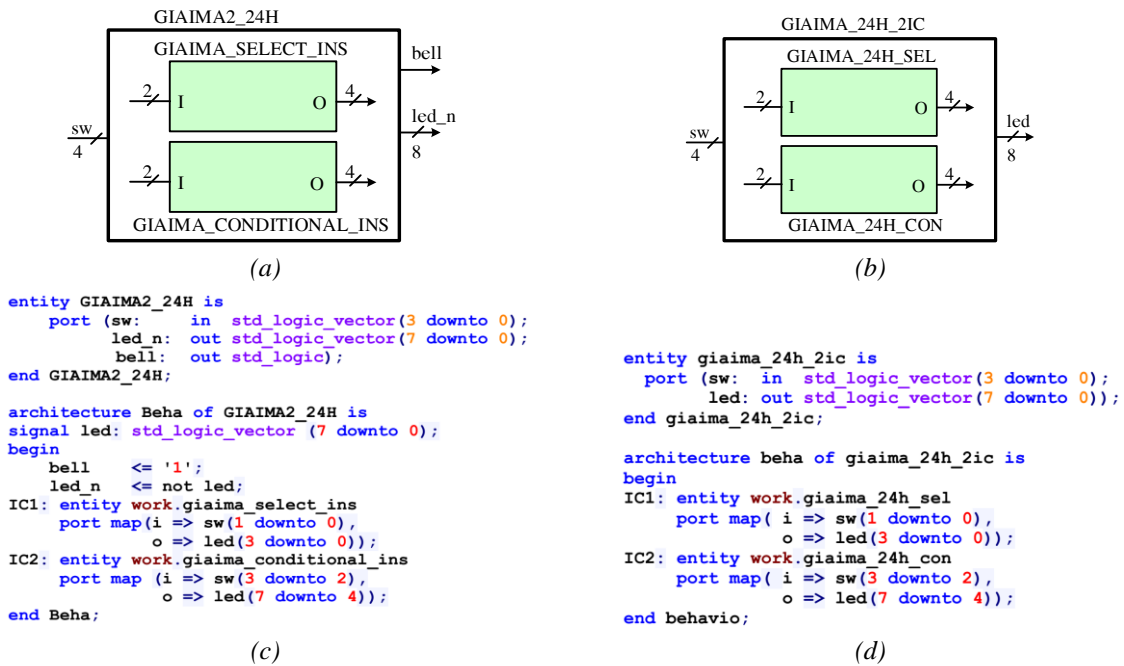
Sau khi thực hành xong các bài thiết kế cho từng ngoại vi độc lập, ví dụ bài số 1 là thiết kế đếm Johnson 16 bit hiển thị trên 16 led đơn; bài số 2 là thiết kế mạch đo nhiệt độ từ vi mạch cảm biến DS18B20 hiển thị trên led 7 đoạn; bài số 3 là thiết kế mạch đồng hồ số hiển thị giờ phút giây trên LCD, thì phải xây dựng các bài kết hợp để tăng hàm lượng kiến thức, kỹ năng phân tích, xử lý lỗi phát sinh khi kết hợp cho người học, đáp ứng yêu cầu kết hợp điều khiển song song phát huy thế mạnh FPGA.

Các bài kết hợp: bài 1 với bài 2, bài 1 với bài 3, bài 2 với bài 3 và cả 3 bài. Kết quả là kit FPGA đề xuất và kit DE2 là đáp ứng được nhưng kit đề xuất dùng LCD lớn hơn sẽ có nhiều bài kết hợp hơn, xem ở bảng 3 mục các bài kết hợp 3 module. Các kit FPGA khác thiếu ngoại vi và có kit các ngoại vi dùng chung IO không thể đáp ứng.

3.3. Giải quyết vấn đề các ngoại vi không phù hợp mức logic

Chip FPGA có rất nhiều IO và giao tiếp với rất nhiều ngoại vi. Khi thiết kế một mạch nào đó thì chỉ có một số IO được sử dụng, các IO còn lại mặc nhiên ở mức logic 0. Nhưng một số kit thiết kế mạch điều khiển Bell tích cực mức logic 0, khi chưa dùng đến Bell thì Bell lại kêu. Tương tự led đơn mức logic tích cực là 0, khi chưa dùng đến thì các led lại sáng hoặc khi thực hành bài thiết kế mạch giải mã ngõ ra tích cực mức 1 thì led sáng ngược mức logic thành mạch giải mã tích cực mức 0, gây hiểu nhầm cho người học. Tương tự cho mạch điện điều khiển module 8 led 7 đoạn Anode chung, khi chưa dùng thì 8 led đều sáng hoặc khi dùng 1 hoặc 2 led thì các led còn lại đều sáng. Kit đề xuất và một số kit đã dùng lựa chọn đúng mức logic giao tiếp như trong bảng 3 mục mức logic.

Khi thực hành cho kit có mức logic không phù hợp thì phát sinh thêm lệnh để đảo mức logic cho phù hợp, Bell không dùng nhưng phải khai báo Bell và thêm lệnh để tắt Bell, minh họa bằng bài thiết kế 2 mạch giải mã gồm sơ đồ khối hình 3(a) và chương trình như hình 3(c). Kit đề xuất đã thiết kế đúng mức logic, loại bỏ các lệnh đảo mức logic và lệnh tắt Bell như trong sơ đồ 3(b) và chương trình hình 3(d). Sơ đồ và chương trình kit đề xuất tối ưu hơn so với kit có mức logic không phù hợp. Tất cả các bài thiết kế trong tài liệu giảng dạy đều được hiệu chỉnh lại giống như bài đã trình bày. Kit FPGA có thể dùng ngôn ngữ VHDL và Verilog để lập trình thiết kế mạch nhưng do tài liệu đang dùng để giảng dạy sử dụng VHDL nên 2 chương trình ở hình 3(c) và 3(d) được trình bày dùng VHDL.



Hình 3. So sánh việc hiệu chỉnh bài thực hành: (a) Sơ đồ khối kit FPGA cũ; (b) Sơ đồ khối kit FPGA mới; (c) Chương trình của kit FPGA cũ; (d) Chương trình của kit FPGA mới

3.4. Giải quyết vấn đề các hư hỏng, sửa chữa và nâng cấp

Trong quá trình sử dụng các kit FPGA để giảng dạy thực hành thì có rất nhiều hư hỏng đã xảy ra ở khối nguồn, khối mạch nạp, khối cổng giao tiếp, khối ngoại vi và không thể sửa được do không có linh kiện ở Việt Nam nên phải thay thế kit khác, gây lãng phí lớn. Kit đề xuất lựa chọn các linh kiện có tại Việt Nam để dễ dàng thay thế. Các linh kiện dễ hư hỏng được lựa chọn loại chắc chắn hơn. Các ngoại vi dùng nhiều như nút nhấn sẽ nhanh hư hơn thì được thiết kế gấp đôi số lượng.

Kit đề xuất được thiết kế mở, module FPGA và các module ngoại vi độc lập. Cách thiết kế này cho phép thay thế chip FPGA khác loại hoặc nâng cấp một cách dễ dàng so với các kit còn lại dạng cố định, không thể nâng cấp, xem kết quả so sánh ở bảng 3 mục sửa chữa và nâng cấp, kit đề xuất tối ưu hơn, linh hoạt hơn. Khi bo ngoại vi hư không sửa được thì thay thế bằng bo ngoại vi khác, vẫn sử dụng được bo chip FPGA và ngược lại, tiết kiệm hơn so với các kit dạng cố định phải bỏ luôn cả kit.

3.5. Thêm nhiều ngoại vi

Với thời lượng thực hành của môn học thiết kế vi mạch là 90 tiết thì chỉ có một số kit FPGA trong bảng 1 là đủ ngoại vi để áp dụng. Các kit ít ngoại vi phải gắn thêm các ngoại vi thông qua port mở rộng. Kit đề xuất có thiết kế thêm các ngoại vi mang tính ứng dụng để đáp ứng đủ thời lượng và thêm các ngoại vi dành cho nghiên cứu để làm báo cáo cuối kỳ, làm đồ án môn học, tốt nghiệp như đã trình bày ở bảng 3 mục các ngoại vi.

4. Kết luận

Kit FPGA đã được thiết kế đúng với yêu cầu số lượng ngoại vi phù hợp, giao tiếp điều khiển các ngoại vi dùng mức logic phù hợp, các ngoại vi hoạt động độc lập, có thêm nhiều ngoại vi ứng dụng và ngoại vi dành cho nghiên cứu, đáp ứng tốt thời lượng thực hành của môn học. Kit sử dụng linh kiện có tại Việt Nam, khi hư hỏng thì dễ dàng sửa chữa. Các linh kiện tương tác nhiều nhanh hư được tăng thêm số lượng và lựa chọn linh kiện chắc chắn hơn. Kit thiết kế dạng mở, dễ dàng nâng cấp và thay thế. Khi làm chủ được công nghệ thiết kế kit cũng như sửa chữa được khi hư hỏng góp phần làm ổn định trang thiết bị, ổn định tài liệu giảng dạy, sẽ nâng cao chất lượng dạy và học thực hành môn thiết kế vi mạch, góp phần giảm lãng phí.

Lời cảm ơn

Xin cảm ơn Trường Đại Học Sư Phạm Kỹ thuật TP HCM đã giúp đỡ chúng tôi hoàn thành nghiên cứu này.

Xung đột lợi ích

Các tác giả tuyên bố không có xung đột lợi ích trong bài báo này.

Tuyên bố dữ liệu sẵn có

Dữ liệu hỗ trợ cho các khám phá của nghiên cứu này khi độc giả yêu cầu một cách hợp lý sẽ được tác giả liên hệ cung cấp.

TÀI LIỆU THAM KHẢO

- [1] S. AbuShanab, M. Winzker and R. Brück, "Teaching low-power design with an FPGA-based hands-on and remote lab," *2015 IEEE Global Engineering Education Conference (EDUCON)*, Tallinn, Estonia, pp. 132-140, doi: 10.1109/EDUCON.2015.7095962.
- [2] S. A. Edwards, "Experiences teaching an FPGA-based embedded systems class," *ACM SIGBED Review*, vol. 2, no. 4, pp. 56-62, 2005, doi: 10.1145/1121812.1121823.
- [3] A. Rodríguez, J. Portilla, E. de la Torre and T. Riesgo, "Teaching hybrid HW/SW embedded system design using FPGA-based devices," *2016 Conference on Design of Circuits and Integrated Systems (DCIS)*, Granada, Spain, pp. 1-5, doi: 10.1109/DCIS.2016.7845372.
- [4] I. Skliarova, V. Sklyarov, A. Sudnitson and M. Kruus, "Teaching FPGA-based systems," *2014 IEEE Global Engineering Education Conference (EDUCON)*, Istanbul, Turkey, pp. 460-469, doi: 10.1109/EDUCON.2014.6826133.
- [5] J. Olivares, J. M. Palomares, J. M. Soto and J. C. Gámez, "Teaching microprocessors design using FPGAs," *IEEE EDUCON 2010 Conference*, Madrid, Spain, pp. 1189-1193, doi: 10.1109/EDUCON.2010.5492390.
- [6] Khan, A. Digital Design of Programmable Image Processor for FPGA. *Preprints.org* 2022, 2022040129, doi: 10.20944/preprints202204.0129.v1.
- [7] R. Djemal, D. Demigny and R. Tourki, "A Real-Time Image Processing with a Compact FPGA-Based Architecture," *Journal of Computer Science*, vol. 1, no. 2, pp. 1-9, 2005, doi: 10.3844/jcssp.2005.207.214.
- [8] A. Bouridane, D. Crookes, P. Donachy, K. Alotaibi, and K. Benkrad, "A high level FPGA-based abstract machine for image processing," *Journal of Systems Architecture*, vol. 45, no. 10, pp. 809-824, 1999, doi: 10.1016/S1383-7621(98)00040-X.
- [9] A. Kumar¹ and M. Valarmathi, "High Precision Stepper Motor Controller Implementation on FPGA with GUI on LabVIEW," *International Journal of Advanced Research in Electrical, Electronics and Instrumentation Engineering*, vol. 2, no. 4, pp. 1197-1202, 2013.
- [10] C. K. Lai, B. W. Lin, H. Y. Lai, and G. Y. Chen, "FPGA-Based Hybrid Stepper Motor Drive System Design by Variable Structure Control," *Actuators*, vol. 10, no. 6, pp. 1-18, 2021, doi: 10.3390/act10060113.
- [11] Xilinx, "Spartan-3 Starter Kit Board User Guide" pdf, 2005
- [12] Xilinx, "Spartan-3E Starter Kit Board User Guide" pdf, 2006
- [13] Xilinx, "Nexys2 FPGA Board Reference Manual" pdf, 2012.
- [14] Xilinx, "Nexys3 FPGA Board Reference Manual" pdf, 2016.
- [15] <https://tr.aliexpress.com/item/565094031.html>
- [16] Terasic, Altera, Intel, "DE2i-150, Development Kit, FPGA SYSTEM, User Manual" pdf.
- [17] Altera "DE2 board, Development and Education Board, Getting Started Guide" pdf, 2005, Terasic.
- [18] N. T. T. Bich, P. N. Dinh, "Document for practicing IC design using VHDL", Ho Chi Minh City National University Press, ISBN 9786047358342, 2017.
- [19] Xilinx, "Spartan-3E FPGA family Data Sheet", 2012.
- [20] Xilinx, "Nexys4 FPGA Board Reference Manual" pdf, 2016.

TÓM TẮT TIỂU SỬ CỦA CÁC TÁC GIẢ.



Nguyen Dinh Phu. He was born in Vietnam in 1972. He graduated from Ho Chi Minh City University of Technology and Education with a B.S degree in Electrical and Electronics Engineering in 1995 and a M.S degree in Electronic and Communication from Ho Chi Minh City Polytechnic University, in 2003. Since 1995, he has been a lecturer in the Faculty of Electrical and Electronics at Ho Chi Minh City University of Technology and Education. His research interests include the design of microcontroller practice kits, digital practice kits, microcontroller application controllers and FPGA chips. He has written teaching books on microprocessors, practical books on microcontrollers, and practicing digital IC design using VHDL.

Email address: phund@hcmute.edu.vn. ORCID: <https://orcid.org/0009-0001-4761-4777>



Truong Thi Bich Nga. She received the B.S. degree in electronic and electrical engineering from HoChiMinh City University of Technology and Education (HCMUTE) , Vietnam, in 1997 and the M.S. degree in electronics and telecommunications from Bach Khoa University , Ho Chi Minh City, Vietnam, in 2003. She is currently a lecturer with the Faculty of Electronic and Electrical Engineering, HCMUTE, Viet nam. Her research interest includes the electronic and design microchips. Email address: ngattb@hcmute.edu.vn.



Phan Van Hoan. He was born in Vietnam in 1986. He graduated from Ho Chi Minh City University of Technology and Education with a B.S degree in Electrical and Electronics Engineering in 2009 and a M.S degree in Electronic Engineering in 2011. Since 2012, he has been a lecturer in the Faculty of Electrical and Electronics at Ho Chi Minh City University of Technology and Education. His current research interests include Industrial Electronics and Power Electronics.

Email address: hoanpv@hcmute.edu.vn