

A Single-Phase H-Bridge Buck Inverter with Common-Ground Ability

Minh Dat Hoang¹, Vinh Thanh Tran¹, Quang Huy Danh¹, Duc Tri Do^{*1}
Ho Chi Minh City University of Technology and Education, Vietnam

*Corresponding author. Email: tridd@hcmute.edu.vn

ARTICLE INFO

Received: 09/03/2024
Revised: 21/05/2024
Accepted: 03/06/2024
Published: 28/10/2024

KEYWORDS

Common ground;
H-bridge;
DC-AC converter;
CMV eliminate;
Leakage current.

ABSTRACT

This paper presents a new single-phase inverter configuration capable of suppressing common-mode voltage (CMV) called a single-phase H-bridge buck inverter with common-ground ability (1P-H-CGI). The 1P-H-CGI configuration is built on a buck-boost DC-DC converter with two additional semiconductor switches to enable the inverter function (DC-AC). In this design, the ground of the DC input source is directly connected to the negative point of the output load. Therefore, this configuration can completely eliminate leakage current as well as CMV. In addition, the proposed configuration has a low voltage across the power elements and the use of film capacitors makes the inverter more efficient and reliable than previous common-ground inverter configurations. To verify the theoretical basis presented in the paper on operating modes, modulation algorithms, as well as performance of the 1P-H-CGI configuration, simulation and experimental results were performed with the support of PSIM, PLECS software, and experimental models in the laboratory. The small signal model of the proposed configuration is also considered and analyzed in this paper.

Nghịch Lưu Một Pha Cầu H Giảm Áp với Khả Năng Common-Ground

Hoàng Minh Đạt¹, Trần Vĩnh Thành¹, Danh Quang Huy¹, Đỗ Đức Trí^{*1}
Đại học Sư phạm Kỹ thuật Thành Phố Hồ Chí Minh, Việt Nam

*Tác giả liên hệ. Email: tridd@hcmute.edu.vn

THÔNG TIN BÀI BÁO

Ngày nhận bài: 09/03/2024
Ngày hoàn thiện: 21/05/2024
Ngày chấp nhận đăng: 03/06/2024
Ngày đăng: 28/10/2024

TỪ KHÓA

Mass chung;
Cầu H;
Bộ chuyển đổi DC - AC;
Triệt tiêu CMV;
Dòng rò.

TÓM TẮT

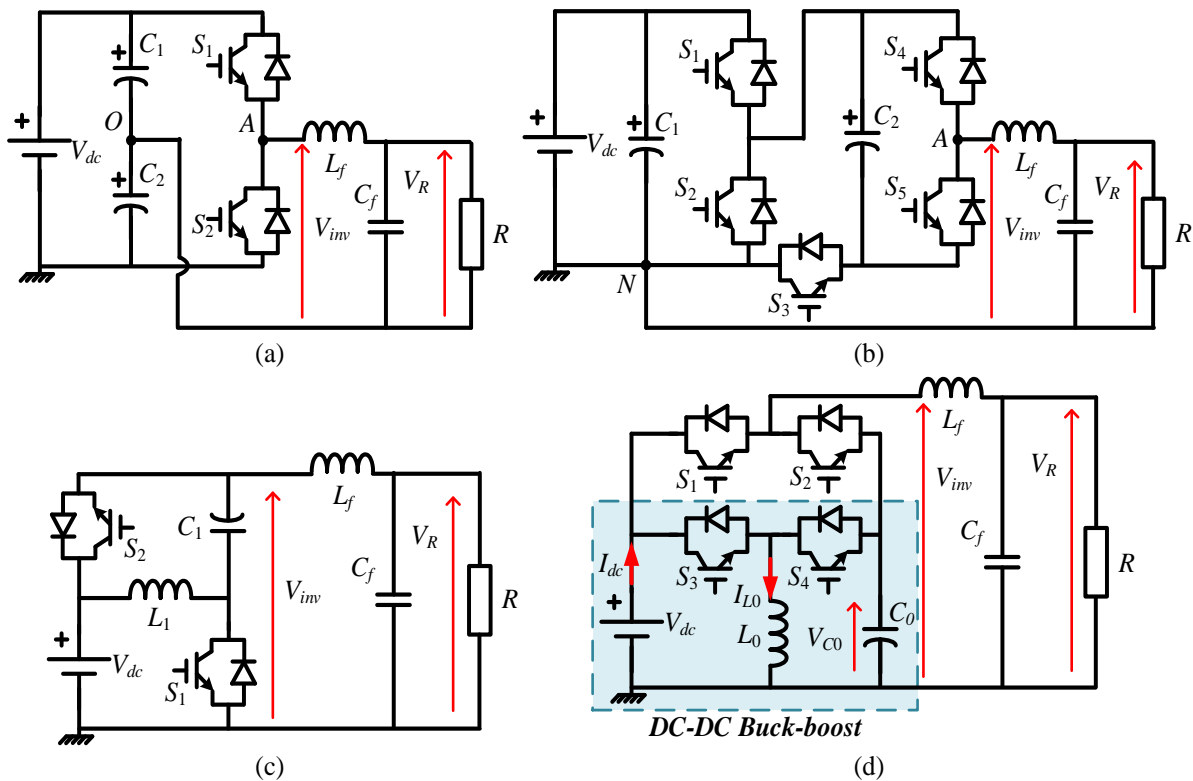
Bài báo này trình bày một cấu hình nghịch lưu một pha mới có khả năng triệt tiêu điện áp common-mode (common-mode voltage - CMV) được gọi là mạch nghịch lưu một pha cầu H giảm áp với khả năng common-ground (1P-H-CGI). Cấu hình 1P-H-CGI được xây dựng dựa trên bộ chuyển đổi DC-DC tăng-giảm áp kết hợp thêm hai khoá bán dẫn để có thể thực hiện chức năng nghịch lưu (DC-AC). Trong cấu hình này, điểm âm của đầu ra tải được kết nối trực tiếp với điểm âm của nguồn đầu vào DC. Kết quả là, cấu hình liên kết này có thể loại bỏ hoàn toàn dòng điện rò cũng như điện áp common-mode. Ngoài ra, cấu hình 1P-H-CGI có điện áp đặt trên các phần tử công suất thấp và việc sử dụng tụ film làm cho bộ nghịch lưu có hiệu suất và độ tin cậy cao hơn so với các cấu hình nghịch lưu common-ground trước đây. Để kiểm chứng cơ sở lý thuyết được trình bày trong bài báo về các chế độ hoạt động, giải thuật điều chế cũng như hiệu suất của cấu hình 1P-H-CGI, các kết quả mô phỏng và thử nghiệm được thực hiện với sự hỗ trợ của phần mềm PSIM, PLECS và mô hình thử nghiệm tại phòng thí nghiệm. Mô hình tín hiệu nhỏ của cấu hình đề xuất cũng được xem xét và phân tích trong bài báo này.

Doi: <https://doi.org/10.54644/jte.2024.1535>

Copyright © JTE. This is an open access article distributed under the terms and conditions of the [Creative Commons Attribution-NonCommercial 4.0 International License](https://creativecommons.org/licenses/by-nc/4.0/) which permits unrestricted use, distribution, and reproduction in any medium for non-commercial purpose, provided the original work is properly cited.

1. Giới thiệu

Ngày nay với sự phát triển mạnh mẽ của năng lượng tái tạo như: Tua bin gió, pin mặt trời (photovoltaic - PV), pin nhiên liệu (fuel cell), đang ngày càng được sử dụng rộng rãi cho các ứng dụng công nghiệp và dân dụng [1]. Tuy nhiên nguồn năng lượng PV/fuel cell chỉ cho ra điện áp một chiều DC, vì thế việc nghiên cứu các bộ nghịch lưu ngày càng trở nên quan trọng. Các bộ nghịch lưu giúp chuyển đổi năng lượng từ điện áp DC sang điện áp AC cung cấp cho tải [2]. Những bộ nghịch lưu hoà lưới không sử dụng biến áp là một trong những cấu hình được sử dụng phổ biến [3], [4]. Tuy nhiên, những cấu hình này tồn tại điện áp common-mode (common-mode voltage – CMV) giữa điểm âm của điện áp DC đầu vào và AC đầu ra. Điều này là nguyên nhân chính gây ra dòng rò lớn qua tụ ký sinh của hệ thống. Dòng rò lớn sẽ gây ra các vấn đề về an toàn và nhiễu điện từ (electromagnetic interference – EMI) [5], [6]. Để loại bỏ dòng điện rò, nhiều cấu hình nghịch lưu có chung điểm nối đất (common-ground - CG) giữa nguồn DC và tải AC đã được đề xuất [7], [8], [9], [10]. Cấu hình đơn giản nhất cho bộ nghịch lưu CG là bộ nghịch lưu kiểu nửa cầu [11], như minh hoạ trong hình 1(a). Tuy nhiên, cấu hình này lại tạo ra điện áp đầu ra lưỡng cực, điều này yêu cầu bộ lọc đầu ra lớn. Hơn nữa, cấu hình này có khả năng khai thác điện áp đầu vào DC kém, trong đó biên độ cực đại của điện áp đầu ra AC chỉ bằng một nửa điện áp đầu vào. Trong các tài liệu [12], [13], các cấu hình chuyển tụ điện (switched capacitor - SC) và tụ điện kẹp (flying capacitor - FC) đã được đề xuất cho ứng dụng kết nối lưới PV với đặc tính CG và sử dụng điện áp đầu vào DC tốt hơn, như trong hình 1(b). Tuy nhiên, các mạch SC/FC có dòng điện đi qua các tụ điện và linh kiện bán dẫn cao. Hơn nữa, các cấu hình liên kết này sử dụng tụ hoá (electrolytic capacitor), làm giảm độ tin cậy và tuổi thọ của hệ thống. Nghiên cứu trong [14] đã đề xuất cấu hình nghịch lưu Semi-quasi-Z-source (Semi-qZSI) với tính năng giảm số lượng thành phần và CG, như được trình bày trong hình 1(c). So sánh với [12], [13], cấu hình Semi-qZSI sử dụng tụ điện không phân cực (film/ceramic capacitor), giúp tăng độ tin cậy và tuổi thọ của hệ thống. Tuy nhiên, cấu hình Semi-qZSI có điện áp đặt trên các linh kiện rất cao và dạng sóng điện áp đầu ra lưỡng cực. Do đó, tổn hao chuyển mạch và kích thước bộ lọc đầu ra của cấu hình Semi-qZSI là rất lớn.



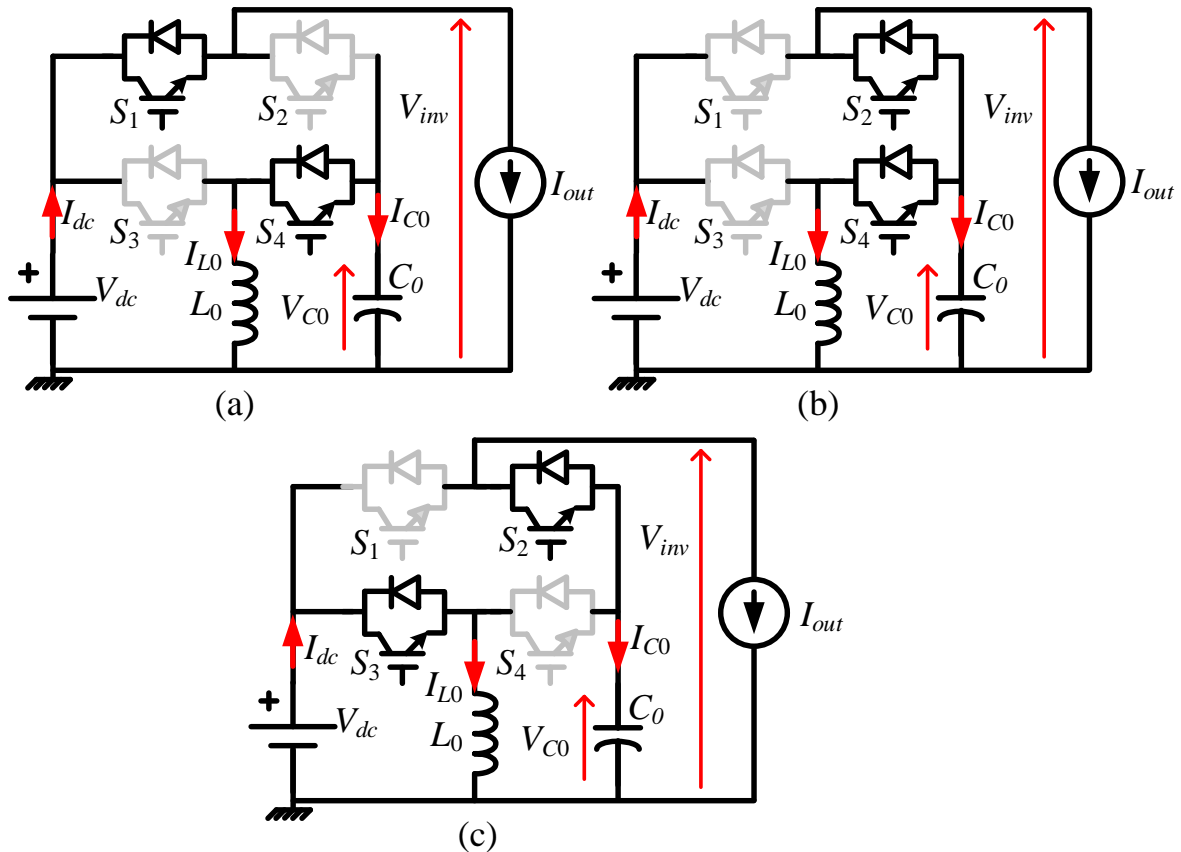
Hình 1. Các cấu hình nghịch lưu. (a) Cấu hình nghịch lưu kiểu nửa cầu [11], (b) Cấu hình ở [12], [13], (c) Cấu hình Semi-quasi-Z-source [14], (d) Cấu hình 1P-H-CGI đề xuất.

Bài báo trình bày cấu hình mạch nghịch lưu một pha cầu H giảm áp với khả năng common-ground (1P-H-CGI) với ưu điểm CG và giảm điện áp đặt trên các linh kiện so với bộ Semi-qZSI trong [14]. Kết quả là không có dòng điện rò trong bộ nghịch lưu và hiệu suất của bộ nghịch lưu cũng được tăng lên. Trong cấu hình này, tụ film/ceramic được sử dụng để làm tăng tuổi thọ và độ tin cậy của hệ thống, được so sánh với các bộ nghịch lưu trong [12], [13]. Bài báo bao gồm bốn phần, giới thiệu được trình bày ở phần 1. Cấu hình của bộ 1P-H-CGI đề xuất được trình bày trong phần 2. So sánh, mô phỏng và kiểm chứng thử nghiệm được trình bày trong phần 3. Kết luận được trình bày trong phần 4.

2. Cấu hình 1P-H-CGI đề xuất.

2.1. Nguyên lý hoạt động

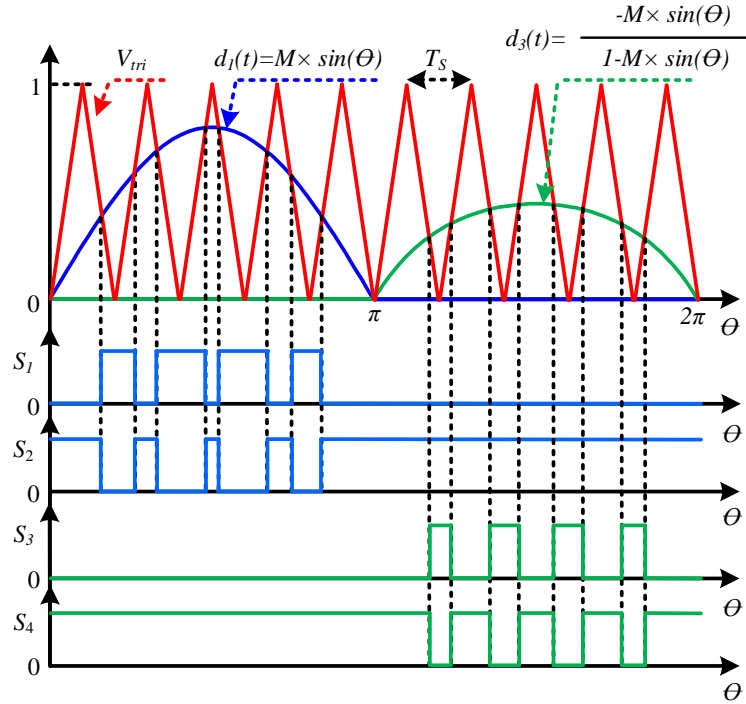
Như được mô tả ở hình 1(d), cấu hình 1P-H-CGI được đề xuất bao gồm một bộ chuyển đổi DC-DC tăng-giảm áp thông thường (khoá S_3, S_4 , cuộn dây L_0 và tụ điện C_0) và hai khoá bổ sung S_1, S_2 . Một bộ lọc thông thấp (L_f và C_f) được lắp đặt trước tải điện trở đầu ra để giảm biên độ sóng hài tần số cao của điện áp đầu ra (V_{inv}). Có thể thấy rằng tải đầu ra và nguồn DC đầu vào có chung điểm nối đất. Do đó, không có dòng rò trong cấu hình đề xuất.



Hình 2. Các chế độ hoạt động của bộ 1P-H-CGI đề xuất. (a) Chế độ 1, (b) Chế độ 2, (c) Chế độ 3.

Cấu hình đề xuất có ba chế độ hoạt động, được thể hiện trong hình 2(a)-2(c). Bộ nghịch lưu đề xuất, được điều khiển riêng biệt trong nửa chu kỳ dương và nửa chu kỳ âm. Tín hiệu điều khiển của các khoá được mô tả trong hình 3.

Trong nửa chu kỳ âm, chế độ 2 và chế độ 3 được áp dụng. Như được mô tả trong hình 2(b) và hình 2(c), khoá S_2 luôn được kích đóng trong hai chế độ này. Kết quả là điện áp đầu ra V_{inv} luôn bằng với điện áp của tụ C_0 . Khi khoá S_3 đóng và khoá S_4 ngắt, cuộn dây L_0 lưu trữ năng lượng từ nguồn đầu vào DC, như được trình bày ở hình 2(c). Tụ điện C_0 được xả bởi dòng tải đầu ra, gọi là I_{out} . Điện áp trên cuộn dây L_0 và dòng điện tụ I_{C0} được tính như sau:



Hình 3. Đề xuất giải thuật điều khiển PWM cho bộ 1P-H-CGL.

$$\begin{cases} V_{L0} = L_0 \frac{di_{L0}}{dt} = V_{dc} \\ I_{C0} = C_0 \frac{dv_{C0}}{dt} = -I_{out} \end{cases} \quad (1)$$

Ở chế độ 2, khoá S_3 được kích ngắt, trong khi đó khoá S_4 được đóng. Cuộn dây L_0 giải phóng năng lượng cho tụ điện C_0 và tải ở đầu ra. Điện áp trên cuộn dây L_0 và dòng điện tụ I_{C0} được tính như sau:

$$\begin{cases} V_{L0} = L_0 \frac{di_{L0}}{dt} = V_{C0} \\ I_{C0} = C_0 \frac{dv_{C0}}{dt} = -I_{L0} - I_{out} \end{cases} \quad (2)$$

Có thể thấy rằng, trong nửa chu kỳ âm, bộ nghịch lưu hoạt động như một bộ chuyển đổi DC-DC tăng-giảm áp [15]. Như vậy điện áp trên tụ V_{C0} được tính như sau:

$$V_{C0} = -V_{dc} \frac{d_3(t)}{1 - d_3(t)} \quad (3)$$

Ở đây $d_3(t)$ là tỷ số đóng ngắt của khoá S_3 .

Sóng hài bậc nhất mong muốn của điện áp tải đầu ra được xác định bởi chỉ số điều chế M như sau:

$$\begin{cases} V_{inv,1^{st}-order}(t) = V_{dc} \times M \times \sin(\theta) \\ M \leq 1 \end{cases} \quad (4)$$

Ở đây $\theta = 2\pi ft$ là góc pha của điện áp đầu ra; f là tần số điện áp đầu ra.

Thay (4) vào (3), giá trị tức thời của d_3 được tính cho nửa chu kỳ âm như sau:

$$d_3(t) = \begin{cases} 0; & khi \ 0 \leq \theta < \pi \\ \frac{M \times \sin(\theta)}{M \times \sin(\theta) - 1}; & khi \ \pi \leq \theta < 2\pi \end{cases} \quad (5)$$

Trong nửa chu kỳ dương, cấu hình 1P-H-CGI được giới thiệu để hoạt động ở chế độ 1 và chế độ 2. Tại các chế độ này, tỷ số đóng ngắt của khoá S_3 được điều khiển về 0 và khoá S_4 luôn ở trạng thái đóng. Kết quả là điện áp V_{C0} của tụ điện bằng 0 trong nửa chu kỳ này. Do điện áp của tụ C_0 không cố định nên điện dung của tụ khá nhỏ, điều này thích hợp cho việc sử dụng tụ film. Việc dùng tụ film thay vì dùng tụ hoá, giúp cho bộ nghịch lưu đề xuất tăng độ tin cậy, tuổi thọ và được so sánh với các bộ CGI khác được báo cáo trong [12], [13].

Trong nửa chu kỳ này, điện áp đầu ra V_{inv} có thể đạt được hai cấp điện áp: $+V_{dc}$ và 0-V. Giá trị $+V_{dc}$ được tạo ra tại V_{inv} khi đóng khoá S_1 và ngắt khoá S_2 , được trình bày ở hình 2(a). Trong khi đó giá trị 0-V của điện áp đầu ra thu được ở chế độ 2, được trình bày ở hình 2(b). Bộ nghịch lưu đề xuất hoạt động như bộ nghịch lưu ba cấp thông thường. Để đạt được điện áp đầu ra mong muốn như trình bày trong (4), tỷ số đóng ngắt của khoá S_1 được tính toán như sau:

$$d_1(t) = \begin{cases} M \times \sin(\theta); & \text{khi } 0 \leq \theta < \pi \\ 0; & \text{khi } \pi \leq \theta < 2\pi \end{cases} \quad (6)$$

Độ lợi điện áp G của bộ nghịch lưu được xác định như sau:

$$G = \frac{V_{inv, 1^{st} \text{-order, peak}}}{V_{dc}} = M \quad (7)$$

2.2. Lựa chọn linh kiện

2.2.1. Lựa chọn cuộn dây và tụ điện

Dựa vào (1), (5) độ gợn dòng điện ΔI_{L0} của cuộn dây L_0 được tính như sau:

$$\Delta I_{L0}(t) = \frac{V_{dc} d_3(t) T_s}{L_0} = \frac{V_{dc} M \times \sin(\theta) T_s}{L_0 [M \times \sin(\theta) - 1]} \quad (8)$$

Với T_s là chu kỳ chuyển mạch.

Giá trị cực đại của gợn dòng điện qua cuộn dây L_0 đạt được tại góc $\theta = 3\pi/2$. Do đó, giá trị cực đại của gợn dòng điện $\Delta I_{L0, max}$ qua cuộn dây L_0 được tính như sau:

$$\Delta I_{L0, max} = \frac{V_{dc} M T_s}{L_0 (1 + M)} \quad (9)$$

Trong bán kỳ âm, dựa vào (1) và (2), giá trị trung bình của dòng qua cuộn dây I_{L0} trong bất kỳ khoảng thời gian chuyển mạch T_s được tính toán như sau:

$$\bar{I}_{L0, Ts}(t) = \frac{-\bar{I}_{out, Ts}}{1 - d_3(t)} \quad (10)$$

Giá trị trung bình của dòng tải đầu ra I_{out} trong bất kỳ khoảng thời gian chuyển mạch T_s được tính toán như sau:

$$\bar{I}_{out, Ts} = I_m \sin(\theta) \quad (11)$$

Với I_m là giá trị đỉnh của dòng tải đầu ra.

Dựa vào (5), (10), và (11), giá trị cực đại của dòng điện trung bình qua cuộn dây trong bất kỳ khoảng thời gian chuyển mạch đạt được tại góc $\theta = 3\pi/2$, được tính toán như sau:

$$\bar{I}_{L0, Ts, max} = I_m (1 + M) \quad (12)$$

Cuộn dây L_0 được chọn sao cho $\Delta I_{L0, max} \leq k_L \% \bar{I}_{L0, Ts, max}$, Với $k_L \%$ là gợn dòng điện dẫn tối đa có thể chấp nhận được:

$$L_0 \geq \frac{V_{dc} M T_s}{k_L \% I_m (1 + M)^2} \quad (13)$$

Dựa vào (1), độ gợn điện áp của tụ điện C_0 trong bất kỳ khoảng thời gian chuyển mạch T_s được tính toán như sau:

$$\Delta V_{C_0}(t) = \left| \frac{I_{out}(t)d_3(t)T_S}{C_0} \right| = \left| \frac{I_m \sin^2(\theta)MT_S}{C_0[M \sin(\theta) - 1]} \right| \quad (14)$$

Giá trị lớn nhất của độ gợn điện áp tụ $\Delta V_{C_0,max}$ có thể tính như sau:

$$\Delta V_{C_0,max} = \frac{I_m MT_S}{C_0(1+M)} \quad (15)$$

Tụ điện C_0 được chọn sao cho $\Delta V_{C_0,max} \leq k_C\% V_{C_0,max}$, Với $V_{C_0,max}$ có thể tính như sau: $V_{C_0,max} = V_{dc}M$, và $k_C\%$ là gợn điện áp tụ tối đa có thể chấp nhận được:

$$C_0 \geq \frac{I_m T_S}{k_C\% V_{dc}(1+M)} \quad (16)$$

2.2.2. Lựa chọn linh kiện bán dẫn

Các khoá S_1, S_3, S_4 của bộ nghịch lưu có điện áp đặt bằng điện áp đầu vào cộng với điện áp tụ điện C_0 trong nửa chu kỳ âm. Do đó, điện áp đặt của các khoá này được tính như (17). Trong khi, khoá S_2 có điện áp đặt bằng điện áp đầu vào V_{dc} trong chế độ vận hành 1, được trình bày ở hình 2(a).

$$V_{S_j,rating} = V_{dc} - V_{C_0,max} = V_{dc}(1+M); j=1,3,4 \quad (17)$$

Các khoá S_3 và S_4 được thiết kế với dòng điện định mức bằng dòng điện qua cuộn dây L_0 . Trong khi các khoá còn lại có dòng điện định mức bằng dòng tải đầu ra I_{out} .

2.3. Phân tích tín hiệu nhỏ

Mô hình tín hiệu nhỏ là một phân tích thông thường trong các bộ chuyển đổi điện tử công suất được sử dụng để ước tính hoạt động của các thiết bị phi tuyến với phương trình tuyến tính. Trong phần này, các phương trình trạng thái cho các chế độ vận hành khác nhau được trích xuất. Sau đó, bằng cách sử dụng các phương trình dẫn xuất từ phân tích tín hiệu nhỏ, sẽ thu được các mạch tương đương của bộ nghịch lưu được đề xuất [16].

Theo hình 2 có ba mạch tương đương cho bộ nghịch lưu được đề xuất. Xét ở bán kỳ âm, khi mà khoá S_1 ngắt, khoá S_2 đóng và hai khoá S_3, S_4 thay phiên nhau đóng ngắt theo tỷ số điều chế $d_3(t)$. Bằng cách lấy trung bình các phương trình trạng thái trong hình 2(b) và hình 2(c) có thể viết được các phương trình sau:

$$L \frac{d\bar{i}_{L_0}}{dt} = \bar{V}_{dc} \bar{d}_3(t) + \bar{V}_{C_0} [1 - \bar{d}_3(t)] \quad (18)$$

$$C \frac{d\bar{v}_{C_0}}{dt} = -\bar{I}_{out} \bar{d}_3(t) - (\bar{I}_{L_0} + \bar{I}_{out}) [1 - \bar{d}_3(t)] \quad (19)$$

Từ phương trình (18), (19) và với giả định rằng điện áp trung bình, dòng điện trung bình và chu kỳ làm việc trung bình có thể là tổng của các thành phần một chiều và các thành phần xoay chiều tần số thấp ($\bar{x} = X + \tilde{x}$). Thay vào phương trình (18) và (19) sẽ thu được các phương trình tuyến tính hóa sau:

$$Ls(I_{L_0} + \tilde{i}_{L_0}) = (V_{dc} + \tilde{v}_{dc})(d_3(t) + \tilde{d}_3(t)) + (V_{C_0} + \tilde{v}_{C_0})[1 - d_3(t) - \tilde{d}_3(t)] \quad (20)$$

$$Cs(V_{C_0} + \tilde{v}_{C_0}) = -(I_{out} + \tilde{i}_{out})(d_3(t) + \tilde{d}_3(t)) - (I_{L_0} + \tilde{i}_{L_0} + I_{out} + \tilde{i}_{out})[1 - d_3(t) - \tilde{d}_3(t)] \quad (21)$$

Phương trình DC thu từ (20) và (21) được trình bày như sau:

$$LsI_{L_0} = V_{dc}d_3(t) + V_{C_0}[1 - d_3(t)] \quad (22)$$

$$CsV_{C_0} = -I_{out} - I_{L_0}[1 - d_3(t)] \quad (23)$$

Nếu $s = 0$ được sử dụng cho phương trình (22), thì V_{C_0} được tính như sau:

$$V_{C_0} = -\frac{V_{dc}d_3(t)}{1 - d_3(t)} \quad (24)$$

Phương trình (24) trên khẳng định tính đúng đắn của phương trình (3).

Nếu $s = 0$ được sử dụng cho phương trình (23), thì I_{L0} được tính như sau:

$$I_{L0} = \frac{-I_{out}}{1-d_3(t)} \quad (25)$$

Phương trình (25) trên khẳng định tính đúng đắn của phương trình (10).

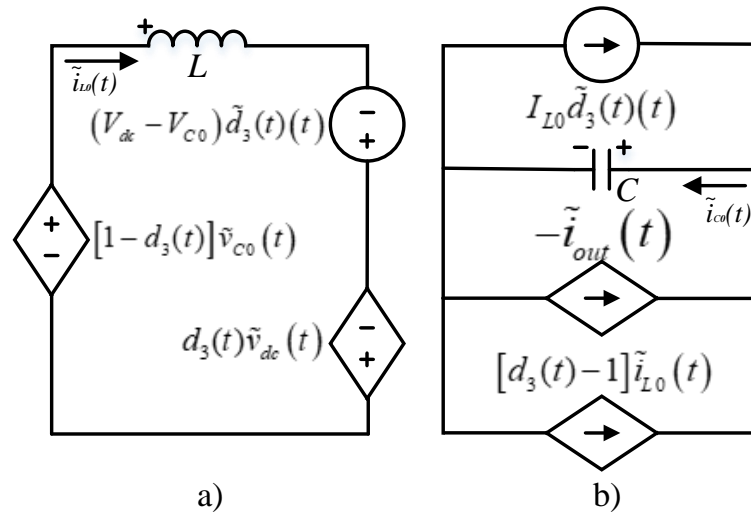
Phương trình AC thu từ (20) và (21) được trình bày như sau:

$$\tilde{i}_{L0}(s) = \frac{1}{Ls} \left\{ (V_{dc} - V_{C0}) \tilde{d}_3(t)(s) + d_3(t) \tilde{v}_{dc}(s) + [1-d_3(t)] \tilde{v}_{C0}(s) \right\} \quad (26)$$

$$\tilde{v}_{C0}(s) = \frac{1}{Cs} \left\{ I_{L0} \tilde{d}_3(t)(s) - \tilde{i}_{out}(s) + [d_3(t) - 1] \tilde{i}_{L0}(s) \right\} \quad (27)$$

Hình 4 trình bày các mạch tương đương của mô hình tín hiệu nhỏ AC bằng cách sử dụng các phương trình (26) và (27).

Theo hình 4(a) trình bày mạch tương đương vòng điện cảm, nguồn $d_3(t) \tilde{v}_{dc}(t)$ và $[1-d_3(t)] \tilde{v}_{C0}(t)$ phụ thuộc vào $\tilde{v}_{dc}(t)$ và $\tilde{v}_{C0}(t)$ vì thế chúng có thể được mô hình hóa như các nguồn phụ thuộc. Nguồn $(V_{dc} - V_{C0}) \tilde{d}_3(t)(t)$ phụ thuộc vào tỷ số đóng ngắt $\tilde{d}_3(t)(t)$ vì thế được mô hình hóa như một nguồn độc lập. Hình 4(b) trình bày mạch tương đương nút tụ điện. Theo hình, nguồn $-\tilde{i}_{out}(t)$ và $[d_3(t) - 1] \tilde{i}_{L0}(t)$ phụ thuộc vào $\tilde{i}_{out}(t)$ và $\tilde{i}_{L0}(t)$, điều này có thể được mô hình hóa như các nguồn phụ thuộc. Nguồn $I_{L0} \tilde{d}_3(t)(t)$ phụ thuộc vào tỷ số đóng ngắt $\tilde{d}_3(t)(t)$ nên được mô hình hóa như một nguồn độc lập.



Hình 4. Mạch tương đương của mô hình tín hiệu nhỏ AC. (a) Mạch tương đương vòng điện cảm, (b) Mạch tương đương nút tụ điện.

Thay $\tilde{v}_{C0}(s)$ ở phương trình (27) vào $\tilde{i}_{L0}(s)$ ở phương trình (26) thu được $G_{L0}(s)$:

$$G_{L01}(s) = \left. \frac{\tilde{i}_{L0}(s)}{\tilde{v}_{dc}(s)} \right|_{\tilde{d}_3(t)(s)=0} = \frac{sC d_3(t)}{s^2 CL + (1-d_3(t))^2} \quad (28)$$

$$G_{L02}(s) = \left. \frac{\tilde{i}_{L0}(s)}{\tilde{d}_3(t)(s)} \right|_{\tilde{v}_{dc}(s)=0} = \frac{sC(V_{dc} - V_{L0}) + I_{L0}}{s^2 CL + (1-d_3(t))^2} \quad (29)$$

Thay $\tilde{i}_{L0}(s)$ ở phương trình (26) vào $\tilde{v}_{C0}(s)$ ở phương trình (27) thu được $G_{C0}(s)$:

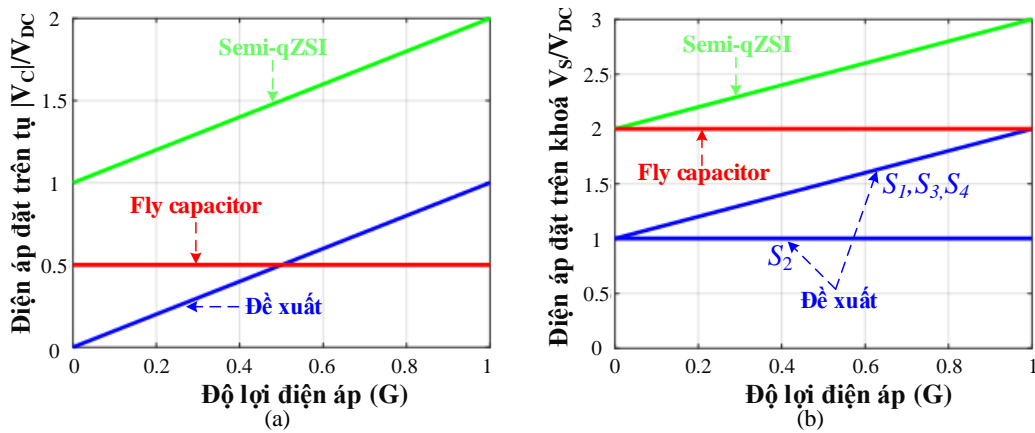
$$G_{C01}(s) = \left. \frac{\tilde{v}_{C0}(s)}{\tilde{v}_{dc}(s)} \right|_{\tilde{d}_3(t)(s)=0} = \frac{d_3(t)(d_3(t) - 1)}{s^2 LC + (1-d_3(t))^2} \quad (30)$$

$$G_{C02}(s) = \frac{\tilde{v}_{C0}(s)}{\tilde{d}_3(t)(s)} \Big|_{\tilde{v}_{dc}(s)=0} = \frac{LsI_{L0} - (V_{dc} - V_{C0})(1-d_3(t))}{s^2LC + (1-d_3(t))^2} \quad (31)$$

2.4. So sánh

Để làm nổi bật bộ nghịch lưu đề xuất, bộ Semi-qZSI trong [14] và bộ Fly capacitor trong [17] được xem xét so sánh với cấu hình được đề xuất. Kết quả so sánh điện áp đặt của tụ điện và các khoá được trình bày ở hình 5.

Có thể thấy rằng bộ nghịch lưu đề xuất có điện áp đặt trên tụ điện nhỏ hơn so với Semi-qZSI, như minh hoạ ở hình 5(a). Với điện áp đặt trên tụ điện nhỏ giúp cho bộ nghịch lưu yêu cầu điện áp đặt nhỏ hơn. Do đó, những linh kiện này giúp bộ nghịch lưu giảm tổn hao dẫn điện. Hơn nữa, điện áp đặt trên các khoá thấp hơn giúp giảm tổn hao chuyển mạch của các linh kiện bán dẫn, như trình bày ở hình 5(b). Kết quả là, hiệu suất của hệ thống tăng lên, điều này được kiểm chứng trong kết quả mô phỏng.



Hình 5. So sánh giữa bộ 1P-H-CGI đề xuất, bộ Semi-qZSI [14] và bộ Fly capacitor trong [17] với điện áp đầu vào 350-V. a) Điện áp đặt trên tụ, b) Điện áp đặt trên khóa công suất.

Bảng 1 trình bày so sánh chi tiết một số đặc điểm chính của bộ nghịch lưu được đề xuất so với một số bộ nghịch lưu không biến áp khác. Số lượng linh kiện chủ động và thụ động cần thiết để thiết kế bộ nghịch lưu, yêu cầu điện áp đầu vào và điện áp đặt trên các linh kiện bán dẫn được trình bày chính xác ở đây để so sánh.

Bảng 1. So sánh cấu hình đề xuất với các bộ nghịch lưu không biến áp.

Cấu hình	Số lượng linh kiện				V_s (Điện áp đặt trên khoá bán dẫn)	V_{DC} (Điện áp đầu vào)
	S	D	C	L		
Đề xuất	4	0	1	1	$(1+M)V_{DC}$ (3) V_{DC} (1)	400-V
Semi-qZSI	2	0	1	1	$(2+M)V_{DC}$ (2)	400-V
NPC three level [11]	4	2	2	0	V_{DC} (4)	800-V
Fly capacitor [17]	4	0	3	0	$2V_{DC}$ (4)	800-V
HERIC [18]	6	2	1	0	$2V_{DC}$ (6)	400-V
H5 [19]	5	0	1	0	$2V_{DC}$ (5)	400-V

Bảng 1 cho thấy bộ nghịch lưu được đề xuất sử dụng ít thành phần chủ động và thụ động nhất so với các cấu trúc liên kết thông thường. Ngoài ra, điện áp đặt trên các linh kiện bán dẫn trong bộ nghịch lưu đề xuất phải chịu bằng V_{DC} và $(1+M)V_{DC}$. Vì điện áp đầu ra mong muốn là một pha 220-V, do đó yêu cầu cần cung cấp một điện áp V_{DC} đầu vào là 400-V. Không giống như các cấu hình nghịch lưu thông

thường: HERIC, H5... Cấu hình nghịch lưu NPC three level, fly capacitor yêu cầu cần phải cấp điện áp đầu vào là 800-V, do đó điện áp đặt trên các linh kiện bán dẫn ở các cấu hình này khá cao.

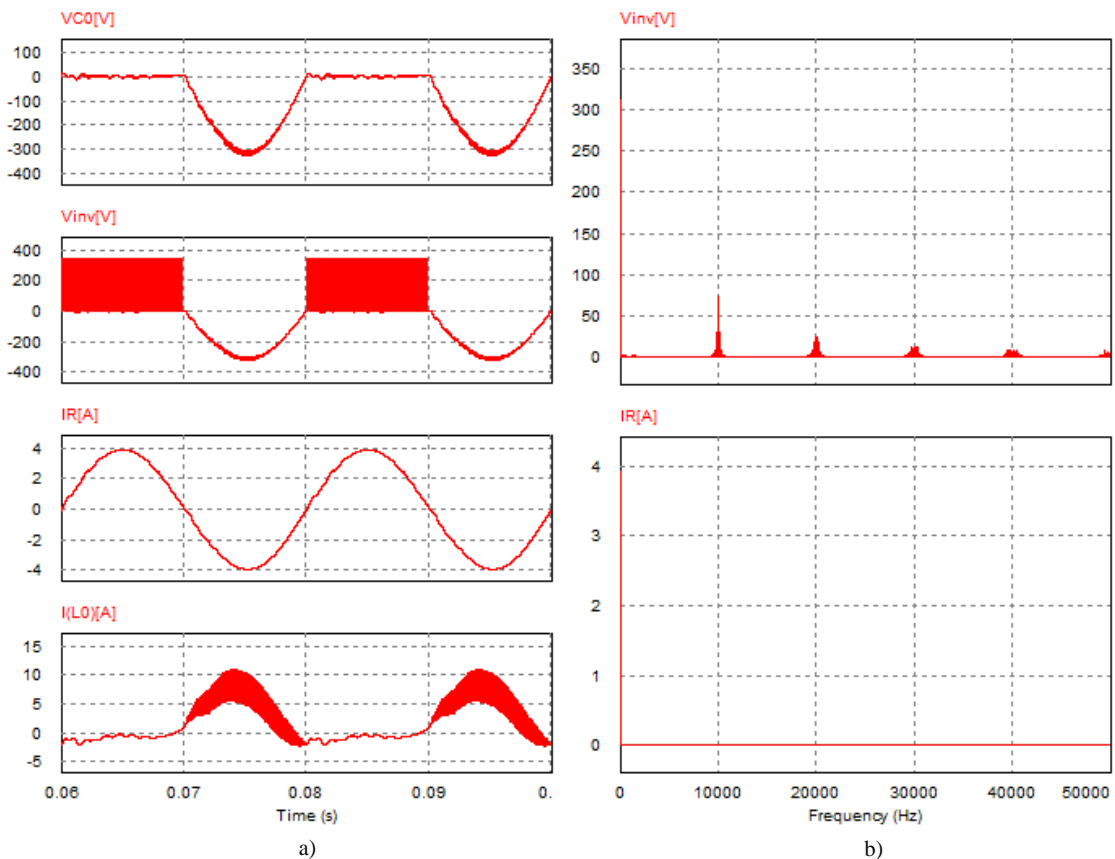
3. Kết quả mô phỏng và thử nghiệm

Cấu hình nghịch lưu đề xuất đã được kiểm chứng bằng mô phỏng và thử nghiệm. Các tham số cho mô phỏng và thử nghiệm được liệt kê trong bảng 2. Phần mềm PSIM và PLECS được sử dụng để mô phỏng.

Bảng 2. Các thông số mô phỏng và thử nghiệm.

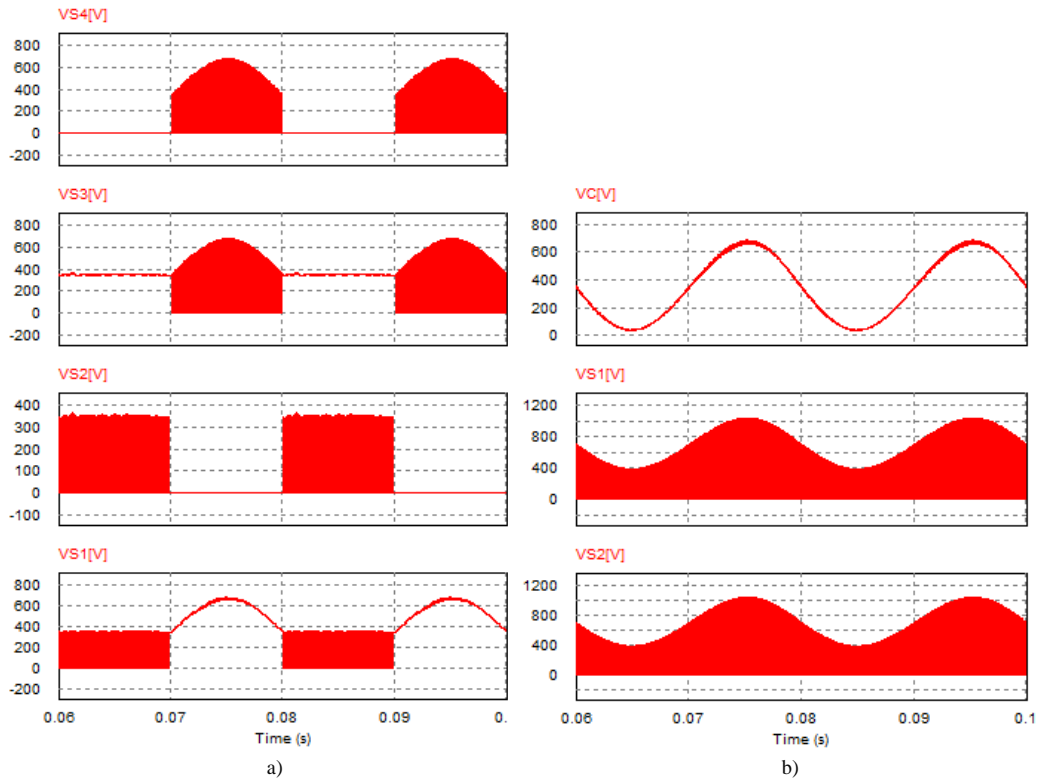
Tham số	Mô phỏng		Thử nghiệm cho cấu hình 1P-H-CGI
	Bộ 1P-H-CGI đề xuất	Bộ Semi-qZSI trong [14]	
V_{DC} / V_R	350-400 $V_{DC} / 220 V_{AC}$		350-400 $V_{DC} / 220V_{AC}$
S_1, S_2, S_3, S_4	IKW25N120CS7, 1200V	FGL40N150D, 1500V	Module FGL40N150D
L_0 và L_f	3 mH, $r_L = 139.34 \text{ m}\Omega$		
C_0 và C_f	10 μF , $r_{ESR} = 7,64 \text{ m}\Omega$		
R	80 Ω		

3.1. Kết quả mô phỏng



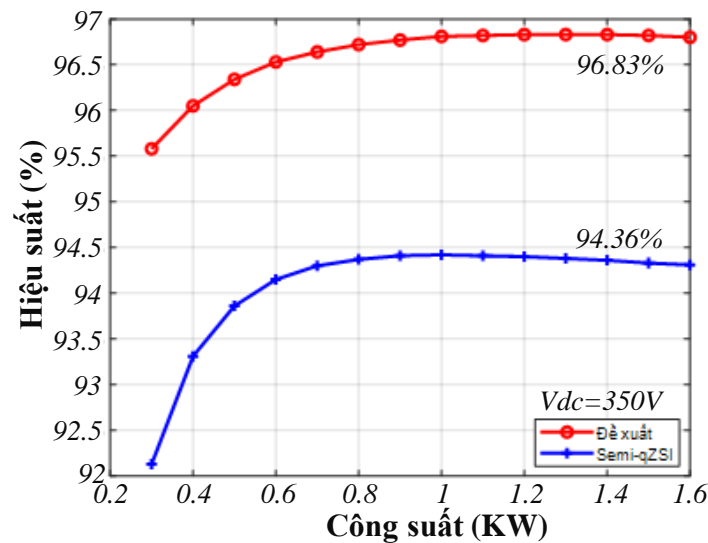
Hình 6. Kết quả mô phỏng của bộ 1P-H-CGI đề xuất với điện áp đầu vào 350-V. a) Điện áp V_{CO} và V_{inv} , dòng điện I_R và I_{L0} , b) Biên độ sóng hài.

Bộ đề xuất 1P-H-CGI và bộ Semi-qZSI trong [14] được xem xét chọn trong phần này. Điện áp đầu vào của mô phỏng được đặt là 350-V. Để đạt được điện áp 220- V_{RMS} đầu ra, chỉ số điều chế M được chọn là 0.89 cho cả hai bộ nghịch lưu. Kết quả mô phỏng được trình bày ở hình 6 và hình 7.



Hình 7. So sánh mô phỏng về điện áp đặt trên linh kiện bán dẫn giữa bộ 1P-H-CGI đề xuất và bộ Semi-qZSI trong [14] với điện áp đầu vào 350-V. a) Cấu hình đề xuất, b) Cấu hình Semi-qZSI.

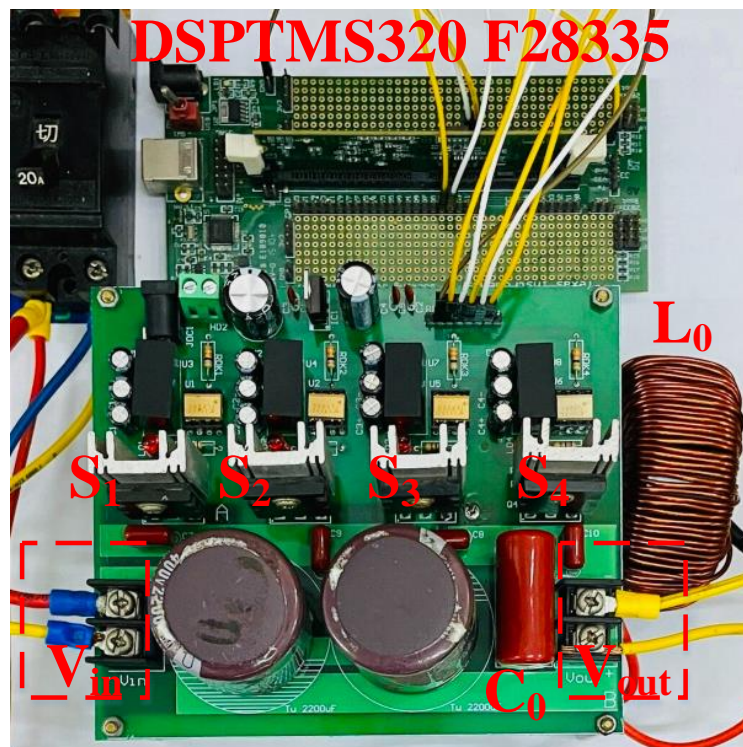
Điện áp tụ điện V_{CO} của bộ nghịch lưu đề xuất được điều khiển về 0 trong nửa chu kỳ dương, được trình bày trong hình 6(a). Trong nửa chu kỳ âm, điện áp tụ điện bằng với điện áp đầu ra tải mong muốn. Trong nửa chu kỳ dương, điện áp đầu ra của bộ nghịch lưu V_{inv} thay đổi từ 0-V đến 350-V, được trình bày trong hình 6(a). Bằng cách sử dụng bộ lọc LC, biên độ sóng hài ở tần số cao của điện áp đầu ra được giảm thiểu, như thể hiện trong phổ FFT của V_{inv} và I_R trong hình 6(b). Biên độ sóng hài bậc nhất của V_{inv} và I_R được đo là: 313-V and 3.93-A. Các giá trị THD của điện áp đầu ra V_{inv} và dòng tải đầu ra I_R đo được là: 46.2% and 2.52%.



Hình 8. So sánh mô phỏng về hiệu suất chuyển đổi giữa bộ 1P-H-CGI đề xuất và bộ Semi-qZSI trong [14] với điện áp đầu vào 350-V.

Mức điện áp tụ điện C_0 của bộ nghịch lưu được giới thiệu và C của bộ Semi-qZSI đo được là: 326-V và 689-V, được trình bày trong hình 6(a) và 7(b). Như kết quả, mức điện áp của S_1 - S_3 - S_4 , và S_2 của bộ nghịch lưu đề xuất lần lượt là 676-V và 363-V, được trình bày trong hình 7(a). Trong khi mức điện áp của khoá ở bộ Semi-qZSI là 1039-V, được trình bày trong hình 7(b). Do đó, linh kiện bán dẫn 1200-V được chọn cho bộ 1P-H-CGI và 1500-V được chọn cho bộ semi-qZSI, được liệt kê trong bảng 2. Kết quả mô phỏng để so sánh hiệu suất được mô tả trong hình 8. Có thể thấy rằng bộ nghịch lưu đề xuất có hiệu suất cao hơn bộ Semi-qZSI trong [14]. Đặc biệt, bộ nghịch lưu đề xuất có thể tăng 2.5% hiệu suất so sánh với [14] tại công suất đầu ra 1.4-KW với điện áp đầu vào 350-V. Ưu điểm này có thể được giải thích là việc đề xuất sử dụng các linh kiện chuyển mạch với thành phần điện áp nhỏ. Do đó, tổn thất dẫn và tổn thất chuyển mạch của bộ nghịch lưu có thể được giảm đáng kể. Việc thu hiệu suất được thực hiện bằng phần mềm PLECS.

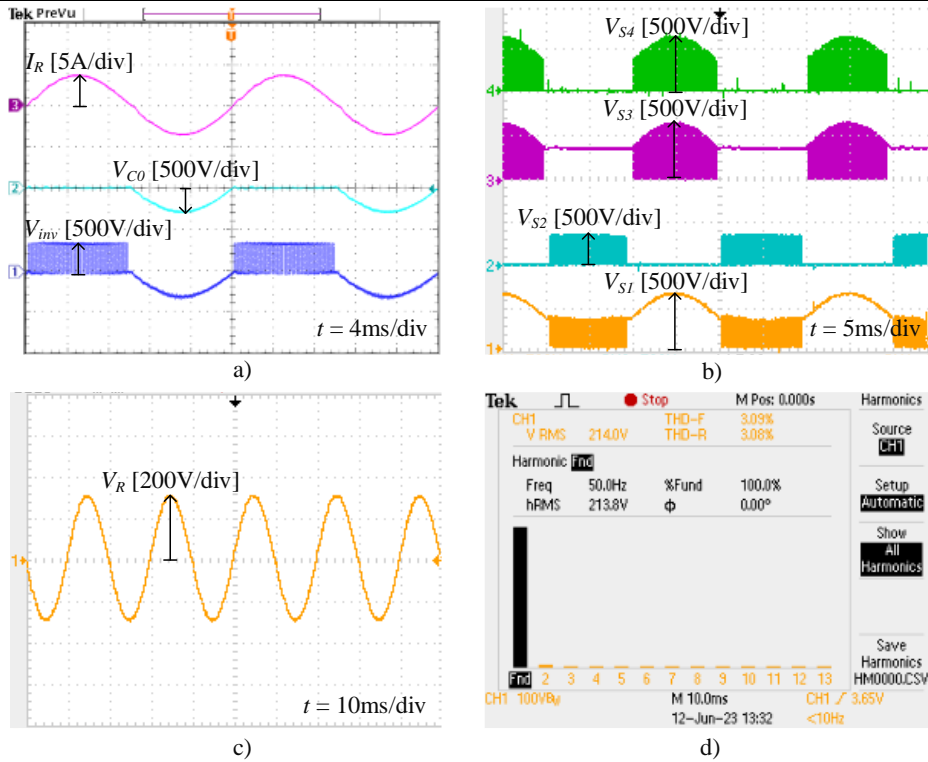
3.2. Kết quả thử nghiệm



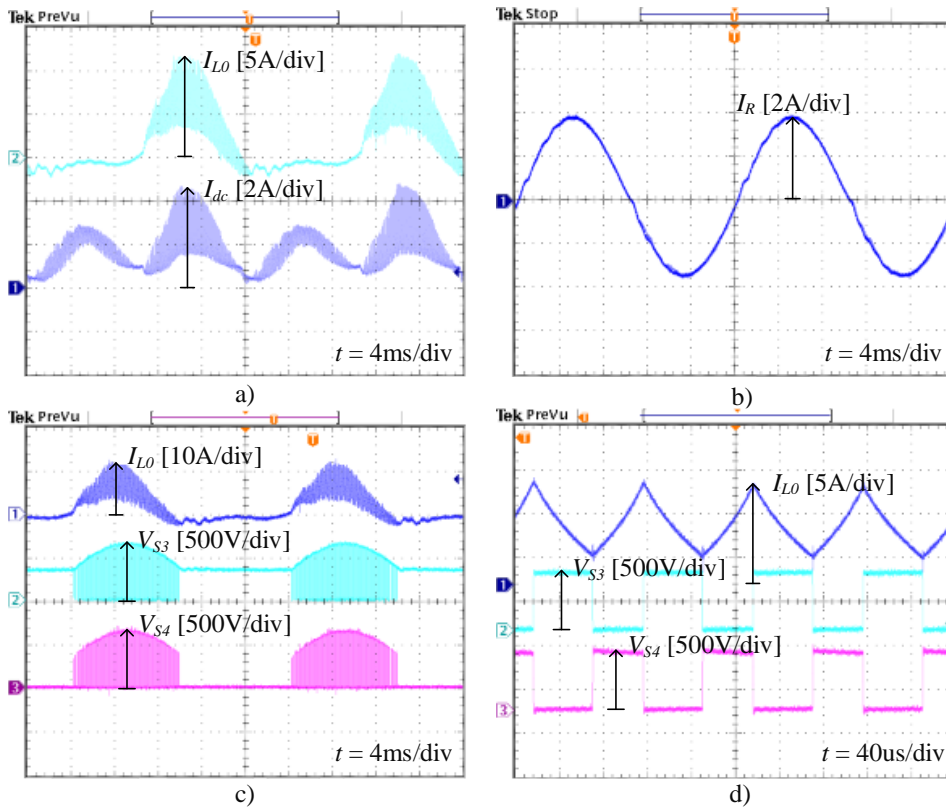
Hình 9. Mô hình thử nghiệm của bộ 1P-H-CGI.

Thí nghiệm được thực hiện bởi mô hình tại phòng thí nghiệm có công suất 2.4-kW. Các thông số thử nghiệm được liệt kê trong bảng 2. Module FGL40N150D được sử dụng cho các khoá S_1 - S_4 và được điều khiển bởi IC TLP250. Vi điều khiển DSP TMS320 F28335 được sử dụng để điều khiển bộ nghịch lưu.

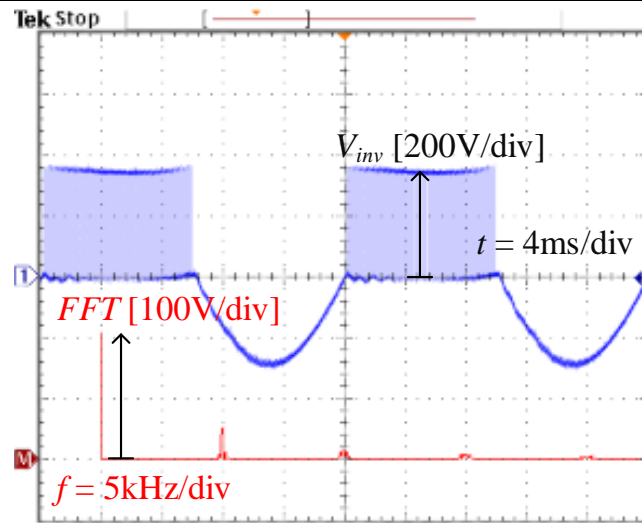
Mô hình thử nghiệm bộ 1P-H-CGI đề xuất được trình bày trong hình 9, các kết quả thử nghiệm của bộ nghịch lưu đề xuất được trình bày trong hình 10, 11, 12 và 13. Trong hình 10(a), Điện áp tụ điện được điều khiển bằng 0 trong nửa chu kỳ dương và bằng điện áp đầu ra tải trong nửa chu kỳ âm. Trong nửa chu kỳ dương, V_{inv} thay đổi từ 0-V đến 350-V. Giá trị RMS của dòng điện tải đầu ra là $2.609-A_{RMS}$. Giá trị RMS của điện áp tải đầu ra là $214-V_{RMS}$, được trình bày trong hình 10(c). THD của điện áp tải đầu ra được đo bằng 3.08%, được trình bày trong hình 10(d). Trong hình 10(b), điện áp đặt của khoá S_1 , S_3 , S_4 là tổng của V_{dc} và giá trị tuyệt đối cực đại của V_{C0} , trong khi điện áp đặt của khoá S_2 là điện áp đầu vào V_{dc} . Kết quả của dòng điện I_{dc} , I_{L0} và I_R được trình bày trong hình 11. Biên độ sóng hài ở tần số cao của điện áp đầu ra V_{inv} thể hiện thông qua phổ FFT được trình bày trong hình 12, biên độ sóng hài bậc nhất của V_{inv} đo được là: 209-V. Hiệu suất của bộ nghịch lưu đề xuất được trình bày trong hình 13. Mẫu trong phòng thí nghiệm đạt được hiệu suất 95.3% tại công suất đầu ra 600-W với điện áp đầu vào 350-V.



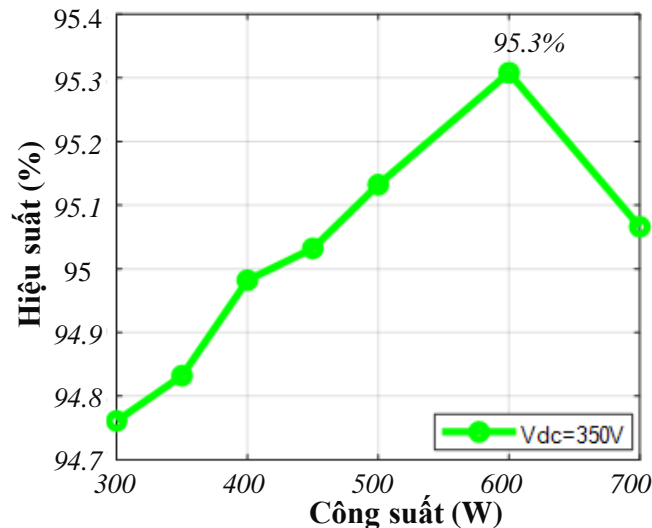
Hình 10. Kết quả thử nghiệm với điện áp đầu vào 350-V. a) Dòng điện I_R , điện áp V_{C0} và V_{inv} , b) Điện áp trên các khoá công suất, c) Điện áp tải đầu ra, d) THD của điện áp tải đầu ra.



Hình 11. Kết quả thử nghiệm với điện áp đầu vào 350-V. a) Dòng điện I_{dc} và I_{L0} , b) Dòng điện I_R , c) Dòng điện I_{L0} và điện áp trên khoá công suất S_3 , S_4 , d) Dạng sóng I_{L0} nạp xả khi đóng ngắt khoá S_3 và S_4 .



Hình 12. Phổ FFT của điện áp đầu ra V_{inv} .



Hình 13. Hiệu suất thử nghiệm của bộ 1P-H-CGI đề xuất với điện áp đầu vào 350-V.

4. Kết luận

Bài báo này trình bày về cấu hình mới 1P-H-CGI với tính năng CG. Với đặc tính CG, dòng điện rò được loại bỏ hoàn toàn. So với các cấu hình liên kết nghịch lưu CG hiện có, bộ nghịch lưu đề xuất có điện áp đặt trên linh kiện thấp hơn và không có dòng điện rò qua các linh kiện bán dẫn và tụ điện. Do đó, bộ nghịch lưu được giới thiệu có thể được thiết kế với các linh kiện chuyển mạch thấp hơn. Nó dẫn đến hiệu suất hệ thống cao hơn. Hơn nữa, việc sử dụng tụ film thay thế cho tụ hoá giúp tăng độ tin cậy của hệ thống hơn so với các loại tụ khác. Các kết quả mô phỏng và thử nghiệm được trình bày để xác minh tính hiệu quả của cấu hình được đề xuất. Cấu hình liên kết 1P-H-CGI phù hợp cho các ứng dụng PV hoặc pin nhiên liệu.

Lời cảm ơn

Bài báo này được thực hiện tại phòng thử nghiệm điện tử công suất nâng cao D405 với sự hỗ trợ của dự án sinh viên nghiên cứu khoa học năm 2024 của Trường Đại học Sư phạm Kỹ thuật Thành phố Hồ Chí Minh với mã số đề tài SV2024-152.

Xung đột lợi ích

Các tác giả tuyên bố không có xung đột lợi ích.

TÀI LIỆU THAM KHẢO

- [1] D. T. Do and M. K. Nguyen, "Three-level quasi-switched boost T-type inverter: Analysis, PWM control, and verification," *IEEE Trans. Ind. Electron.*, vol. 65, no. 10, pp. 8320–8329, 2018.
- [2] F. Blaabjerg, Z. Chen, and S. B. Kjaer, "Power electronics as efficient interface in dispersed power generation systems," *IEEE Trans. Power Electron.*, vol. 19, no. 5, pp. 1184–1194, 2004.
- [3] W. Wu, J. Ji, and F. Blaabjerg, "Aalborg inverter - A new type of 'buck in buck, boost in boost' grid-tied inverter," *IEEE Trans. Power Electron.*, vol. 30, no. 9, pp. 4784–4793, 2015.
- [4] R. O. Caceres and I. Barbi, "A boost DC-AC converter: analysis, design, and experimentation," *IEEE Trans. Power Electron.*, vol. 14, no. 1, pp. 134–141, 1999.
- [5] S. V. Araújo, P. Zacharias, and R. Mallwitz, "Highly efficient single-phase transformerless inverters for grid-connected photovoltaic systems," *IEEE Trans. Ind. Electron.*, vol. 57, no. 9, pp. 3118–3128, 2010.
- [6] Ó. López *et al.*, "Eliminating ground current in a transformerless photovoltaic application," *IEEE Trans. Energy Convers.*, vol. 25, no. 1, pp. 140–147, 2010.
- [7] J. M. A. Myrzik and M. Calais, "String and module integrated inverters for single-phase grid connected photovoltaic systems - A review," *IEEE Bol. PowerTech - Conf. Proc.*, vol. 2, pp. 8–15, 2003.
- [8] D. V. Vo, M. K. Nguyen, T. D. Duong, T. T. Tran, Y. C. Lim, and J. H. Choi, "A novel single-stage common-ground transformerless buck-boost inverter," in *Electronics*, vol. 11, no. 5, pp. 829–848, 2022.
- [9] H. Patel and V. Agarwal, "A single-stage single-phase transformer-less doubly grounded grid-connected PV interface," *IEEE Trans. Energy Convers.*, vol. 24, no. 1, pp. 93–101, 2009.
- [10] R. González, J. López, P. Sanchis, and L. Marroyo, "Transformerless inverter for single-phase photovoltaic systems," *IEEE Trans. Power Electron.*, vol. 22, no. 2, pp. 693–697, 2007.
- [11] R. González, E. Gubía, J. López, and L. Marroyo, "Transformerless single-phase multilevel-based photovoltaic inverter," *IEEE Trans. Ind. Electron.*, vol. 55, no. 7, pp. 2694–2702, 2008.
- [12] T. T. Tran, M. K. Nguyen, T. D. Duong, J. H. Choi, Y. C. Lim, and F. Zare, "A switched-capacitor-voltage-doubler based boost inverter for common-mode voltage reduction," *IEEE Access.*, vol. 7, pp. 98618–98629, 2019.
- [13] Y. P. Siwakoti and F. Blaabjerg, "A novel flying capacitor transformerless inverter for single-phase grid connected solar photovoltaic system," in *IEEE 7th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)*, 2016, pp. 1–6.
- [14] D. Cao, S. Member, S. Jiang, S. Member, and X. Yu, "Low-Cost Semi-Z-source Inverter for Single-Phase," *IEEE Transactions on Power Electronics*, vol. 26, no. 12, pp. 3514–3523, 2011.
- [15] O. Husev, O. Matiushkin, C. R. Clemente, D. Vinnikov, and V. Chopyk, "Bidirectional twisted single-stage single-phase buck-boost DC-AC converter," *Energies*, vol. 12, no. 18, pp. 1–14, 2019.
- [16] E. Babaei, E. S. Asl, and M. H. Babayi, "Steady-State and Small-Signal Analysis of High-Voltage Gain Half-Bridge Switched Boost Inverter," *IEEE Trans. Ind. Electron.*, vol. 63, no. 6, pp. 3546–3553, 2016.
- [17] M. Islam *et al.*, "Single phase transformerless inverter topologies for grid-tied photovoltaic system: A review," *Renewable & Sustainable Energy Reviews*, vol. 45, pp. 69–86, 2015, doi: 10.1016/j.rser.2015.01.009.
- [18] J. Ketterer, H. Schmidt, and C. Siedle, "Inverter for transforming a DC voltage into an AC current or an AC voltage," Europe Patent 1 369 985 (A2), May 13, 2003.
- [19] M. Victor, F. Greizer, S. Bremicker, and U. Hubler, "Method of converting a direct current voltage from a source of direct current voltage, more specifically from a photovoltaic source of direct current voltage, into an alternating current voltage," U.S. Patent 7 411 802, Aug. 12, 2008.



Hoang Minh Dat was born in Viet Nam, in 2002. He is an undergraduate student in Electrical and Electronics Engineering Technology at Ho Chi Minh City University of Technology and Education, Viet Nam.

Email: 20142483@student.hcmute.edu.vn. ORCID: <https://orcid.org/0009-0003-4353-3413>



Tran Vinh Thanh was born in Viet Nam, in 1995. He received the B.S. degree in Electronic Engineering from Ho Chi Minh City University of Technology and Education, Viet Nam, in 2018. He currently working toward the M.S. degree in Electronic Engineering from Ho Chi Minh City University of Technology and Education, Viet Nam. His current research interests include impedance source inverter and control of multi-level inverter.


Email: thanhtv@hcmute.edu.vn. ORCID: <https://orcid.org/0000-0001-7135-5077>



Danh Quang Huy was born in Viet Nam, in 2005. He is a student in Electrical and Electronics Engineering at Ho Chi Minh City University of Technology and Education, Viet Nam.

Email: 23kt14211@student.hcmute.edu.vn. ORCID: <https://orcid.org/0009-0008-7253-9001>



Do Duc Tri (Member, IEEE) was born in Vietnam in 1973. He received the B.S., M.S. and Ph.D degrees in electronic engineering from the Ho Chi Minh City University of Technology and Education, Ho Chi Minh City, Vietnam, in 1999, 2012 and 2021, respectively. He is currently a Lecturer with the Faculty of Electrical and Electronics Engineering, Ho Chi Minh City University of Technology and Education. His current research interests include power converters for renewable energy systems. Email: tridd@hcmute.edu.vn. ORCID:  <https://orcid.org/0000-0002-4096-5208>