

An SVM Method for Three-Phase Quasi-Switched Boost Inverter to Eliminate Leakage Current

Duc Tri Do¹, Hoang Minh Le¹, Thanh Long Nguyen², Vinh Thanh Tran^{1*}

¹Ho Chi Minh City University of Technology and Education, Vietnam

²An Giang Power Company, Vietnam

*Corresponding author. Email: thanhtv@hcmute.edu.vn

ARTICLE INFO

Received: 03/07/2024
Revised: 29/08/2024
Accepted: 22/11/2024
Published: 28/05/2025

KEYWORDS

Constant common-mode voltage;
Eliminate leakage current;
Three-phase inverter;
Quasi-switched boost;
Space vector modulation.

ABSTRACT

Three-phase quasi-switched boost inverter (qSBI) have many advantages such as buck-boost operation and shoot-through (ST) immunity. However, conventional control methods for qSBI generate high common-mode voltage (CMV) and leakage current. This paper presents configuration and control scheme for qSBI to eliminate leakage current of the inverter. Accordingly, the qSBI is modified by adding one inductor which is connected in series to the DC input source. In this topology, the CMV is the sum of CMV generated by inverter voltage vectors and the voltage of added boost inductor. The proposed scheme uses active vectors having the same CMV and ST vector to generate output voltage. According to these vectors, the value of boost inductor is correspondingly selected to generate constant CMV. As a result, the leakage current of the inverter is eliminated. Simulation results with the help of PSIM software are used to verify the accuracy of the proposed method. Moreover, comparisons about quality of output voltage and the value of leakage current between the proposed method and conventional method are presented to figure out advantages/disadvantages of the proposed method.

Giải Thuật SVM Cho Cấu Hình Nghịch Lưu Ba Pha Quasi-Switched Boost Nhằm Triệt Tiêu Dòng Rò

Đỗ Đức Trí¹, Lê Hoàng Minh¹, Nguyễn Thanh Long², Trần Vinh Thanh^{1*}

¹Trường Đại học Sư phạm Kỹ thuật Thành phố Hồ Chí Minh, Việt Nam

²Công ty điện lực An Giang, Việt Nam

*Tác giả liên hệ. Email: thanhtv@hcmute.edu.vn

THÔNG TIN BÀI BÁO

Ngày nhận bài: 03/07/2024
Ngày hoàn thiện: 29/08/2024
Ngày chấp nhận đăng: 22/11/2024
Ngày đăng: 28/05/2025

TỪ KHÓA

Điện áp common-mode hằng số;
Triệt tiêu dòng rò;
Nghịch lưu 3 pha;
Quasi-switched boost;
Điều chế vector không gian.

TÓM TẮT

Cấu hình nghịch lưu 3 pha quasi-switched boost (qSBI) đã đem lại rất nhiều lợi ích như hoạt động tăng giảm áp, chống lại hiện tượng ngắn mạch. Tuy nhiên, điện áp common-mode (common-mode voltage – CMV) và dòng rò của mạch qSBI khi sử dụng các giải thuật điều khiển truyền thống còn khá cao. Bài báo này trình bày cấu hình và giải thuật triệt tiêu dòng rò cho mạch qSBI. Theo đó, mạch qSBI được sửa đổi bằng cách thêm một cuộn dây tăng áp nối tiếp với nguồn DC ngõ vào. Khi này, CMV của mạch nghịch lưu bằng tổng điện áp trên cuộn dây được thêm vào và CMV của các vector điện áp phía nghịch lưu. Giải thuật đề xuất sử dụng các vector tích cực có cùng giá trị CMV và vector ngắn mạch để tạo ra điện áp ngõ ra. Dựa trên các vector này, giá trị của cuộn dây tăng áp được lựa chọn thích hợp để tạo ra CMV là hằng số. Từ đó triệt tiêu dòng rò của hệ thống. Tính đúng đắn của giải thuật đề xuất được kiểm chứng bằng phần mềm PSIM. Ngoài ra, các so sánh về chất lượng điện áp ngõ ra cũng như giá trị dòng rò hệ thống của giải thuật truyền thống và đề xuất cũng được trình bày nhằm làm rõ ưu và nhược điểm của giải thuật đề xuất.

Doi: <https://doi.org/10.54644/jte.2025.1562>

Copyright © JTE. This is an open access article distributed under the terms and conditions of the [Creative Commons Attribution-NonCommercial 4.0 International License](https://creativecommons.org/licenses/by-nc/4.0/) which permits unrestricted use, distribution, and reproduction in any medium for non-commercial purpose, provided the original work is properly cited.

1. Giới thiệu

Trong các ứng dụng nghịch lưu tăng áp, một mạch DC-DC tăng áp truyền thống thường được cài đặt phía trước bộ nghịch lưu nguồn áp truyền thống nhằm tăng cường điện áp DC-link [1]. Các cấu trúc nghịch lưu này được gọi là nghịch lưu 2 tầng. Các cấu hình này có nhiều ưu điểm về hiệu suất cũng như kích thước. Tuy nhiên, hiện tượng trùng dẫn (shoot-through – ST) xảy ra khi hai khóa bán dẫn trên cùng một nhánh dẫn đồng thời là một nhược điểm cần được xem xét khi thiết kế các mạch nghịch lưu này [2]. Điều khiển dead-time thường được sử dụng để tránh hiện tượng ST trên các mạch nghịch lưu truyền thống. Tuy nhiên, dead-time sinh ra méo dạng sóng hài trên điện áp/dòng điện ngõ ra.

Bên cạnh các cấu hình nghịch lưu 2 tầng, cấu hình nghịch lưu nguồn Z (Z-source inverters - ZSIs) cũng được các nhà nghiên cứu trong và ngoài nước đặc biệt quan tâm. Thế hệ đầu tiên của các cấu hình ZSIs được phát triển bởi giáo sư F. Z. Peng [3], [4]. Các cấu hình này chủ yếu sử dụng các thành phần thụ động như cuộn dây và tụ điện để tăng cường điện áp nghịch lưu. Do đó, chất lượng về kích thước cũng như hiệu suất của hệ thống của các cấu hình này còn khá kém. Bên cạnh các cấu hình ZSIs truyền thống, cấu hình nghịch lưu quasi-switched boost (qSBI) sử dụng ít cuộn dây và tụ điện hơn cấu hình ZSIs mà vẫn duy trì được các ưu điểm của ZSIs [5]. Trong cấu hình qSBI, các khóa bán dẫn được sử dụng để giảm số lượng linh kiện thụ động của mạng nguồn kháng. Nghiên cứu [6], [7] đã tiến hành so sánh cấu hình nghịch lưu hai tầng và cấu hình ZSIs/qSBI. Kết quả chỉ ra rằng, cấu hình ZSIs/qSBI có hiệu suất tốt hơn cấu hình truyền thống trong vùng hoạt động có độ lợi điện áp thấp. Trong đó, cấu hình qSBI đã được chứng minh ưu điểm hơn cấu hình ZSIs về hiệu suất [7].

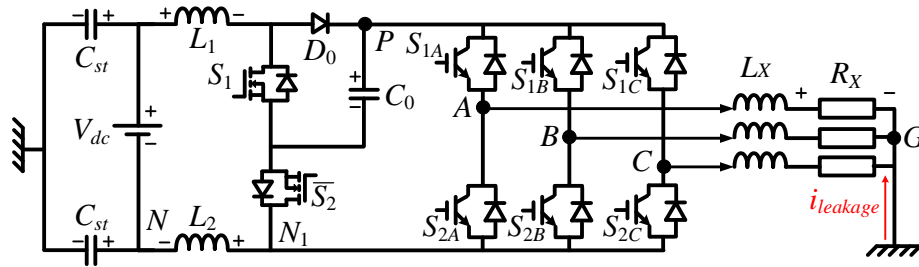
Một vấn đề cần được quan tâm trong các cấu hình nghịch lưu là điện áp common-mode (common-mode voltage – CMV) và dòng rò của hệ thống [8]. Dòng rò của hệ thống là dòng điện chạy qua tụ điện ký sinh phía nguồn DC ngõ vào và nguồn AC ngõ ra. CMV và dòng rò là nguyên nhân chính dẫn đến nhiễu điện từ, điện áp trên trục động cơ, và các vấn đề về độ an toàn và tính ổn định của hệ thống [8]. Đã có rất nhiều nghiên cứu về việc làm giảm cũng như triệt tiêu dòng rò cho các mạch nghịch lưu. Nghiên cứu [9] đã trình bày giải pháp triệt tiêu dòng rò cho mạch nghịch lưu 3 bậc. Trong phương pháp này, các vector trung và vector không được sử dụng để tạo nên điện áp ngõ ra. Trong khi đó, giải thuật điều chế vector không gian (space-vector modulation SVM) cho cấu hình 2 bậc sử dụng 3 vector có cùng CMV để tạo ra CMV là hằng số từ đó triệt tiêu dòng rò [10]. So với mạch nghịch lưu 2 bậc, mạch nghịch lưu 3 bậc dễ dàng triệt tiêu CMV hơn vì cấu hình này được cấu tạo từ nhiều khóa bán dẫn cho phép hoạt động với nhiều vector điện áp ngõ ra. Giảm đồ vector không gian cho cấu hình 3 bậc có 27 vector điện áp ngõ ra. Trong khi đó, mạch nghịch lưu hai bậc chỉ có 8 vector điện áp ngõ ra. Kết quả là phương pháp triệt tiêu CMV cho cấu hình 3 bậc ít gây ít ảnh hưởng lên độ lợi điện áp hơn phương pháp triệt tiêu CMV cho cấu hình 2 bậc. Do đó, các nghiên cứu về triệt tiêu CMV chủ yếu được trình bày cho cấu hình 3 bậc. Đối với cấu hình 2 bậc các giải thuật giảm CMV được chú trọng nghiên cứu hơn vì ít gây ảnh hưởng đến độ lợi điện áp của mạch nghịch lưu.

Mặc dù các phương pháp triệt tiêu CMV cho cấu hình 2 bậc đã được trình bày trong [10], phương pháp này chưa thể áp dụng cho các cấu hình qSBI. Nguyên nhân chính là do cấu hình qSBI yêu cầu sử dụng thêm vector ST để tăng cường điện áp DC-link. Vector này tạo ra CMV có giá trị 0V và khác với giá trị CMV của các vector được sử dụng ở [10]. Từ đó làm cho CMV của mạch nghịch lưu không duy trì được ở giá trị hằng số. Kết quả là việc sử dụng thêm vector ST làm gia tăng dòng rò của hệ thống. Bên cạnh các phương pháp sử dụng giải thuật để triệt tiêu dòng rò, phương pháp sử dụng phần cứng để triệt tiêu dòng rò cũng được trình bày trong [11]. Trong nghiên cứu này, một nhánh nghịch lưu thứ 4 được thêm vào mạch nghịch lưu qSBI truyền thống. Tuy nhiên, phương pháp này yêu cầu thêm phần cứng. Từ đó làm gia tăng chi phí, kích thước của hệ thống.

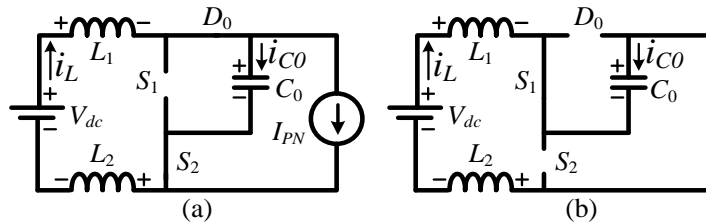
Bài báo này trình bày một cấu hình qSBI cải tiến và giải thuật SVM nhằm triệt tiêu dòng rò của hệ thống. Trong giải thuật này, ba vector có cùng giá trị CMV được sử dụng chung với vector ST để tổng hợp vector điện áp tham chiếu. Dựa trên sự biến đổi của CMV, giá trị điện cảm của cuộn dây tăng áp

phía mạng nguồn kháng được lựa chọn để tạo ra giá trị CMV là hằng số. Từ đó, tối thiểu hóa giá trị của dòng rò hệ thống. Các kết quả mô phỏng được trình bày để kiểm chứng và so sánh ưu điểm của giải thuật đề xuất và giải thuật truyền thống. Phần còn lại của bài báo được chia thành 5 phần. Phần 2 và 3 trình bày cấu hình, nguyên lý hoạt động và giải thuật đề xuất. Phần 4 trình bày vấn đề tính toán lựa chọn linh kiện cho mạch nghịch lưu. Phần 5 trình bày kết quả mô phỏng. Phần kết luận của bài báo được trình bày trong phần 6.

2. Cấu hình và nguyên lý hoạt động của mạch qSBI đề xuất



Hình 1. Cấu hình qSBI đề xuất.



Hình 2. Chế độ hoạt động của cấu hình qSBI đề xuất: (a) chế độ non-ST, (b) chế độ ST.

Cấu hình qSBI đề xuất được trình bày như hình 1. Cấu hình này bao gồm mạch qSB được lắp đặt phía trước mạch nghịch lưu 2 bậc truyền thống. Khác với mạch qSB truyền thống được trình bày ở trên, mạch qSB đề xuất sử dụng 2 khóa bán dẫn S_1 và S_2 và 2 cuộn dây L_1 và L_2 . Khóa bán dẫn S_2 được sử dụng thay cho diode ở mạch qSB truyền thống nhằm đảm bảo hoạt động của mạch nghịch lưu với chỉ số điều chế thấp. Cuộn dây L_2 được sử dụng nhằm triệt tiêu dòng rò của hệ thống. Chi tiết của quá trình triệt tiêu dòng rò của hệ thống sẽ được trình bày cụ thể trong phần còn lại của bài báo. Mạch nghịch lưu 2 bậc truyền thống gồm 6 khóa bán dẫn S_{1X} và S_{2X} ($X = A, B, C$). Điện áp cực ngõ ra V_{XN1} của mạch nghịch lưu có thể đạt được 2 giá trị là $+V_{PN1} = V_{C0}$ và $0V$, trong đó V_{PN1} là điện áp DC-link phía nghịch lưu và V_{C0} là điện áp trên tụ điện C_0 . Điện áp V_{XN1} đạt được giá trị $+V_{C0}$ khi kích đóng khóa S_{1X} . Trong khi đó, giá trị $0V$ tại V_{XN1} đạt được khi kích đóng khóa S_{2X} . Bên cạnh 2 trạng thái này, mạch nghịch lưu có thể hoạt động với trạng thái ngắn mạch (kích đóng 2 khóa bán dẫn S_{1X} và S_{2X} đồng thời). Khi này, giá trị $0V$ được tạo ra tại điện áp ngõ ra V_{AN1} , V_{BN1} và V_{CN1} .

Tương tự như các cấu hình nghịch lưu nguồn Z truyền thống, mạch nghịch lưu đề xuất hoạt động ở 2 chế độ: chế độ không ngắn mạch (non-shoot-through – non-ST) và chế độ ngắn mạch (shoot-through – ST). Trong chế độ non-ST, được biểu diễn như hình 2(a), khóa S_1 được kích ngắt trong khi khóa S_2 được kích đóng. Khi này, phía nghịch lưu hoạt động tương tự như mạch nghịch lưu 2 bậc truyền thống như trình bày ở trên. Diode D_0 được phân cực thuận. Cuộn dây L_1 , L_2 và nguồn ngõ vào V_{dc} cung cấp năng lượng cho tải và nạp cho tụ điện C_0 .

Trạng thái ST, được trình bày như hình 2(b), được tạo ra bằng cách kích đóng khóa S_1 và tất cả các khóa bán dẫn phía nghịch lưu đồng thời. Trong trạng thái này khóa S_2 được kích ngắt và diode D_0 phân cực ngược. Cuộn dây L_1 và L_2 được nạp năng lượng từ nguồn ngõ vào và tụ điện C_0 .

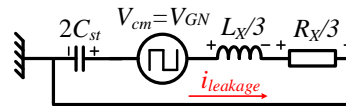
Điện áp và dòng điện qua cuộn dây L_1 , L_2 và tụ điện C_0 trong hai trường hợp được tính toán như sau:

$$\begin{cases} V_{L1} + V_{L2} = (L_1 + L_2) \frac{dI_L}{dt} = V_{dc} - V_{C0} \\ I_{C0} = C_0 \frac{dV_{C0}}{dt} = V_L - I_{PN} \end{cases}; \begin{cases} V_{L1} + V_{L2} = (L_1 + L_2) \frac{dI_L}{dt} = V_{dc} + V_{C0} \\ I_{C0} = C_0 \frac{dV_{C0}}{dt} = -I_L \end{cases} \quad (1)$$

Trong đó: I_L là dòng điện qua cuộn dây L_1 và L_2 cũng như dòng điện ngõ vào. I_{PN} là dòng điện tương đương phía nghịch lưu.

3. Giải thuật triệt tiêu dòng rò cho cấu hình qSBI đề xuất

3.1. Tính toán cuộn dây và đề xuất giải thuật triệt tiêu dòng rò



Hình 3. Mạch điện tương đương của mạch nghịch lưu nhằm phân tích ảnh hưởng của CMV.

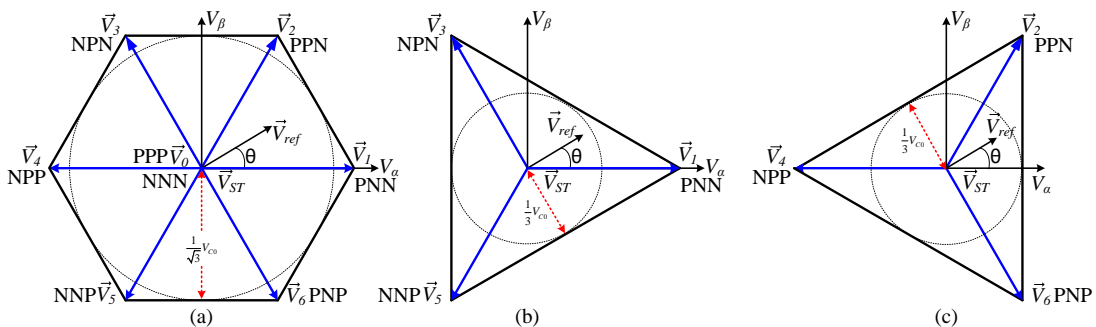
Nhằm phân tích ảnh hưởng của các vector điện áp ngõ ra của bộ nghịch lưu lên dòng rò của hệ thống, mạch điện tương đương của mạch nghịch lưu như hình 3 được trình bày. Trong đó, V_{cm} là CMV của mạch nghịch lưu. CMV được định nghĩa là hiệu điện thế giữa tâm tải G và điểm N của nguồn DC ngõ vào. Trở kháng tương đương của mạch điện tương ứng với tần số góc ω được tính toán như sau [8]:

$$Z_{td}(j\omega) = j\omega L_X / 3 + R_X / 3 + 1 / (2j\omega C_{st}) \quad (2)$$

Trong đó, $Z_{td}(j\omega)$ là trở kháng tương đương, C_{st} là tụ điện ký sinh trên mạch điện.

Dựa vào phương trình (2), có thể thấy rằng, giá trị của trở kháng tương đương sẽ thay đổi tương ứng với mỗi giá trị của tần số góc ω . Trong khi đó dòng điện rò của hệ thống $I_{leakage}$ được tính toán bằng $V_{cm} / Z_{td}(j\omega)$. Tại tần số góc $\omega = 0$ (rad/s) trở kháng tương đương tiến đến giá trị $+\infty$. Khi này, dòng điện rò $I_{leakage}$ của hệ thống được triệt tiêu hoàn toàn. Do đó, nhằm triệt tiêu dòng rò, giải thuật đề xuất điều khiển giá trị CMV của mạch nghịch lưu là hằng số (có tần số bằng 0Hz). CMV của mạch nghịch lưu đề xuất được tính toán như sau:

$$V_{cm} = V_{GN} = V_{GN1} + V_{N1N} = (V_{AN1} + V_{BN1} + V_{CN1}) / 3 + V_{L2} \quad (3)$$



Hình 4. Giảm đồ vector không gian: (a) truyền thống, (b), (c) phương pháp triệt tiêu dòng rò đề xuất.

Như đã trình bày ở phần 2, mỗi nhánh pha có thể tạo ra 2 bậc điện áp. Do đó, mạch nghịch lưu có thể tạo ra 8 vector điện áp ngõ ra như trình bày ở hình 4(a) bao gồm 6 vector tích cực $\vec{V}_1 - \vec{V}_6$ và 2 vector không \vec{V}_0 (PPP và NNN). Trong đó, trạng thái P đại diện cho giá trị $+V_{C0}$ tại V_{XN1} và trạng thái N đại diện cho giá trị $0V$ tại V_{XN1} . Bên cạnh 8 vector này, mạch có thể hoạt động với vector ST \vec{V}_{ST} được tạo ra bằng cách kích hoạt trạng thái ST của mạch nghịch lưu. Tương ứng với mỗi vector điện áp ngõ ra, điện áp V_{GN1} sẽ đạt được những giá trị khác nhau. Dựa vào (4), giá trị của V_{GN1} và CMV tương ứng với các trạng thái hoạt động của mạch nghịch lưu được tính toán và liệt kê như bảng 1.

Bảng 1. Giá trị V_{GN1} và CMV của mạch nghịch lưu đề xuất

Vector	V_{GN1}	V_{cm}	Vector	V_{GN1}	V_{cm}
$\vec{V}_1, \vec{V}_3, \vec{V}_5$	$V_{C0}/3$	$V_{C0}/3 + V_{L2}$	$\vec{V}_0 (PPP)$	V_{C0}	$V_{C0} + V_{L2}$
$\vec{V}_2, \vec{V}_4, \vec{V}_6$	$2V_{C0}/3$	$2V_{C0}/3 + V_{L2}$	$\vec{V}_{ST}, \vec{V}_0 (NNN)$	0	V_{L2}

Đối với những mạch nghịch lưu 2 tầng truyền thống, các giải thuật SVM sử dụng 3 vector lẻ $\vec{V}_1, \vec{V}_3, \vec{V}_5$ hoặc 3 vector chẵn $\vec{V}_2, \vec{V}_4, \vec{V}_6$ sẽ được sử dụng để tạo ra CMV là hằng số. Ví dụ, đối với mạch nghịch lưu truyền thống, khi sử dụng 3 vector lẻ, giá trị CMV sẽ luôn ổn định ở $+V_{C0}/3$. Tuy nhiên, đối với cấu hình qSBI, vector \vec{V}_{ST} là vector bắt buộc nhằm tăng cường điện áp DC-link phía nghịch lưu. Khi sử dụng thêm vector ST bên cạnh 3 vector lẻ, CMV sẽ có sự thay đổi giữa giá trị $0V$ và $+V_{C0}/3$. Từ đó tạo nên dòng rò khác không trên hệ thống. Đối với mạch nghịch lưu đề xuất, dựa vào bảng 1, có thể thấy rằng CMV phụ thuộc vào giá trị điện áp trên V_{L2} và các vector được sử dụng. Do đó, để tạo ra CMV có giá trị không đổi, cuộn dây L_2 phải được lựa chọn một cách thích hợp.

Giản đồ vector không gian cho giải thuật đề xuất được trình bày như hình 4(b) và 4(c). Trong đó, giản đồ hình 4(a) sử dụng 3 vector lẻ và vector ST để tổng hợp vector điện áp ngõ ra \vec{V}_{ref} . Ngược lại, giản đồ hình 4(b) sử dụng 3 vector chẵn và vector ST để tổng hợp vector điện áp ngõ ra. Nguyên lý hoạt động của hai giản đồ này là hoàn toàn tương tự. Do đó, bài báo này chọn giản đồ hình 4(a) để phân tích giải thuật triệt tiêu dòng rò đề xuất. Mạch nghịch lưu hoạt động với 3 vector tích cực $\vec{V}_1, \vec{V}_3, \vec{V}_5$ trong chế độ non-ST. Giả sử rằng, $L_1 = k \cdot L_2$, dựa vào (1), điện áp trên cuộn dây L_2 được tính toán như sau:

$$(1+k)V_{L2} = V_{dc} - V_{C0} = V_{dc}(1-B) \quad (4)$$

Trong đó: B là hệ số tăng áp của mạch nghịch lưu được định nghĩa bằng $V_{PN1}/V_{dc} = V_{C0}/V_{dc}$.

Dựa vào (3) và (4), CMV của mạch nghịch lưu trong trạng thái non-ST được tính toán như sau:

$$V_{cm} = V_{PN1} / 3 + V_{dc}(1-B) / (1+k) = BV_{dc} / 3 + V_{dc}(1-B) / (1+k) \quad (5)$$

Trong trạng thái ST, vector \vec{V}_{ST} được sử dụng để tạo ra điện áp ngõ ra. Khi này, V_{GN1} đạt giá trị $0V$, như biểu diễn ở bảng 1. Dựa vào (2) và (4), giá trị của V_{L2} và V_{cm} được tính toán như sau:

$$(1+k)V_{L2} = V_{dc} + V_{C0} = V_{dc}(1+B); V_{cm} = V_{dc}(1+B) / (1+k) \quad (6)$$

Để đạt được giá trị V_{cm} là hằng số, giá trị của V_{cm} trong trạng thái non-ST và ST phải được điều khiển bằng nhau. Dựa vào (5), (6), để V_{cm} trong hai trạng thái non-ST và ST bằng nhau, hệ số k được tính toán bằng 5. Khi này V_{cm} trong suốt quá trình hoạt động là hằng số và bằng $V_{dc}(1+B)/6$. Từ đó, dòng rò của hệ thống được triệt tiêu.

3.2. Tính toán thời gian tác dụng và lựa chọn chuỗi xung.

Trong suốt quá trình hoạt động, vector điện áp ngõ ra \vec{V}_{ref} được tổng hợp từ 4 vector thành phần là vector $\vec{V}_1, \vec{V}_3, \vec{V}_5, \vec{V}_{ST}$. Phương trình thể hiện mối quan hệ giữa các vector này được biểu diễn như sau:

$$\vec{V}_{ref}T = \vec{V}_1t_1 + \vec{V}_2t_2 + \vec{V}_3t_3 + \vec{V}_{ST}t_{ST} \quad (7)$$

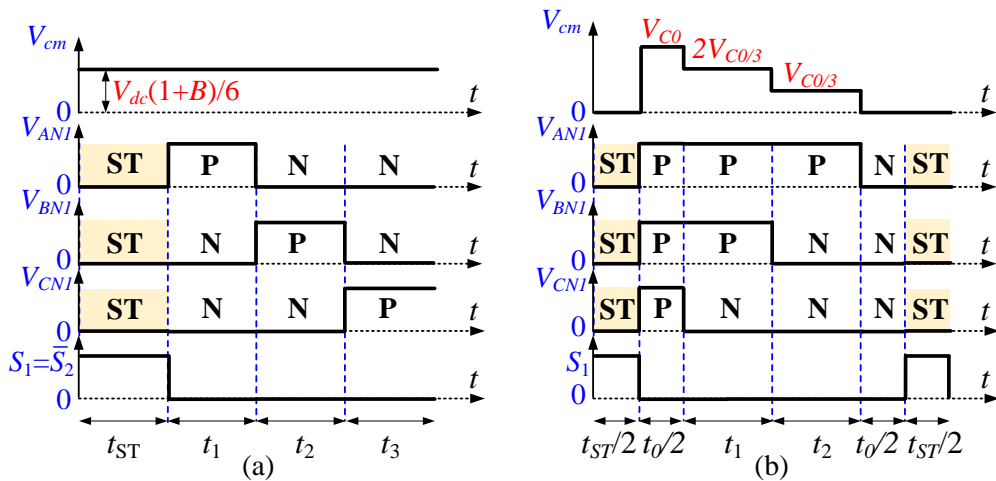
Trong đó: t_1, t_2, t_3, t_{ST} và T lần lượt là thời gian tác dụng của các vector $\vec{V}_1, \vec{V}_3, \vec{V}_5, \vec{V}_{ST}$ và chu kỳ chuyển mạch của mạch nghịch lưu.

Các vector $\vec{V}_1, \vec{V}_3, \vec{V}_5, \vec{V}_{ST}$ và \vec{V}_{ref} và thời gian tác dụng của các vector được xác định như sau:

$$\begin{cases} \vec{V}_{ref} = M / 3V_{C0}; 0 \leq M \leq 1 \\ \vec{V}_1 = 2 / 3V_{C0} \\ \vec{V}_3 = 2 / 3V_{C0}e^{j2\pi/3} \\ \vec{V}_5 = 2 / 3V_{C0}e^{j4\pi/3} \\ \vec{V}_{ST} = 0 \end{cases} ; \begin{cases} t_1 = \frac{T}{3} - \frac{D_{ST}T}{3} + \frac{M}{3} \cos(\theta) \\ t_3 = \frac{T}{3} - \frac{D_{ST}T}{3} + \frac{M}{3} \sin(\theta - \frac{\pi}{6}) \\ t_5 = \frac{T}{3} - \frac{D_{ST}T}{3} + \frac{M}{3} \sin(-\theta - \frac{\pi}{6}) \end{cases} \quad (8)$$

Trong đó: M là chỉ số điều chế.

Chuỗi xung của giải thuật đề xuất được lựa chọn như sau: [ST]-[PNN]-[NPN]-[NNP]. Chuỗi xung và CMV của giải thuật truyền thống (hình 3(a)) được trình bày như hình 5(b). Có thể thấy rằng, đối với giải thuật truyền thống, CMV dao động từ 0-V đến V_{C0} vì sử dụng tất cả các vector của mạch nghịch lưu. Vì CMV của giải thuật truyền thống dao động với tần số chuyển mạch, dòng rò của hệ thống sẽ khác không và có giá trị tăng theo tần số chuyển mạch của hệ thống. Trong khi đó, CMV của giải thuật đề xuất ổn định ở giá trị $V_{dc}(1+B)/6$ có tần số bằng 0Hz. Do đó giải thuật đề xuất có khả năng triệt tiêu dòng rò của hệ thống.



Hình 5. Chuỗi xung chuyển mạch: (a) giải thuật đề xuất, (b) sector I của giải thuật truyền thống.

3.3. Phân tích trạng thái xác lập

Dựa vào hình 5(a), trong mỗi chu kỳ chuyển mạch T , thời gian tác dụng của chế độ ST là $t_{ST} = D_{ST} \cdot T$. Thời gian còn lại của chu kỳ T là $(1 - D_{ST})T$ là thời gian tác dụng của chế độ non-ST. Trong trạng thái xác lập, giá trị trung bình của điện áp qua cuộn dây L_1 và L_2 bằng 0V. Dựa vào (1) điện áp trung bình trên tụ điện C_0 được xác định như sau:

$$V_{C0} = V_{dc} / (1 - 2D_{ST}) \quad (9)$$

Để thời gian tác dụng của các vector được trình bày ở (8) luôn nằm trong phạm vi $[0 T]$, giá trị cực đại của hệ số ngắn mạch D_{ST} được tính toán bằng $(1 - M)$. Do đó, mối quan hệ giữa D_{ST} và chỉ số điều chế M được biểu diễn như sau:

$$D_{ST} \leq 1 - M \quad (10)$$

Giá trị đỉnh của điện áp trên tải bằng biên độ của vector điện áp tham chiếu \vec{V}_{ref} được tính toán:

$$V_{X,peak} = MV_{C0} / 3 \quad (11)$$

4. Lựa chọn linh kiện

4.1. Lựa chọn cuộn dây và tụ điện

Dựa vào (1), độ gợn sóng dòng điện qua cuộn dây L_1 , L_2 và độ gợn sóng điện áp qua tụ điện C_0 được tính toán như sau:

$$\Delta I_L = V_{dc}(2 - 2D_{ST})D_{ST}T / [(L_1 + L_2)(1 - 2D_{ST})]; \Delta V_{C_0} = P_O D_{ST}T / (C_0 V_{dc}) \quad (12)$$

Trong đó: ΔI_L là độ gợn sóng dòng điện qua cuộn dây, ΔV_{C_0} là độ gợn sóng điện áp qua tụ điện.

Giả sử, mạch hoạt động với hiệu suất bằng 100%. Khi này, dòng điện trung bình qua cuộn dây được tính toán bằng P_O/V_{dc} . Trong đó, P_O là công suất ngõ ra của bộ nghịch lưu. Cuộn dây được lựa chọn sao cho $\Delta I_L \leq x\% I_L$. Lưu ý rằng, để triệt tiêu dòng rò, cuộn dây L_2 có giá trị bằng 1/5 cuộn dây L_1 . Khi này, cảm kháng L_1 , L_2 , C_0 được tính toán như sau:

$$L_1 = \frac{5}{6} \times \frac{V_{dc}^2 (2 - 2D_{ST}) D_{ST} T}{x\% P_O (1 - 2D_{ST})}; L_2 = \frac{1}{6} \times \frac{V_{dc}^2 (2 - 2D_{ST}) D_{ST} T}{x\% P_O (1 - 2D_{ST})}; C_0 \geq \frac{P_O (1 - 2D_{ST}) D_{ST} T}{y\% V_{dc}^2} \quad (13)$$

Trong đó: $x\%$ và $y\%$ là phần trăm độ gợn sóng dòng điện và điện áp của cuộn dây và tụ điện.

4.2. Lựa chọn khóa bán dẫn

Tương tự như các mạch qSBI truyền thống, tất cả các khóa bán dẫn của mạch nghịch lưu được thiết kế với điện áp bằng điện áp DC-link, V_{C_0} . Dòng điện qua khóa S_1 và diode D_0 được lựa chọn bằng dòng điện cuộn dây, I_L . Dòng điện khóa S_2 được tính toán bằng $I_L - I_{PN}$. Vì dòng ngắn mạch chạy qua cả ba nhánh nghịch lưu trong trạng thái ST, do đó, các khóa bán dẫn phía nghịch lưu được thiết kế với $I_L/3$.

5. Kết quả mô phỏng

Giải thuật đề xuất và giải thuật truyền thống được mô phỏng trên phần mềm PSIM để kiểm chứng tính đúng đắn cũng như ưu điểm về việc giảm dòng rò của hệ thống của giải thuật đề xuất. Thông số mô phỏng của mạch nghịch lưu được liệt kê trong bảng 2. Mạch nghịch lưu được cấp điện bởi nguồn DC ngõ vào thay đổi từ 250V đến 350V. Tần số chuyển mạch được lựa chọn là 20kHz. Dựa vào (15) và (17), cuộn dây tăng áp L_1 , L_2 , và tụ điện C_0 được lựa chọn là 2mH, 0.4mH, và 100μF. Tải ngõ ra được sử dụng là tải RL có giá trị 5mH và 3.27Ω. Điện áp ngõ ra được điều khiển bằng 110V_{RMS}.

Bảng 2. Thông số mô phỏng

Thành phần	Ký hiệu	Giá trị	Thành phần	Ký hiệu	Giá trị
Điện áp ngõ vào	V_{dc}	250V – 350V	Công suất ngõ ra	P_O	10kVA
Điện áp ngõ ra	$V_{X,RMS}$	110V _{RMS}	Cuộn dây tăng áp	L_1, L_2	2mH, 0.4mH
Tần số V_X	f_0	50 Hz	Tụ điện	C_0	100μF
Tần số chuyển mạch	$f = 1/T$	20 kHz	Tụ điện ký sinh	C_{st}	50nF
Điện áp DC-link	V_{PN}	700-V	Tải 3 pha	$L_X - R_X$	5mH – 3.27Ω

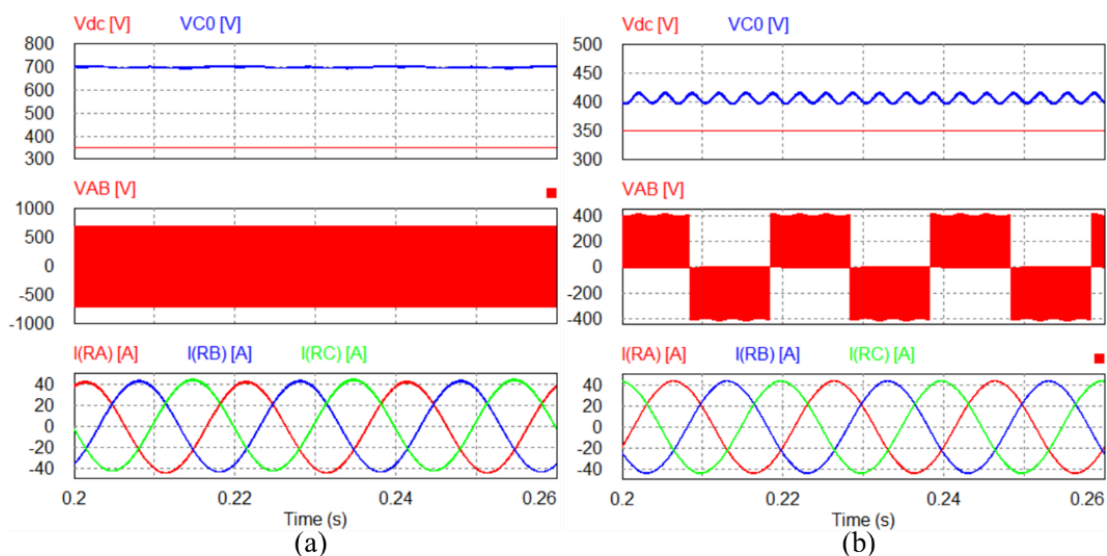
Để tạo ra giá trị 110-V_{RMS} tại điện áp tải, điện áp DC-link của mạch nghịch lưu đề xuất được điều khiển đạt giá trị 700V. Dựa vào (11) và (13), hệ số ngắn mạch D_{ST} và chỉ số điều chế M được lựa chọn là 0.25 và 0.67 đối với trường hợp $V_{dc} = 350V$. Đối với giải thuật truyền thống, điện áp DC-link phía mạch nghịch lưu được điều khiển bằng 400V. Khi này chỉ số điều chế M và hệ số ngắn mạch D_{ST} được tính toán bằng 0.78 và 0.0625.

Kết quả mô phỏng của giải thuật đề xuất và giải thuật truyền thống với điện áp ngõ vào là 350-V được trình bày như hình 6. Đối với giải thuật đề xuất, điện áp trên tụ C_0 được tăng cường đến giá trị 700-V từ 350-V điện áp ngõ vào, được trình bày như hình 6(a). Điện áp dây ngõ ra V_{AB} dao động từ -700V đến 700V. Trong mỗi chu kỳ chuyển mạch, điện áp dây V_{AB} có dạng lưỡng cực có giá trị thay đổi từ -700V đến 700V. Điều này là nguyên nhân chính dẫn đến việc gia tăng THD của điện áp dây ngõ ra cũng như THD của dòng điện tải so với giải thuật truyền thống.

Điện áp trên tụ C_0 của giải thuật truyền thống đạt được giá trị 406V từ điện áp 350-V ngõ vào. Kết quả là điện áp dây V_{AB} của giải thuật truyền thống dao động từ -406V đến 406V, như biểu diễn ở hình 6(b). Tuy nhiên, điện áp dây V_{AB} ngõ ra của giải thuật truyền thống có dạng đơn cực. Ví dụ, xét bán kỳ dương của điện áp V_{AB} , có thể thấy rằng V_{AB} chỉ thay đổi từ 0-V đến +406-V, như biểu diễn ở hình 6(b). Tương tự, trong bán kỳ âm của V_{AB} , điện áp dây chỉ thay đổi trong khoảng -406-V đến giá trị 0-V. Điều này giúp cho giải thuật truyền thống có giá trị THD ngõ ra thấp hơn giải thuật đề xuất. Bảng 3 thống kê giá trị THD của điện áp dây ngõ ra của giải thuật truyền thống và giải thuật đề xuất. Kết quả mô phỏng đo được $THD_{V_{AB}}$ của giải thuật đề xuất và truyền thống lần lượt là 236% và 94.2% đối với trường hợp điện áp ngõ vào là 350-V. Đối với những trường hợp khác ($V_{dc} = 250$ -V hoặc $V_{dc} = 300$ -V), kết quả thống kê cũng cho thấy kết quả tương tự, giải thuật truyền thống có chất lượng điện áp ngõ ra tốt hơn giải thuật đề xuất.

Giá trị hiệu dụng của dòng điện tải trong cả hai trường hợp gần bằng nhau và bằng $30.8A_{RMS}$. Dạng sóng dòng điện tải có dạng sóng sine với giá trị THD rất thấp vì tải có thành phần cảm kháng có giá trị cao. Cụ thể, THD dòng điện tải I_{RA} của giải thuật đề xuất và giải thuật truyền thống lần lượt là 3.67% và 1.07% đối với trường hợp 350-V điện áp ngõ vào. Bảng 3 trình bày kết quả thống kê THD của dòng điện tải cho trường hợp 250-V và 300-V điện áp ngõ vào. Có thể thấy rằng giải thuật đề xuất làm tăng THD của dòng điện tải so với giải thuật truyền thống. Điều này là hoàn toàn chấp nhận được khi giải thuật đề xuất cải thiện đáng kể dòng điện rò của hệ thống so với giải thuật truyền thống trong khi giá trị THD của dòng điện tải vẫn nằm trong giới hạn cho phép (<5%).

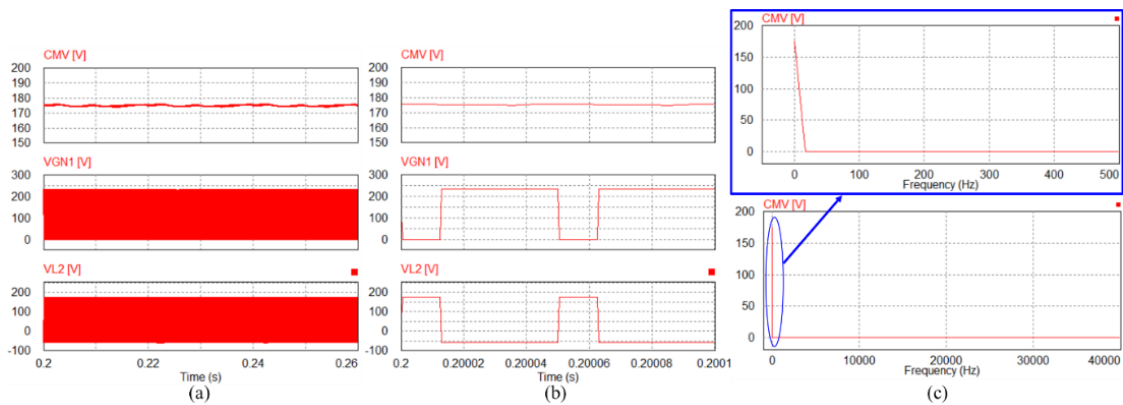
Kết quả mô phỏng CMV của giải thuật đề xuất và giải thuật truyền thống được trình bày như hình 7 và 8. Đối với giải thuật đề xuất, được biểu diễn như hình 7, CMV có giá trị thay đổi không đáng kể và có thể xem là hằng số và bằng 175V. Mặc dù dạng sóng V_{GNI} có sự dao động trong khoảng 0V và 233V. Tuy nhiên, nhờ sự lựa chọn thích hợp của cuộn dây L_2 , mà tổng điện áp trên cuộn dây L_2 và V_{GNI} đạt được giá trị hằng số. Từ đó ổn định giá trị CMV. Phổ FFT của CMV của giải thuật đề xuất được trình bày như hình 7(c). Có thể thấy rằng, CMV của giải thuật đề xuất chỉ dao động ở tần số 0Hz. Đối với giải thuật truyền thống, được trình bày như hình 8, CMV của mạch nghịch lưu thay đổi từ 0V đến giá trị xấp xỉ 400V. Sự thay đổi trên dạng sóng CMV của giải thuật truyền thống là do giải thuật này sử dụng tất cả các vector của mạch nghịch lưu. Từ phổ FFT của CMV, như hình 8(c), có thể thấy rằng, CMV của giải thuật này có các sóng hài dao động ở tần số cao (lớn hơn 20kHz). Các thành phần sóng hài này là nguyên nhân chính sinh ra dòng rò của hệ thống.



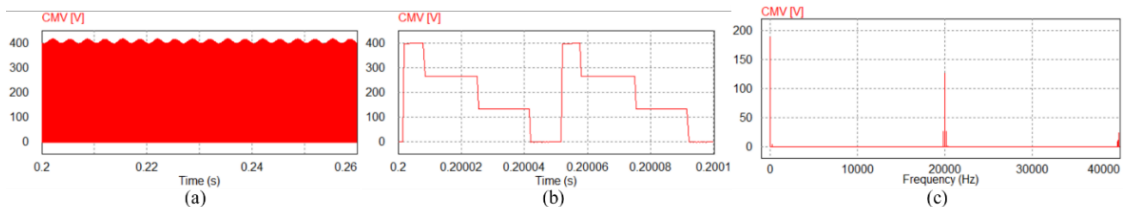
Hình 6. Kết quả mô phỏng với $V_{dc} = 350$ V: (a) giải thuật đề xuất, (b) giải thuật truyền thống.

Bảng 3. So sánh giải thuật đề xuất và giải thuật truyền thống

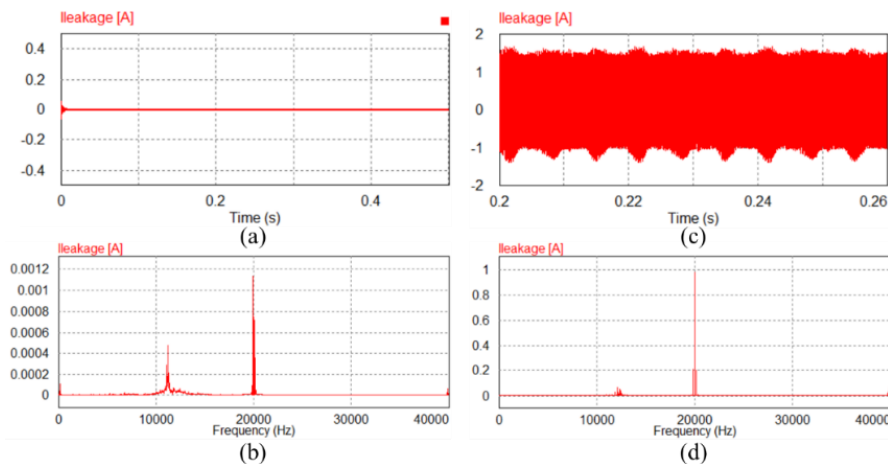
	C_{st}	V_{dc}	THD_{VAB}	THD_{IRA}	$I_{leakage,RMS}$
Đề xuất	50nF	250V	221%	3.43%	1.9mA
Truyền thống			94.2%	0.94%	737mA
Đề xuất		300V	232%	1.66%	1.4mA
Truyền thống			94.3%	0.95%	743mA
Đề xuất		350V	236%	3.67%	1.3mA
Truyền thống			94.2%	1.07%	749mA



Hình 7. Kết quả mô phỏng CMV của giải thuật đề xuất: (a), (b) dạng sóng CMV, V_{GN1} và V_{L2} trong 3 chu kỳ điện áp ngõ ra và 2 chu kỳ chuyển mạch T, (c) phổ FFT của CMV.



Hình 8. Kết quả mô phỏng CMV của giải thuật truyền thống: (a), (b) dạng sóng CMV trong 3 chu kỳ điện áp ngõ ra và 2 chu kỳ chuyển mạch T, (c) phổ FFT của CMV.



Hình 9. So sánh dòng $I_{leakage}$ của giải thuật đề xuất và giải thuật truyền thống: (a), (b) dạng sóng và FFT của $I_{leakage}$ của giải thuật đề xuất, (c) dạng sóng và FFT của $I_{leakage}$ của giải thuật truyền thống.

Nhằm so sánh dòng rò hệ thống của giải thuật đề xuất và truyền thống, tụ điện ký sinh C_{st} có giá trị 50nF được mắc vào mạch nghịch lưu. Kết quả mô phỏng dòng rò của hệ thống được trình bày ở hình 9. Có thể thấy rằng giải thuật truyền thống có dòng rò cao hơn giải thuật đề xuất. Phổ FFT của $I_{leakage}$ ở hình 9(c) chỉ ra rằng, giải thuật truyền thống tạo ra $I_{leakage}$ có biên độ cao tại các thành phần tần số cao. Trong khi đó, biên độ của $I_{leakage}$ khi sử dụng giải thuật đề xuất là rất nhỏ và gần như bằng không, như hình 9(a) và 9(b). Giá trị hiệu dụng của dòng rò đối với giải thuật đề xuất và truyền thống lần lượt là 1.3mA và 749mA. Điều này chứng minh rằng giải thuật đề xuất có thể giảm đáng kể giá trị hiệu dụng cũng như biên độ của dòng rò so với giải thuật truyền thống. Kết quả thống kê ở bảng 3 khi điện áp ngõ vào thay đổi từ 250V đến 350V cũng chứng minh tính đúng đắn của luận điểm trên.

6. Kết luận

Bài báo này đã trình bày một phương pháp điều khiển SVM cho cấu hình qSBI cải tiến nhằm triệt tiêu dòng rò của hệ thống. Với giải thuật này, điện áp CMV của mạch nghịch lưu được giữ ở giá trị là hằng số. Từ đó, triệt tiêu ảnh hưởng của dòng điện rò và tụ ký sinh tồn tại giữa nguồn điện ngõ vào và điện áp ngõ ra. Cấu hình qSBI với giải thuật đề xuất thích hợp cho các ứng dụng hòa lưới sử dụng năng lượng mặt trời hoặc các ứng dụng điều khiển động cơ. Lưu ý rằng, với ứng dụng hòa lưới, mạch nghịch lưu có thể hoạt động mà không cần sử dụng thêm biến áp cách ly phía ngõ ra nhờ ưu điểm: 1) hoạt động ở chế độ tăng/giảm áp, và 2) triệt tiêu dòng điện rò. Do đó, khi so sánh với các ứng dụng hòa lưới sử dụng biến áp có tần số thấp phía ngõ ra, cấu hình qSBI đề xuất có thể giảm được kích thước cũng như tăng cường hiệu suất chuyển đổi công suất. Nhược điểm chính còn tồn tại của giải thuật đề xuất và các giải thuật triệt tiêu CMV khác là độ méo dạng sóng hài ngõ ra còn khá cao. Điều này làm gia tăng kích thước của bộ lọc phía ngõ ra trong các ứng dụng hòa lưới.

Lời cảm ơn

Bài báo này được thực hiện tại phòng thử nghiệm điện tử công suất nâng cao D405 với sự hỗ trợ của dự án T2024-117 của Trường Đại học Sư phạm Kỹ thuật Thành phố Hồ Chí Minh.

Xung đột lợi ích

Các tác giả tuyên bố không có xung đột lợi ích trong bài báo này.

TÀI LIỆU THAM KHẢO

- [1] S. Chen, Y. Ye, S. Chen, T. Hua, and X. Wang, "Three-Phase Boost Multilevel Inverter Based on Coupled-Structure Switched-Capacitor and V^2 SVM," *IEEE J. Emer. Sel. Top. Power Electron.*, vol. 11, no. 1, pp. 679-690, Feb. 2023, doi: 10.1109/JESTPE.2022.3197393.
- [2] X. Li, C. Qin, and Z. Chu, "Novel Space Vector Modulation Method for the Quasi-Z-Source Asymmetrical Three-Level Inverter," *IEEE Trans. Cir. Sys. II: Express Briefs*, vol. 71, no. 1, pp. 281-285, Jan. 2024, doi: 10.1109/TCSII.2023.3296411.
- [3] F. Z. Peng, "Z-source inverter," *IEEE Trans. Ind. Appl.*, vol. 39, no. 2, pp. 504-510, March-April 2003, doi: 10.1109/TIA.2003.808920.
- [4] J. Anderson and F. Z. Peng, "Four quasi-Z-Source inverters," in *proc. 2008 IEEE Power Electronics Specialists Conference*, Rhodes, Greece, 2008, pp. 2743-2749, doi: 10.1109/PESC.2008.4592360.
- [5] M. K. Nguyen, T. V. Le, S. J. Park, and Y. C. Lim, "A Class of Quasi-Switched Boost Inverters," *IEEE Trans. Ind. Electron.*, vol. 62, no. 3, pp. 1526-1536, March 2015, doi: 10.1109/TIE.2014.2341564.
- [6] D. Panfilov, O. Husev, F. Blaabjerg, J. Zakis, and K. Khandakji, "Comparison of three-phase three-level voltage source inverter with intermediate dc-dc boost converter and quasi-Z-source inverter," *IET Power Electron.*, vol. 9, no.6, pp. 1238 – 1248, May 2016, doi: 10.1049/iet-pel.2015.0539.
- [7] M. K. Nguyen, Y. C. Lim, and S. J. Park, "A Comparison Between Single-Phase Quasi- Z-Source and Quasi-Switched Boost Inverters," *IEEE Trans. Ind. Electron.*, vol. 62, no. 10, pp. 6336-6344, Oct. 2015, doi: 10.1109/TIE.2015.2424201.
- [8] N. Noroozi and M. R. Zolghadri, "Three-Phase Quasi-Z-Source Inverter With Constant Common-Mode Voltage for Photovoltaic Application," *IEEE Trans. Ind. Electron.*, vol. 65, no. 6, pp. 4790-4798, June 2018, doi: 10.1109/TIE.2017.2774722.
- [9] D. T. Do, M. K. Nguyen, V. T. Ngo, T. H. Quach, and V. T. Tran, "Common mode voltage elimination for quasi-switch boost T-type inverter based on SVM technique," *Electronics*, vol. 9, no. 1, pp. 76, 2020, doi: 10.3390/electronics9010076.
- [10] F. Bradaschia, M. C. Cavalcanti, P. E. P. Ferraz, and F. A. S. Neves, "Modulation for three-phase transformerless Z-source inverter to reduce leakage currents in photovoltaic systems," *IEEE Trans. Ind. Electron.*, vol. 58, no. 12, pp. 5385-5395, Dec. 2011, doi: 10.1109/TIE.2011.2116762.
- [11] T. D. Duong, M. K. Nguyen, T. T. Tran, Y. C. Lim, and J. H. Choi, "A Switched-Boost Four-Leg Inverter With Leakage Current Mitigation," *IEEE Trans. Ind. Electron.*, Early access, 2023, doi: 10.1109/TIE.2023.3299014.



Do Duc Tri. (Member, IEEE) was born in Vietnam in 1973. He received the B.S., M.S. and Ph.D degrees in electronic engineering from the Ho Chi Minh City University of Technology and Education, Ho Chi Minh City, Vietnam, in 1999, 2012 and 2021, respectively. He is currently a Lecturer with the Faculty of Electrical and Electronics Engineering, Ho Chi Minh City University of Technology and Education. His current research interests include power converters for renewable energy systems.

Email: tridd@hcmute.edu.vn. ORCID: <https://orcid.org/0000-0002-4096-5208>



Le Hoang Minh was born in Vietnam in 1974. She received the B.S., M.S. and PhD in electronic engineering from the Ho Chi Minh City University of Technology and Education, Ho Chi Minh city, Vietnam in 2000, University of Technology Vietnam national University-Ho Chi Minh City in 2004, University of Science Vietnam national University-Ho Chi Minh City 2018, respectively. She is currently a Lecturer with the Faculty of Electrical and Electronics Engineering Ho Chi Minh City University of Technology and Education. Her new current research interests include power converters for renewable energy systems.

Email: minhhlh@hcmute.edu.vn. ORCID: <https://orcid.org/0009-0009-8107-4995>



Nguyen Thanh Long was born in Vietnam in 1977. I received a degree in Electrical engineering and a Master of Electrical Engineering from the Ho Chi Minh City University of Technical Education, Ho Chi Minh City, Vietnam, in 2012 and 2019. I am currently the Deputy Technical Director of Long Xuyen Electricity of An Giang Power Company. My current research interests include power loss calculations, renewable energy systems.

Email: long.dllx.pcag@gmail.com. ORCID: <https://orcid.org/0009-0000-3492-1500>



Tran Vinh Thanh was born in Viet Nam, in 1995. He received the B.S., the M.S, and the Ph.D degrees in Electronic Engineering from Ho Chi Minh City University of Technology and Education, Viet Nam, in 2018, 2020, and 2024, respectively. He is currently a Lecturer with the Faculty of Electrical and Electronics Engineering, Ho Chi Minh City University of Technology and Education. His current research interests include impedance source inverters and control of multi-level inverters.

Email: thanhtv@hcmute.edu.vn. ORCID: <https://orcid.org/0000-0001-7135-5077>