

# GIẢI THUẬT PWM CHO NGHỊCH LƯU HÌNH T BA BẬC ĐỂ TRIỆT TIÊU ĐIỆN ÁP COMMON-MODE

## PWM STRATEGY FOR THREE LEVEL T-TYPE INVERTER TO ELIMINATE COMMON MODE VOLTAGE

Quách Thanh Hải<sup>1</sup>, Trần Vĩnh Thanh<sup>1</sup>, Đỗ Đức Trí<sup>1</sup>, Nguyễn Thanh Phương<sup>2</sup>,  
Nguyễn Tấn Khang<sup>2</sup>, Lê Quốc Tùng<sup>2</sup>

<sup>1</sup>Trường Đại học Sư phạm Kỹ thuật Thành phố Hồ Chí Minh, Việt Nam

<sup>2</sup>Trường Đại học Công Nghệ Thành phố Hồ Chí Minh, Việt Nam

Ngày toà soạn nhận bài 5/8/2019, ngày phản biện đánh giá 28/9/2019, ngày chấp nhận đăng 4/10/2019

### TÓM TẮT

Trong bài báo này, một kỹ thuật điều chế độ rộng xung cho nghịch lưu 3 bậc hình T để triệt tiêu điện áp common-mode (CMV) được trình bày. So sánh với kỹ thuật điều chế độ rộng xung (PWM) thông thường, kỹ thuật này chỉ sử dụng những vector mà những vector đó tạo ra điện áp common mode bằng không. Như kết quả, điện áp common mode của bộ chuyển đổi được triệt tiêu. Do đó, những ảnh hưởng tiêu cực do CMV gây ra được hạn chế đến mức tối đa. Ngoài ra, nguyên lý lựa chọn phù hợp những tín hiệu sóng mang tần số cao cho cấu hình nghịch lưu hình T được mô tả. Để kiểm chứng lý thuyết được trình bày trong bài báo này, các kết quả mô phỏng và thực nghiệm được thực hiện bởi phần mềm PSIM và mô hình thực nghiệm.

**Từ khóa:** Điện áp common mode; Triệt tiêu điện áp common mode; Nghịch lưu đa bậc; Điều chế độ rộng xung sin; Nghịch lưu hình T.

### ABSTRACT

In this paper, a pulse-width modulation (PWM) scheme for the three-level T-type inverter (TL-T<sup>2</sup>I) to eliminate common-mode voltage (CMV) is presented. Compare to the traditional PWM strategy, this scheme only uses the vectors that generate zero CMV. As a result, the CMV of the converter is eliminated. Therefore, the negative effects of CMV are limited to the maximum. Furthermore, the principles of selecting suitable high-frequency carrier signals for the T-Type inverter topology is described. To verify the theory presented in this paper, simulation and experimental results are implemented by software PSIM and experimental prototype.

**Keywords:** Common-mode voltage; Eliminate common-mode voltage; multilevel inverter; Sine pulse width modulation; T-Type inverter.

## 1. GIỚI THIỆU

Với sự phát triển mạnh mẽ của các ứng dụng sử dụng năng lượng tái tạo, việc nghiên cứu các bộ nghịch lưu ngày càng trở nên quan trọng [1]. Những ưu điểm của nghịch lưu nguồn áp có thể kể đến như: cấu trúc đơn giản, dễ điều khiển, nghịch lưu hai bậc thông thường được ứng dụng rộng rãi trong các ứng dụng có công suất vừa và nhỏ. Tuy nhiên, chất lượng điện áp ngõ ra còn thấp cũng như điện áp stress trên linh kiện còn khá cao là

những hạn chế còn tồn tại của cấu hình này. Nghịch lưu đa bậc được sử dụng nhằm cải thiện những hạn chế này [2 - 4]. Các cấu hình nghịch lưu đa bậc truyền thống có thể kể đến như: cấu hình nghịch lưu diode kẹp (NPC) [5], nghịch lưu ghép tầng (CHB) [6] và nghịch lưu tụ bay (FC) [7]. Các cấu hình trên sử dụng nhiều linh kiện thụ động sẽ làm tăng kích thước và chi phí cho hệ thống. So với các cấu hình đã nêu trên, cấu hình nghịch lưu hình T (T<sup>2</sup>I) [8] sử dụng các khóa bán dẫn hai chiều để tạo liên kết giữa tâm của điện áp

ngõ vào và ngõ ra. T<sup>2</sup>I kết hợp các ưu điểm của nghịch lưu hai bậc và nghịch lưu đa bậc, như: nguyên lý hoạt động đơn giản, tổn hao chuyển mạch và tổn hao dẫn thấp và chất lượng điện áp ngõ ra tốt [9]. Do đó, T<sup>2</sup>I được sử dụng rộng rãi trong các ứng dụng yêu cầu công suất vừa và nhỏ mà cụ thể là cấu hình nghịch lưu ba bậc hình T (TL-T<sup>2</sup>I).

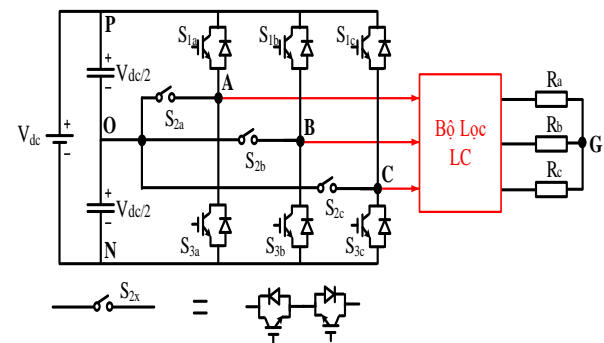
Một nhược điểm còn tồn tại của các phương pháp điều chế độ rộng xung (PWM) truyền thống là giá trị điện áp common-mode (CMV) còn khá cao [10]-[11]. Trong các ứng dụng điều khiển động cơ, CMV là nguyên nhân chính tạo ra điện áp trên trục cũng như dòng điện qua vòng bi của động cơ [12]. Điều này đẩy mạnh quá trình lão hóa của trục cũng như ổ bi của động cơ làm giảm tuổi thọ của động cơ [13]-[14]. Ngoài ra, CMV cũng gây ra hiện tượng nhiễu điện từ [15] ảnh hưởng đến các thiết bị điện tử được lắp đặt gần với thiết bị nghịch lưu. Do đó, CMV sinh ra bởi các bộ nghịch lưu phải được đặc biệt quan tâm, những phương pháp làm giảm cũng như triệt tiêu CMV thật sự quan trọng và cần thiết. Trong đó, phương pháp sử dụng giải thuật được ưu tiên áp dụng với ưu điểm không làm tăng kích thước của mô hình (không sử dụng thêm phần cứng). Tài liệu [16] đã trình bày phương pháp PWM sử dụng các vector zero, vector trung bình và vector lớn để giảm CMV cho cấu hình (TL-T<sup>2</sup>I). Tuy nhiên, biên độ của CMV còn khá cao. Trong tài liệu [17] trình bày phương pháp PWM sử dụng những vector zero và vector trung bình để tổng hợp vector điện áp tham chiếu với mục đích triệt tiêu CMV cho cấu hình NPC. Hạn chế còn tồn tại trong phương pháp này là phương pháp vector không gian được sử dụng với quy trình tính toán khá phức tạp. Trong tài liệu [10], [11] trình bày giải thuật triệt tiêu CMV và giảm tổn hao do quá trình chuyển mạch cho cấu hình NPC và cascade năm bậc truyền thống. Trong giải thuật này, giá trị của CMV bằng không. Tuy nhiên, cấu hình được sử dụng không phù hợp với các ứng dụng có công suất vừa và nhỏ.

Trong bài báo này, một kỹ thuật PWM được trình bày nhằm mục đích triệt tiêu CMV cho cấu hình T<sup>2</sup>I. Cấu trúc bài báo

được chia thành 4 phần: 1) giới thiệu tổng quan về bài báo, 2) trình bày cấu trúc T<sup>2</sup>I, 3) trình bày giải thuật PWM triệt tiêu CMV, 4) kết quả mô phỏng và thực nghiệm, 5) kết luận.

## 2. CẤU HÌNH NGHỊCH LƯU BA BẬC HÌNH T

Cấu tạo của T<sup>2</sup>I gồm có 3 nhánh, mỗi nhánh gồm có 4 khóa bán dẫn được biểu diễn như hình 1.



Hình 1. Cấu trúc TL-T<sup>2</sup>I

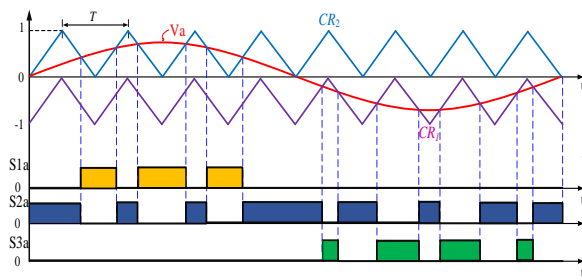
Trong đó, một khóa 2 chiều được cấu tạo bởi hai IGBT được mắc nối tiếp ngược chiều và nối với điểm giữa của điện áp DC-link. Hai khóa bán dẫn còn lại tương ứng nối với điểm trên (“P”) và điểm dưới (“N”) của điện áp DC-link.

Điện áp ngõ vào  $V_{dc}$  được chia thành hai phần bằng nhau nhờ hai tụ điện công suất cao có cùng giá trị. Do đó, điện áp DC-link có 3 cấp điện áp:  $+V_{dc}/2$ ,  $0$ ,  $-V_{dc}/2$ .

Bảng 1. Trạng thái các khóa của T<sup>2</sup>I  
 ( $x = a, b, c$ )

Trạng thái khóa			Điện áp ngõ ra
S1 <sub>x</sub>	S2 <sub>x</sub>	S3 <sub>x</sub>	V <sub>xO</sub>
1	0	0	$+V_{dc}/2$
0	1	0	0
0	0	1	$-V_{dc}/2$

Khi kích đóng khóa S1<sub>x</sub> ( $x = a, b, c$ ), điện áp ngõ ra V<sub>XO</sub> đạt được giá trị  $+V_{dc}/2$ . Tương tự, khóa S2<sub>x</sub> được kích đóng nối điểm trung tính (“O”) của nguồn với ngõ ra. Do đó, điện áp ngõ ra V<sub>XO</sub> bằng không. V<sub>XO</sub> đạt được giá trị  $-V_{dc}/2$  bằng cách kích đóng khóa S3<sub>x</sub>.



Hình 2. Phương pháp PWM truyền thống cho T2I

Phương pháp PWM truyền thống điều khiển cho mạch T2I sử dụng ba tín hiệu tham chiếu có dạng sine và hai sóng mang tần số cao. Xung kích cho các khóa bán dẫn pha A được biểu diễn như hình 2.

### 3. PHƯƠNG PHÁP PWM TRIỆT TIÊU CMV CHO T<sup>2</sup>I

#### 3.1. Phân tích CMV cho T<sup>2</sup>I

Điện áp từ pha so với tâm nguồn của mạch nghịch lưu được xác định dựa trên trạng thái đóng cắt các khóa của mạch nghịch lưu và được xác định thông qua phương trình sau:

$$U_{XO} = \begin{cases} +\frac{V_{dc}}{2} & \text{if } S_{1X} = 1 \\ 0 & \text{if } S_{2X} = 1 \\ -\frac{V_{dc}}{2} & \text{if } S_{3X} = 1 \end{cases} \quad (1)$$

Nhằm mục đích thuận lợi trong quá trình phân tích, biến TX được định nghĩa sao cho:

$$U_{XO} = \frac{V_{dc}}{2} T_X \quad (2)$$

Giá trị của TX được xác định qua phương trình sau:

$$T_X = \begin{cases} 1 & \text{if } S_{1X} = 1 \\ 0 & \text{if } S_{2X} = 1 \\ -1 & \text{if } S_{3X} = 1 \end{cases} \quad (3)$$

Điện áp từ pha so với tâm tải được xác định dựa trên công thức sau:

$$\begin{bmatrix} U_{AG} \\ U_{BG} \\ U_{CG} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 2 & -1 & -1 \\ 1 & 2 & -1 \\ 1 & -1 & 2 \end{bmatrix} \begin{bmatrix} U_{AO} \\ U_{BO} \\ U_{CO} \end{bmatrix} \quad (4)$$

Do tải sử dụng trong mạch nghịch lưu là cân bằng, nên:

$$V_{AG} + V_{BG} + V_{CG} = 0 \quad (5)$$

Từ các phương trình trên, CMV có thể được xác định thông qua điện áp ngõ ra ba pha của mạch nghịch lưu. Cụ thể, được biểu diễn bởi phương trình sau:

$$V_{GO} = \frac{V_{AO} + V_{BO} + V_{CO}}{3} = \frac{T_A + T_B + T_C}{6} V_{dc} \quad (6)$$

Dựa vào công thức (6), tương ứng với mỗi giá trị của TA, TB, TC, luôn luôn xác định được một giá trị CMV. Bảng 2 liệt kê các giá trị CMV ứng với các trạng thái của TA, TB, TC.

Như trình bày ở bảng 2, các giá trị [TA TB TC] là một trong các giá trị [-1 0 1], [-1 1 0], [0 -1 1], [0 0 0], [0 1 -1], [1 -1 0] và [1 0 -1] thì CMV bằng không. Từ đó, dễ dàng xác định được điều kiện để triệt tiêu CMV như sau:

$$T_A + T_B + T_C = 0 \quad (7)$$

Bảng 2. Giá trị CMV

STT	TA	TB	TC	CMV
1	-1	-1	-1	-V <sub>dc</sub> /2
2	-1	-1	0	-V <sub>dc</sub> /3
3	-1	-1	1	-V <sub>dc</sub> /6
4	-1	0	-1	-V <sub>dc</sub> /3
5	-1	0	0	-V <sub>dc</sub> /6
6	-1	0	1	0
7	-1	1	-1	-V <sub>dc</sub> /6
8	-1	1	0	0
9	-1	1	1	+V <sub>dc</sub> /6
10	0	-1	-1	-V <sub>dc</sub> /3
11	0	-1	0	-V <sub>dc</sub> /6
12	0	-1	1	0
13	0	0	-1	-V <sub>dc</sub> /6
14	0	0	0	0
15	0	0	1	+V <sub>dc</sub> /6
16	0	1	-1	0
17	0	1	0	+V <sub>dc</sub> /6
18	0	1	1	+V <sub>dc</sub> /3

STT	TA	TB	TC	CMV
19	1	-1	-1	$-V_{dc}/6$
20	1	-1	0	0
21	1	-1	1	$+V_{dc}/6$
22	1	0	-1	0
23	1	0	0	$+V_{dc}/6$
24	1	0	1	$+V_{dc}/3$
25	1	1	-1	$+V_{dc}/6$
26	1	1	0	$+V_{dc}/3$
27	1	1	1	$+V_{dc}/2$

### 3.2. Phương pháp PWM triệt tiêu CMV

Ba tín hiệu tham chiếu được sử dụng trong phương pháp PWM truyền thống để điều khiển tín hiệu đóng ngắt cho các khóa bán dẫn của T2I được biểu diễn như sau:

$$\begin{cases} V_A = m \sin(q) \\ V_B = m \sin(q - 2p/3) \\ V_C = m \sin(q + 2p/3) \end{cases} \quad (8)$$

$m$  là chỉ số điều chế và được xác định.

$$0 \leq m \leq 1 \quad (9)$$

Để dễ dàng trong việc giải thích,  $L_x$  và ( $x = a, b, c$ ) được định nghĩa như sau:

$$L_x = \begin{cases} -1 & \text{if } V_x < 0 \\ 0 & \text{if } V_x \geq 0 \end{cases} \quad (10)$$

Với  $L_x$  được định nghĩa bởi phương trình (10), sai số giữa  $V_x$  và  $L_x$  được xác định như sau:

$$\varepsilon_x = V_x - L_x \quad (11)$$

Trong đó,  $\varepsilon_x$  với ( $x = a, b, c$ ) là sai số giữa  $V_x$  và  $L_x$ .

Từ (10) và (11) kết hợp với điều kiện tải cân bằng ( $V_{AG} + V_{BG} + V_{CG} = 0$ ). Dễ dàng chứng minh được:

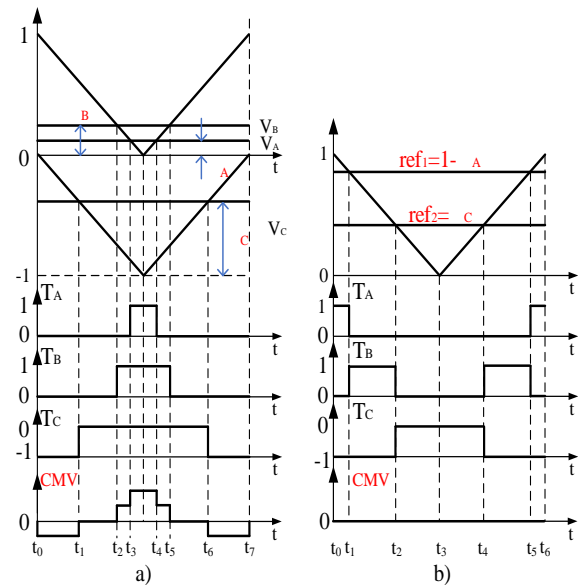
$$\varepsilon_A + \varepsilon_B + \varepsilon_C = \begin{cases} 1 & \text{if } L_A + L_B + L_C = -1 \\ 2 & \text{if } L_A + L_B + L_C = -2 \end{cases} \quad (12)$$

Giải thuật triệt tiêu CMV cho T2I được giải thích thông qua hai trường hợp:  $\varepsilon_A + \varepsilon_B + \varepsilon_C = 1$  và  $\varepsilon_A + \varepsilon_B + \varepsilon_C = 2$ .

Không mất tính tổng quát, giả sử rằng

$$\varepsilon_A \leq \varepsilon_B \leq \varepsilon_C \quad (13)$$

Trường hợp 1:  $\varepsilon_A + \varepsilon_B + \varepsilon_C = 1$



**Hình 3.** Trường hợp 1 của giải thuật PWM triệt tiêu CMV. (a) bình thường (b) triệt tiêu CMV

Trong trường hợp 1, để triệt tiêu CMV, hai tín hiệu điều khiển mới  $ref_1$  và  $ref_2$  được định nghĩa dựa trên giá trị lớn nhất và nhỏ nhất của  $\varepsilon_x$  với ( $x = a, b, c$ ) như sau:

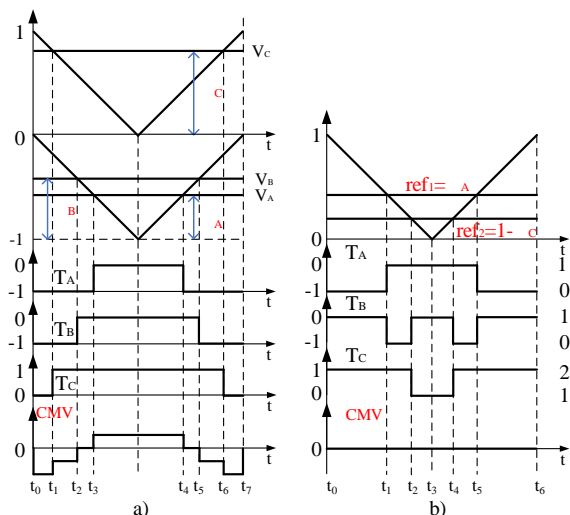
$$\begin{cases} ref_1 = 1 - \varepsilon_{\min} \\ ref_2 = \varepsilon_{\max} \end{cases} \quad (14)$$

Với giả thuyết (13), trong trường hợp này,  $ref_1$  và  $ref_2$  được xác định thông qua  $\varepsilon_a$  và  $\varepsilon_c$  như Hình. 3(b). Khi đó, các tín hiệu  $T_A, T_B$  và  $T_C$  được tổng hợp dựa trên  $ref_1$  và  $ref_2$  theo quy luật được biểu diễn ở Hình. 3(b).

Hình. 3(a) biểu diễn phương pháp PWM thông thường cho TL-T2I. Giá trị CMV đối với phương pháp này bị triệt tiêu trong khoảng thời gian từ  $t_1$  đến  $t_2$  và  $t_5$  đến  $t_6$ , trong các khoảng thời gian còn lại luôn luôn tồn tại một giá trị CMV khác không.

Đối với phương pháp PWM triệt tiêu CMV được trình bày ở Hình. 3(b), giá trị CMV bằng không trong suốt quá trình hoạt động của mạch nghịch lưu.

Trường hợp 2:  $\varepsilon_A + \varepsilon_B + \varepsilon_C = 2$



**Hình 4.** Giải thuật PWM triệt tiêu CMV cho trường hợp 2. (a) bình thường (b) triệt tiêu CMV

Tương tự trường hợp 1, trong trường hợp 2, để triệt tiêu CMV, hai tín hiệu điều khiển mới  $ref_1$  và  $ref_2$  được định nghĩa dựa trên giá trị lớn nhất và nhỏ nhất của  $\varepsilon_x$  với ( $x = a, b, c$ ) như sau:

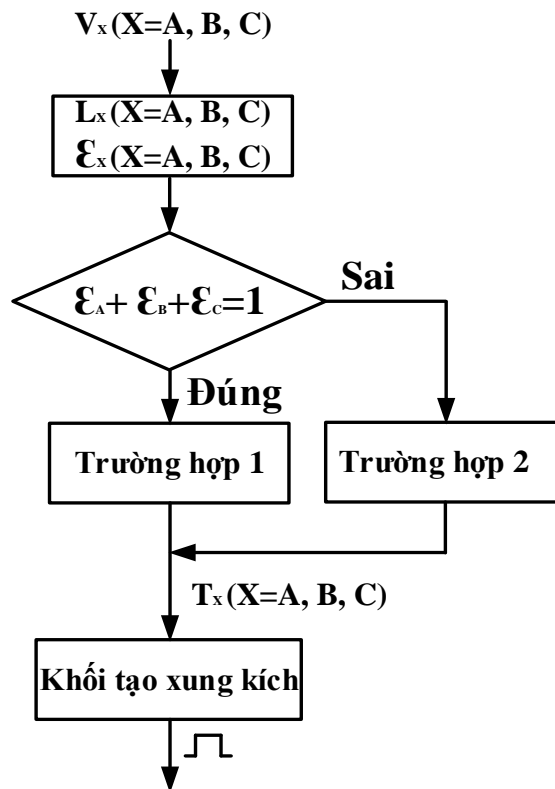
$$\begin{cases} ref_1 = \varepsilon_{\min} \\ ref_2 = 1 - \varepsilon_{\max} \end{cases} \quad (15)$$

Cụ thể, khi sử dụng giả thuyết (13), giá trị  $ref_1$  và  $ref_2$  được tính toán dựa trên  $\varepsilon_a$  và  $\varepsilon_c$  như hình 4(b).

Đối với phương pháp thông thường, trong khoảng thời gian từ  $t_2$  đến  $t_3$  và  $t_4$  đến  $t_5$ , giá trị CMV bằng không. Tuy nhiên, tại các thời điểm khác, CMV không được triệt tiêu, được biểu diễn ở Hình. 4(a).

Trong Hình. 4(b), khi sử dụng hai tín hiệu  $ref_1$  và  $ref_2$  để tổng hợp  $T_A, T_B$  và  $T_C$ , CMV được triệt tiêu tại mọi thời điểm trong một chu kỳ sóng mang.

Trên đây trình bày hai trường hợp của giải thuật triệt tiêu CMV cho cấu hình TL-T2I với giả thuyết (13). Giải thuật này có thể được thực hiện tương tự đối với các trường hợp khác của  $\varepsilon_x$  với ( $x = a, b, c$ ) nhằm mục đích triệt tiêu CMV. Lưu đồ thực hiện giải thuật này được trình bày trong Hình. 5.



**Hình 5.** Lưu đồ giải thuật triệt tiêu CMV cho TL-T2I.

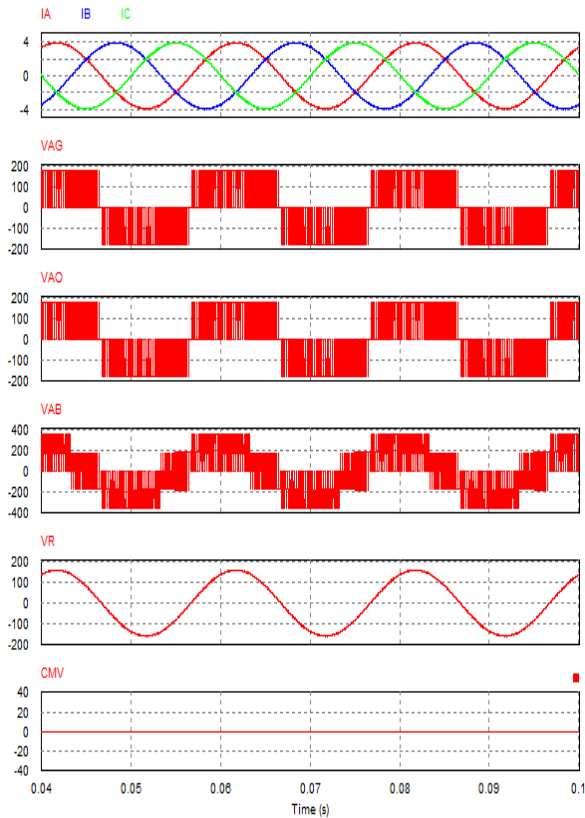
## 4. KẾT QUẢ MÔ PHỎNG VÀ THỰC NGHIỆM

### 4.1 Kết quả mô phỏng

Để kiểm chứng giải thuật triệt tiêu CMV cho TL-T2I được trình bày trong phần 3, nhóm nghiên cứu tiến hành mô phỏng và thực nghiệm dựa trên phần mềm PSIM và mô hình thực nghiệm với các thông số sau:

**Bảng 3.** Các thông số mô phỏng và thực nghiệm của TL-T2I.

Thông số các thành phần		Giá trị
Điện áp ngõ vào	Vdc	350 VDC
Điện áp ngõ ra	Vo	110VRMS
Tần số ngõ ra	fo	50 Hz
Tần số sóng mang	fs	5 kHz
Tỉ số điều chế	M	0.89
Tụ điện	C1=C2	2200 $\mu$ F
Mạch lọc LC	Lf and Cf	3 mH và 10 $\mu$ F
Tải trở	Rt	40 $\Omega$



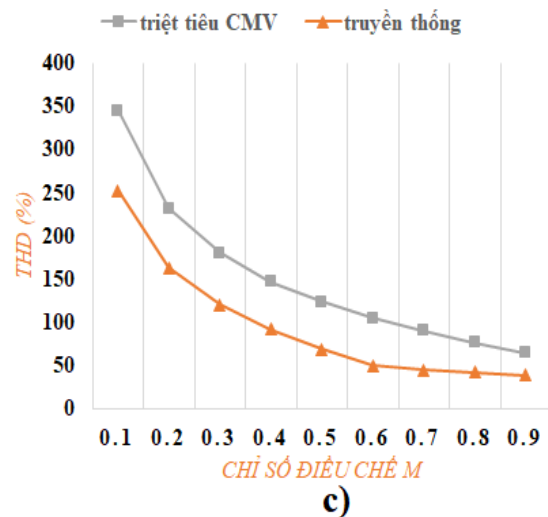
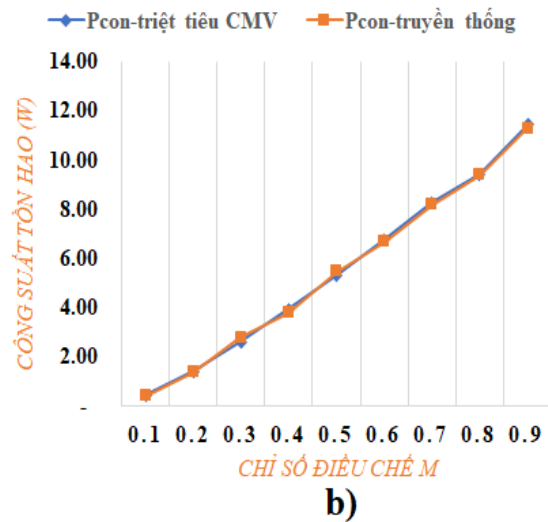
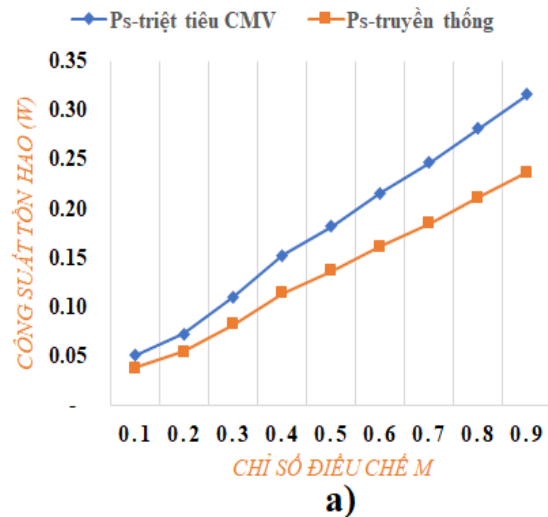
**Hình 6.** Kết quả mô phỏng giải thuật triệt tiêu CMV cho TL-T2I. Từ trên xuống dưới: dòng điện 3 pha ( $I_a$ ,  $I_b$ ,  $I_c$ ), điện áp pha (VAG), điện áp cực (VAO), điện áp dây (VAB), điện áp tải (VR) và điện áp common-mode (CMV).

Với thông số mô phỏng được liệt kê ở Bảng. 3 và kết quả mô phỏng được biểu diễn ở Hình. 6, có thể thấy rằng, khi sử dụng giải thuật triệt tiêu CMV đã được trình bày, CMV luôn luôn bằng không trong suốt quá trình hoạt động của TL-T2I.

Mạch nghịch lưu tạo ra 3 bậc điện áp +175V, 0V và -175V ở ngõ ra, được thể hiện ở dạng sóng VAO trong Hình. 6.

Vì CMV được triệt tiêu nên dạng sóng điện áp cực (VAO) cũng chính là dạng sóng điện áp pha (VAG) được biểu diễn như Hình. 6.

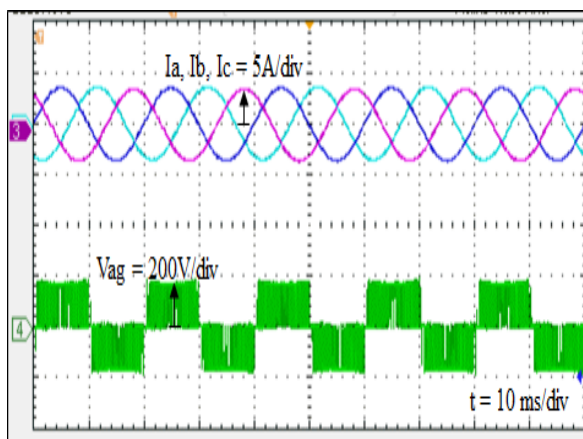
Với điện áp ngõ vào là 350V và chỉ số điều chế là 0.89, điện áp ngõ ra trên tải được tính toán gần bằng 110VRMS, hệ quả là dòng điện ngõ ra có giá trị hiệu dụng là 2.75A được biểu diễn bằng dạng sóng VR và  $I_a$ ,  $I_b$ ,  $I_c$  trên Hình. 6.



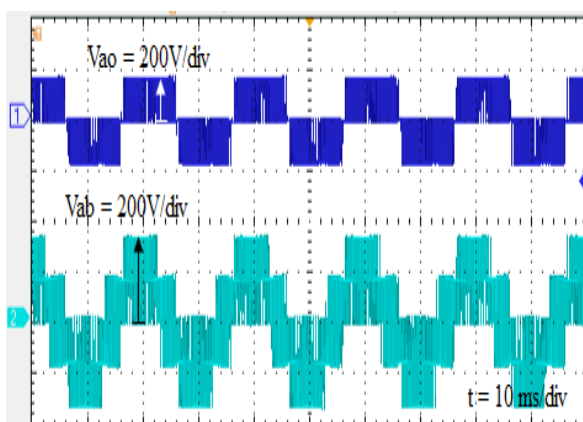
**Hình 7.** Kết quả mô phỏng của giải thuật triệt tiêu CMV và giải thuật truyền thống. (a) Tổn hao chuyển mạch, (b) Tổn hao dẫn, (c) THD điện áp pha ngõ ra (VAG).

Các kết quả tổn hao do hiện tượng chuyển mạch, tổn hao dẫn của các khóa bán dẫn cũng như THD của điện áp pha ngõ ra trong 3LT2I được thống kê bằng mô phỏng với chỉ số điều chế (M) thay đổi từ 0.1 đến 0.9 áp dụng cho hai trường hợp: giải thuật triệt tiêu CMV và giải thuật truyền thống, được biểu diễn như Hình. 7. Có thể thấy rằng, khi sử dụng giải thuật triệt tiêu CMV, công suất tổn hao do chuyển mạch cũng như THD của VAG tăng hơn so với trường hợp bình thường. Trong khi, công suất tổn hao dẫn của các khóa bán dẫn hầu như không thay đổi do hệ số công tác của các khóa là không đổi đối với hai giải thuật. Hình. 7 biểu thị THD của giải thuật triệt tiêu CMV tăng khoảng 56.7% so với giải thuật bình thường.

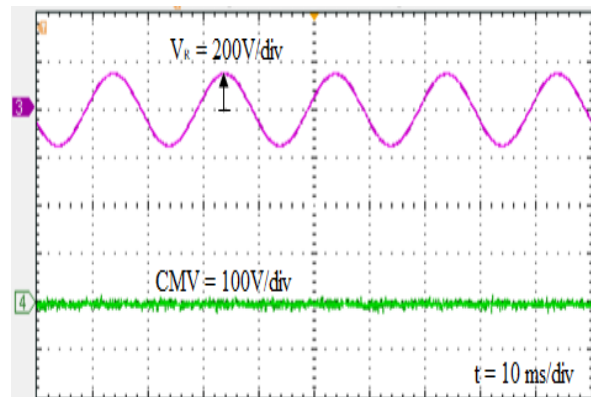
#### 4.2 Kết quả thực nghiệm



**Hình 8.** Kết quả thực nghiệm. Từ trên xuống dưới: (a) Dòng điện ba pha ( $I_a, I_b, I_c$ ), (b) Điện áp pha (VAG).



**Hình 9.** Kết quả thực nghiệm. Từ trên xuống dưới: (a) Điện áp cực (VAO), (b) Điện áp dây (VAB).



**Hình 10.** Kết quả thực nghiệm. Từ trên xuống dưới: (a) Điện áp trên tải R (VR), (b) Điện áp common-mode (CMV).

Kết quả thực nghiệm được trình bày ở Hình. 8, Hình. 9 và Hình. 10 được tiến hành với các thông số được liệt kê ở Bảng. 3.

Hình. 8. trình bày kết quả thực nghiệm dòng điện ngõ ra trên tải R và điện áp từ pha đến tâm tải (VAG). Thực tế đo được, giá trị hiệu dụng của dòng điện ngõ ra là 2.59ARMS. Hình. 9 trình bày kết quả thực nghiệm điện áp từ pha so với tâm nguồn (VAO) và điện áp dây (VAB).

Giải thuật triệt tiêu CMV được sử dụng làm cho VAG giống với VAO. Thực nghiệm đo được hai dạng sóng này bao gồm 3 cấp điện áp có giá trị gần bằng: +175V, 0V và -175V được trình bày như Hình. 8 và Hình. 9. CMV trong trường hợp này có giá trị gần bằng không. Cụ thể giá trị hiệu dụng của CMV đo được là 3.97VRMS được trình bày trong Hình. 10, giá trị hiệu dụng của điện áp tải đo được là 107VRMS.

#### 5. KẾT LUẬN

Bài báo này đã trình bày giải thuật PWM điều khiển cho mạch nghịch lưu ba bậc hình T nhằm mục đích triệt tiêu điện áp common-mode.

Nguyên lý hoạt động, lý thuyết triệt tiêu CMV đã được trình bày và kiểm chứng qua các kết quả mô phỏng dưới sự hỗ trợ của phần mềm PSIM.

Các kết quả thực nghiệm cũng được trình bày, phù hợp với các kết quả mô phỏng cũng như lý thuyết đã nêu ra.

Cấu hình và giải thuật cho nghịch lưu hình T đã được phân tích phù hợp với các ứng dụng yêu cầu công suất vừa và nhỏ.

### LỜI CẢM ƠN

Bài báo này được thực hiện tại phòng thí nghiệm điện tử công suất nâng cao D405 với sự hỗ trợ của dự án KC186 của Trường Đại học Sư phạm Kỹ thuật Thành phố Hồ Chí Minh.

### Danh mục từ viết tắt

NPC	Neutral point Clamped
FC	Flying Capacitor
T2I	T-Type inverter
TL-T2I	Three-level T-Type Inverter
PWM	Pulse Width Modulation
CMV	Common mode voltage

### TÀI LIỆU THAM KHẢO

- [1] D. T. Do and M. K. Nguyen, “Three-level quasi-switched boost Ttype inverter: analysis, PWM control, and verification,” *IEEE Trans. Ind. Electron.*, vol. 65, no. 10, pp. 8320 – 8329, Oct. 2018.
- [2] Mohammad Ahmad, Anil Kumar Jha, Sitaram Jana and, Kishore Kumar, “Simulation and Performance Analysis of a Grid Connected Multilevel Inverter Considering Either Battery or Solar PV as DC Input Sources”, *IEEE*, 978-1-5090- 6218-8/17, 2017.
- [3] Ngo Bac Bien, Nguyen Minh Khai, Do Duc Tri, Ngo Van Thuyen, “Bộ nghịch lưu chuyên tụ điện 9 bậc”, *Tạp chí Khoa Học Giáo Dục Kỹ Thuật, Đại học Sư Phạm Kỹ Thuật Tp HCM*, số 44A, xuất bản tháng 10 năm 2017.
- [4] Lương Hoàn Tiến, Nguyễn Minh Khai, Trần Văn Thuận, Ngô Văn Thuyên, “ Bộ nghịch lưu một pha năm bậc nguồn Z hình T”, *Xuất bản Trong Tạp Chí Tự Động Hóa Ngày Nay*, hội Tự Động Hóa Việt Nam, số 16, xuất bản tháng 08 năm 2016.
- [5] Q. Song, W. Liu, Q. Yu, X. Xie, and Z. Wang, “A neutral-point potential balancing algorithm for three-level NPC inverters using analytically injected zero-sequence voltage,” in *Proc. IEEE Applied Power Electronics Conf.*, vol. 1, 2003, pp. 228–233.
- [6] M. Malinowski, K. Gopakumar, J. Rodriguez, and M. A. Peérez, “A survey on cascaded multilevel inverters,” *IEEE Trans. Ind. Electron.*, vol. 57, no. 7, pp. 2197–2206, Jul. 2010.
- [7] J. Huang and K. A. Corzine, “Extended operation of flying capacitor multilevel inverters,” *IEEE Trans. Power Electron.*, vol. 21, no. 1, pp. 140– 147, Jan. 2006.
- [8] Ghasem Hosseini Aghdam, "Optimised active harmonic elimination technique for three-level T-type inverters," *IET Power Electron.*, vol. 8, no. 11, pp. 425-433, jun. 2013.
- [9] C. Qin, C. Zhang, A. Chen, X. Xing and G. Zhang, “A Space Vector Modulation Scheme of Quasi-Z-Source Three-Level T-Type Inverter for Common-Mode Voltage Reduction,” *IEEE Trans. Ind. Electron.*, vol. PP, DOI 10.1109/TIE.2018.2798611, no. 99, pp. 1–1, Jan. 2018.
- [10] Nho-Van Nguyen, Tam-Khanh Tu Nguyen, Hong-Hee Lee, “A Reduced Switching Loss PWM Strategy to Eliminate Common Mode Voltage in Multilevel Inverters”, *IEEE Transactions on Power Electronics, PTC’05*, vol. 30, no. 10, pp. 1–15, Oct. 2015.
- [11] Nho-Van Nguyen, Tam-Khanh Tu Nguyen, Hong-Hee Lee, “Eliminated Common-Mode Voltage Pulsewidth Modulation to Reduce Output Current Ripple for Multilevel Inverters”, *IEEE Transactions on Power Electronics, PTC’05*, vol. 31, issue. 8, pp. 1–15, Aug. 2016.
- [12] U. T. Shami and H. Akagi, “Experimental discussions on a shaft end-to-end voltage appearing in an inverter-driven motor,” *IEEE Trans. Power Electron.*, vol. 24, no. 6, pp. 1532–1540, Jun. 2009.

- [13] F. J. T. E. Ferreira, M. V. Cistelecan, and A. T. De Almeida, "Evaluation of slot-embedded partial electrostatic shield for high-frequency bearing current mitigation in inverter-fed induction motors," *IEEE Trans. Energy Convers.*, vol. 27, no. 2, pp. 382–390, Jun. 2012.
- [14] H. Akagi and T. Shimizu, "Attenuation of conducted EMI emissions from an inverter-driven motor," *IEEE Trans. Power Electron.*, vol. 23, no. 1, pp. 282–290, Jan. 2008.
- [15] S. Ogasawara and H. Akagi, "Modeling and Damping of High-Frequency Leakage Currents in PWM Inverter-Fed AC Motor Drive Systems," *IEEE Trans. Ind. Appl.*, vol. 32, no. 5, pp. 1105-1114, Sep./Oct. 1996.
- [16] J. S. Lee and K. B. Lee, "New modulation techniques for a leakage current reduction and a neutral-point voltage balance in transformerless photovoltaic systems using a three-level inverter," *IEEE Trans. Power Electron.*, vol. 29, no. 4, pp. 1720-1732, Apr. 2014.
- [17] M. C. Cavalcanti, K. C. de Oliveira, A. M. de Farias, F. A. S. Neves, G. M. S. Azevedo, and F. C. Camboim, "Modulation techniques to eliminate leakage currents in transformerless three-phase photovoltaic systems," *IEEE Trans. Ind. Electron.*, vol. 57, no. 4, pp. 1360-1368, Apr. 2010.

**Tác giả chịu trách nhiệm bài viết:**

Trần Vĩnh Thanh

Trường Đại học Sư phạm Kỹ thuật Tp.HCM

Email: tranvinhthanh.tc@gmail.com