

NGHỊCH LƯU 3 BẬC HÌNH T VỚI KHẢ NĂNG CHỊU LỖI THREE LEVEL T-TYPE INVERTER WITH ABILITY FAULT-TOLERANT

Lê Hoàng Linh, Hồ Anh Khoa, Quách Thanh Hải, Trần Vĩnh Thanh, Đỗ Đức Trí
 Trường Đại học Sư phạm Kỹ thuật TP.HCM, Việt Nam

Ngày toà soạn nhận bài 13/6/2019, ngày phản biện đánh giá 20/6/2019, ngày chấp nhận đăng 18/7/2019

TÓM TẮT

Bài báo này trình bày hoạt động của bộ nghịch lưu quasi Z Source (qZS) hình T 3 bậc với điều kiện hoạt động bình thường và lỗi khóa đóng ngắt hở mạch. Cấu hình này được kết hợp bởi hai thành phần chính: mạng nguồn kháng (qZS) và nghịch lưu ba bậc hình T. Bên cạnh những ưu điểm của nghịch lưu đa bậc nguồn áp, cấu hình này còn có khả năng khắc phục hiện tượng trùng dẫn trong nghịch lưu đa bậc truyền thống. Ngoài ra, cấu hình này đảm bảo duy trì tính ổn định cho hệ thống khi bất kỳ khóa đóng ngắt phía nghịch lưu hình T bị lỗi hở mạch. Trong các phương pháp sửa lỗi hở mạch cho cấu hình nghịch lưu truyền thống, công suất ngõ ra sẽ bị giảm. Tuy nhiên, nhược điểm này sẽ được khắc phục nhờ đặc tính tăng áp của mạng qSZ. Các kết quả mô phỏng và thực nghiệm được trình bày để kiểm chứng giải thuật điều khiển.

Từ khóa: Tựa nguồn Z; Nghịch lưu hình T; Ngắt mạch; Chịu lỗi; điều chế độ rộng xung.

ABSTRACT

This paper presents the operation of three-level quasi Z source T-Type in normal and open-circuit switch failure mode (3L qZST²I-UFM). This topology has combined with two main components as quasi Z source (qZS) and three-level T-Type inverter. Besides the advantages of voltage source multilevel inverter, this topology is also capable of overcoming the shoot-through in the traditional multilevel inverter. Furthermore, this topology ensures the stability of the system when any switches of T-type is opened circuit failure. In open-switch circuit fault-tolerant methods of the traditional inverter, the output power will be reduced. However, this disadvantage will be overcome by the characteristic boost of the qZS network. Simulation and Experimental results have presented to verify the control algorithm.

Keywords: Quasi Z Source (qZS); T-Type inverter; shoot through; Fault-tolerant; Pulse width modulation (PWM).

1. GIỚI THIỆU

Ngày nay, các bộ nghịch lưu nguồn áp đa bậc đã được ứng dụng rất nhiều trong lĩnh vực công nghiệp như hệ thống quang điện, hệ thống pin nhiên liệu [1 – 4], hệ thống tuabin gió, hệ thống điều khiển động cơ AC [5 – 7] và hệ thống điện phân phối [8, 9]. Một trong những thiết bị biến đổi điện năng phổ biến nhất là nghịch lưu ba pha.

Các bộ nghịch lưu này được sử dụng rộng rãi bởi những thuận lợi như: hiệu suất cao, chi phí thấp và vận hành đơn giản. Tuy nhiên, một bất lợi là: Hệ thống làm việc như một bộ giảm

áp (điện áp AC ngõ ra thấp hơn điện áp DC ngõ vào). Ngoài ra, hiện tượng trùng dẫn cũng là một hạn chế lớn của các bộ nghịch lưu truyền thống. Khuyết điểm này có thể được khắc phục nhờ việc sử dụng deadtime để tránh hiện tượng trùng dẫn. Tuy nhiên, cách giải quyết này làm suy giảm hiệu suất ngõ ra của mạch nghịch lưu và có ảnh hưởng không tốt đến chất lượng điện áp ngõ ra hoặc gia tăng chi phí. Để khắc phục hai nhược điểm này, cấu hình nguồn Z (Zs) đã được đề xuất [7]. Cấu hình này khắc phục được hiện tượng trùng dẫn và có khả năng tăng áp ngõ vào. Do đó, bộ nghịch lưu nguồn Z có thể làm việc ở

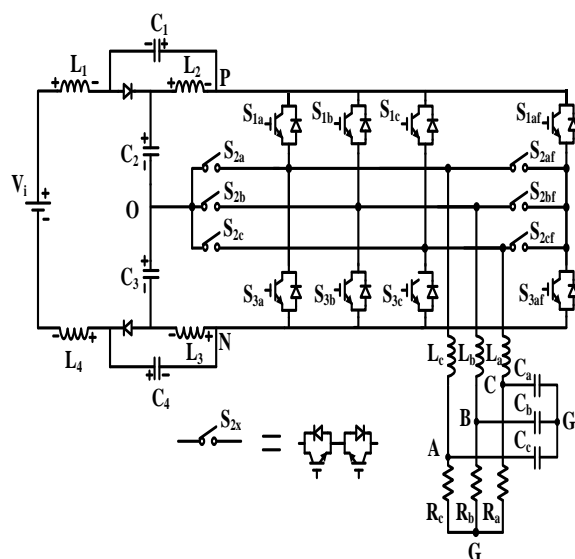
chế độ tăng, giảm áp phù hợp với hầu hết các ứng dụng. Bên cạnh những thuận lợi này, các bất lợi của cấu hình nguồn Z còn tồn tại như điện áp stress trên các linh kiện còn khá lớn dòng điện ngõ vào không liên tục. Vì những bất lợi này cấu hình quasi Z source (qZs) đã được đề xuất với các ưu điểm có thể kể như: giảm điện áp stress trên các linh kiện dẫn và dòng điện ngõ vào liên tục.

Do tính ứng dụng phổ biến của bộ chuyển đổi công suất trong nhiều hệ thống công nghiệp nên độ tin cậy của bộ chuyển đổi công suất ngày càng được quan tâm một cách đặc biệt [11, 12]. Trong bộ chuyển đổi công suất, linh kiện bán dẫn là một trong những thành phần dễ bị hư hỏng nhất. Hai sự cố có thể xảy ra là lỗi ngắn mạch hoặc lỗi hở mạch [13]. Lỗi ngắn mạch có tính chất nghiêm trọng hơn lỗi hở mạch. Tuy nhiên, do đặc tính của mạng nguồn kháng nên hiện tượng ngắn mạch sẽ được giải quyết và lỗi ngắn mạch sẽ nhanh chóng được chuyển sang lỗi hở mạch với mức độ nguy hiểm thấp hơn nhờ sự hỗ trợ của cầu chì cắt nhanh [16]. Do đó, bài báo này chỉ tập trung phân tích các phương pháp khắc phục sự cố lỗi hở mạch. Đã có các đề xuất về việc khắc phục sự cố hở mạch sử dụng giải thuật như [14]. Phương pháp này có ưu điểm là không sử dụng thêm các linh kiện dự phòng giúp cho bộ chuyển đổi tối ưu về kích thước. Tuy nhiên, điện áp stress trên các linh kiện bán dẫn tăng lên khá cao trong điều kiện hoạt động ở trạng thái lỗi hở mạch. Bên cạnh đó, độ vọt lố của dòng điện là rất cao trong giai đoạn quá độ chuyển từ trạng thái bình thường sang trạng thái lỗi và chất lượng điện áp ngõ ra bị suy giảm cũng là một khuyết điểm lớn của giải thuật này nên muốn duy trì công suất ngõ ra được duy trì đối với một số sự cố hở mạch phát sinh. Với những thuận lợi và bất lợi cũng như tính ổn định của bộ chuyển đổi công suất như đã phân tích ở trên. Bài báo trình bày sự kết hợp giữa mạng nguồn kháng (qZS) và mạch nghịch lưu 3 bậc hình T có thể hoạt động ở

trạng thái bình thường và trạng thái lỗi hở mạch của linh kiện chuyển mạch (IGBT). kết quả mô phỏng và thực nghiệm được thực hiện trên phần mềm PSIM và mô hình thực tế để kiểm chứng các lý thuyết đã phân tích.

Cấu trúc bài báo được chia thành sáu phần chính: 1) Giới thiệu, 2) Cấu trúc nghịch lưu 3 bậc hình T qZS, 3) Giải thuật điều khiển, 4) Hoạt động của hệ thống dưới chế độ lỗi, 5) Kết quả mô phỏng và thực nghiệm, 6) Kết luận.

2. CẤU HÌNH NGHỊCH LƯU BA BẬC HÌNH T TỰA NGUỒN Z



Hình 1. Cấu trúc của bộ nghịch lưu ba bậc hình T tựa nguồn Z với nhánh dự phòng.

Nghịch lưu ba bậc hình T tựa nguồn Z (3L qZST²I) được kết hợp bởi hai phần chính đó là mạng nguồn kháng (qZS) và nghịch lưu 3 bậc hình T. Mạng qZS gồm có 4 cuộn cảm (L_1, L_2, L_3, L_4), 4 tụ điện (C_1, C_2, C_3, C_4) và 2 diode (D_1, D_2), chúng được ghép với nhau để tạo ra điểm giữa (0). Điểm giữa này và hai ngõ ra của mạng qZS (P, N) sẽ cung cấp năng lượng cho mạch nghịch lưu 3 bậc hình T. Nghịch lưu 3 bậc hình T có cấu trúc gồm 3 nhánh (pha A, B, C). Mỗi nhánh của mạch nghịch lưu gồm 4 IGBT. Trong đó, một khóa hai chiều được cấu tạo bởi 2 IGBT mắc ngược chiều nhau và được trình bày như hình 1.

Với cấu trúc 3 bậc, nghịch lưu hình T có khả năng tạo ra 3 cấp điện áp trên ngõ ra bằng cách kích đóng khóa S_{1x} ($x = a, b, c$) điện áp V_{XO} sẽ đạt được giá trị $+V_{PN}/2$. Điện áp V_{XO} sẽ đạt giá trị 0 khi khóa S_{2x} được kích đóng. Tương tự, điện áp V_{XO} sẽ đạt giá trị $-V_{PN}/2$ bằng cách kích đóng S_{3x} .

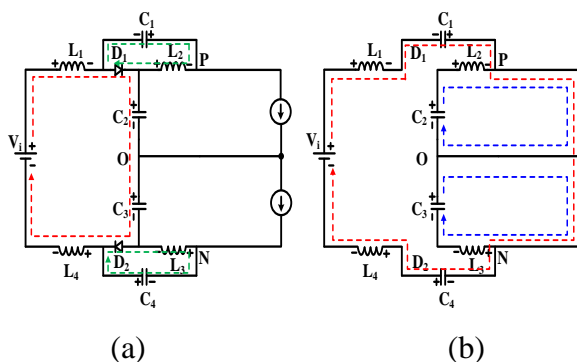
Giá trị điện áp V_{PN} là kết quả của quá trình hoạt động của mạng nguồn kháng qZS và có thể phân tích bởi hai chế độ hoạt động chính của mạch đó là: chế độ ngắn mạch và không ngắn mạch như trình bày ở bảng 1 và hình 2.

Gọi hệ số boost (độ lợi) của nghịch lưu 3 bậc là B. Để xác định B, chúng ta dựa vào hai trạng thái hoạt động của bộ nghịch lưu: Trạng thái ngắn mạch và trạng thái không ngắn mạch.

Bảng 1. Các trạng thái hoạt động của mạch nghịch lưu

Trạng thái	Các khóa hoạt động	Diode phân cực thuận	Điện áp ngõ ra
NST (hình 2a)	S_{1x}	D_1, D_2	$+V_{PN}/2$
	S_{2x}	D_1, D_2	0
	S_{3x}	D_1, D_2	$-V_{PN}/2$
ST (hình 2b)	S_{1x}, S_{2x}, S_{3x}	Không	0

NST: không ngắn mạch; ST ngắn mạch



Hình 2. Nguyên lý hoạt động của 3L qZST²I.
a) Trạng thái không ngắn mạch, b) trạng thái ngắn mạch

Xét trạng thái không ngắn mạch như hình 2(a) các diode D_1 và D_2 phân cực thuận,

hai tụ điện C_2 và C_3 được tích trữ năng lượng từ nguồn điện ngõ vào V_i và điện áp của hai cuộn dây L_1 và L_4 . Trong khi đó tụ điện C_1 và C_4 tích trữ năng lượng từ cuộn dây L_2 và L_3 . Khoảng thời gian của trạng thái này là $(1-D)T$:

$$\begin{cases} V_i = V_{L1} + V_{L4} + V_{C2} + V_{C3} \\ V_{L2} = -V_{C1} \\ V_{L3} = -V_{C4} \end{cases} \quad (1)$$

Xét trạng thái ngắn mạch như hình 2(b) các khóa đóng ngắt của nghịch lưu ($S_{1x,2x,3x}$) được kích đóng đồng thời làm cho các diode D_1 và D_2 phân cực ngược. Trong khi đó, nguồn điện ngõ vào V_i và hai tụ điện C_2 và C_3 cung cấp năng lượng cho hai cuộn dây L_2 và L_3 . Khoảng thời gian của trạng thái ngắn mạch là DT:

$$\begin{cases} V_i = V_{L1} + V_{L4} - V_{C1} - V_{C4} \\ V_{L2} = V_{C2} \\ V_{L3} = V_{C3} \end{cases} \quad (2)$$

Áp dụng phương pháp cân bằng điện áp trên cuộn dây cho (1) và (2) với thời gian ngắn mạch trong một chu kỳ sóng mang là DT và thời gian không ngắn mạch là $(1-D)T$, có thể tính được điện áp trên các tụ điện như sau:

$$\begin{cases} V_{C1} = V_{C4} = \frac{V_i \cdot (1-D)}{2-4D} \\ V_{C2} = V_{C3} = \frac{V_i \cdot D}{2-4D} \end{cases} \quad (3)$$

Từ các giá trị điện áp trên tụ được tính bởi phương trình (3), dễ dàng tính được độ lợi điện áp (B) giữa V_{PN} và V_i như sau:

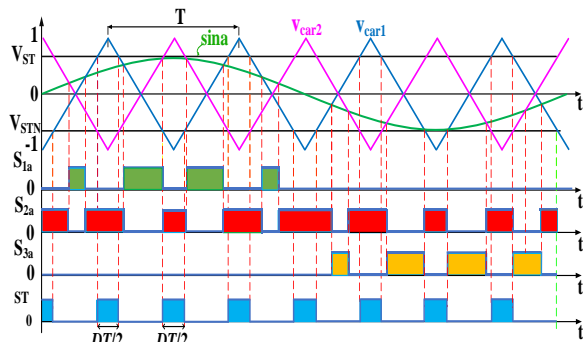
$$B = \frac{1}{1-2D} \quad (4)$$

Trong đó: $D = \frac{T_{ST}}{T}$: tỉ số ngắn mạch trong mỗi chu kỳ.

3. GIẢI THUẬT ĐIỀU KHIỂN

Giải thuật điều khiển Sine Pulse Width Modulation (SPWM) được sử dụng để điều khiển cho nghịch lưu 3 bậc hình T. Ở đây, những tín hiệu kích các khóa bán dẫn cho mỗi pha được tạo ra bằng các so sánh tín hiệu tham chiếu dạng sine ($\sin a$) với sóng mang tần số cao (V_{car1}, V_{car2}). Để tạo ra trạng thái

ngắn mạch hai hàng số điện áp V_{ST} , V_{STN} được so sánh với hai tín hiệu sóng mang tần số cao (V_{car1} , V_{car2}) có góc pha lệch nhau 180° . Cụ thể, việc điều chế xung kích được mô tả như hình 3.



Hình 3. Giải thuật điều khiển sin PWM cho pha-A.

Ba tín hiệu điều khiển dạng sine có phương trình:

$$\begin{cases} \text{sina} = m \cdot \sin(\omega t) \\ \text{sinb} = m \cdot \sin(\omega t - \frac{2\pi}{3}) \\ \text{sin c} = m \cdot \sin(\omega t + \frac{2\pi}{3}) \end{cases} \quad (5)$$

Trong đó: m là chỉ số điều chế ($0 \leq m \leq 1$).

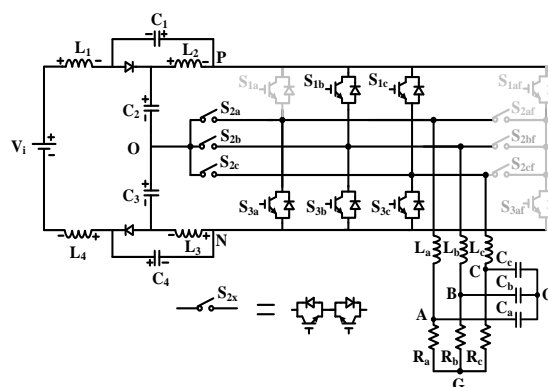
Tín hiệu sau khi được tạo ra sẽ được chèn trực tiếp vào tất cả các khóa của bộ nghịch lưu làm ngắn mạch ngõ ra của mạng Qzs với mục đích nạp năng lượng cho các cuộn dây tăng áp. Tổng thời gian tồn tại của tín hiệu ngắn mạch trong một chu kỳ sóng mang là DT với điều kiện sau:

$$m + D \leq 1 \quad (6)$$

4. HOẠT ĐỘNG CỦA 3L qZST²I DƯỚI ĐIỀU KIỆN LỖI HỞ MẠCH

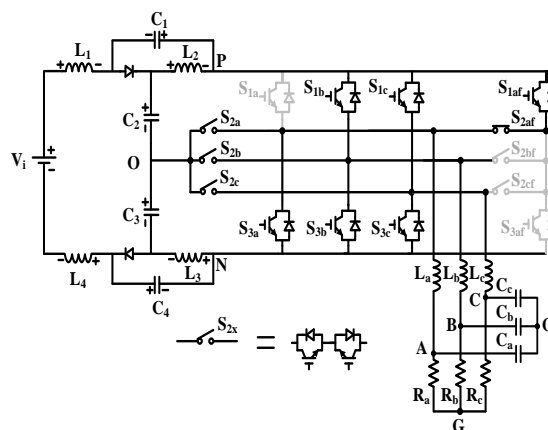
Lỗi xảy ra với nghịch lưu 3 bậc hình T có thể là lỗi ngắn mạch và lỗi hở mạch theo tài liệu [16] khi lỗi ngắn mạch xảy ra, khóa ngắn mạch được cách ly và cấu hình nghịch lưu hoạt động giống như lỗi hở mạch. Vì thế, trong bài báo này nhóm nghiên cứu chỉ tập trung trình bày hai sự cố lỗi hở mạch đó là: lỗi hở mạch khóa S_{1a} hoặc khóa S_{3a} và lỗi hở mạch khóa S_{2a} . Giải thuật khắc phục sự cố cho hai lỗi này có thể ứng dụng cho các khóa khác trong cấu trúc một cách tương tự.

Xét trạng thái lỗi hở mạch khóa S_{1a} (Hình 4). Khi lỗi xảy ra, điện áp V_{AO} không thể đạt được giá trị $+V_{PN}/2$. Do đó, dạng sóng ngõ ra của dòng điện và điện áp tại pha-A không đảm bảo được tính đối xứng.



Hình 4. Cấu hình của 3L qZST²I khi lỗi S_{1a} .

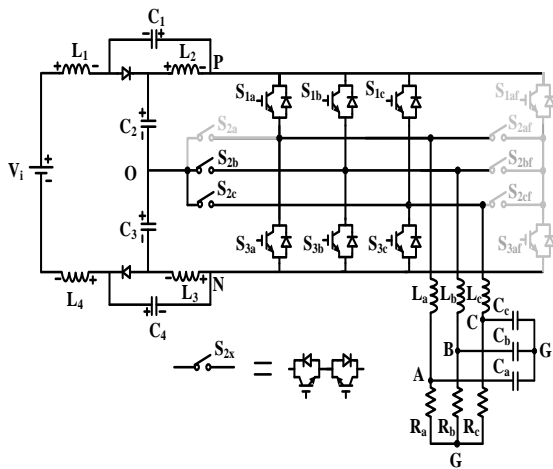
Như đã trình bày ở trên, phương pháp thay nhánh lỗi bằng nhánh dự phòng có cấu hình như hình 4. Nhánh dự phòng này bao gồm một khóa hai chiều và hai khóa một chiều. Khi S_{1a} xảy ra lỗi, xung điều khiển của khóa S_{1af} được kích đóng tương tự như xung điều khiển của khóa S_{1a} đồng thời kích đóng khóa hai chiều S_{2a} và S_{2af} trong khi đó kích ngắt các khóa S_{1a} và S_{3af} .



Hình 5. Cấu hình của 3L qZST²I khi sửa lỗi S_{1a} .

Xét trạng thái lỗi hở mạch S_{2a} tại pha-A như trình bày ở hình 6. Dòng điện và điện áp ngõ ra sẽ không giữ được tính đối xứng như trình bày ở hình 8. Do lỗi này không thể thay thế bằng nhánh dự phòng, vì thế giải pháp phải thay đổi kỹ thuật điều chế là lựa chọn ưu tiên. Trong thời gian xảy ra lỗi S_{2a} , xung điều khiển của $S_{1a,3a}$ sẽ được điều chế sao cho

pha-A hoạt động ở điều kiện 2 bậc trong khi pha-B và pha-C vẫn hoạt động ở điều kiện 3 bậc, đồng thời kích ngắt khóa S_{2a} .



Hình 6. Cấu hình của 3L qZST²I khi lỗi S_{2a} .

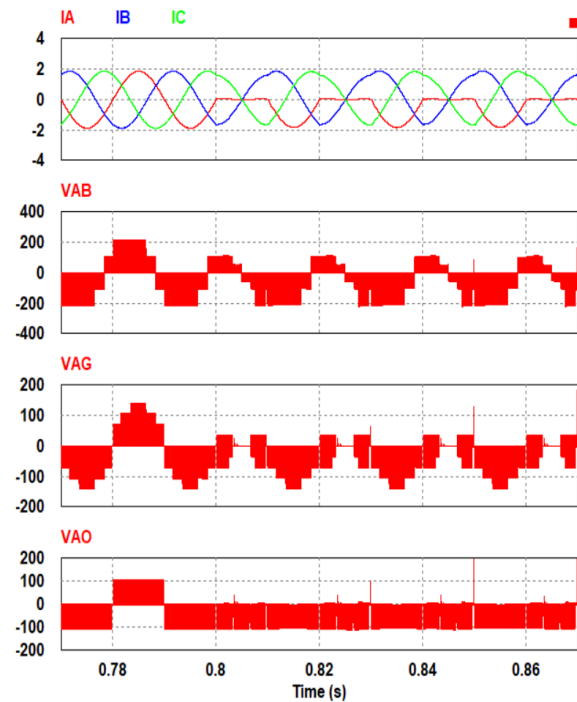
5. KẾT QUẢ MÔ PHỎNG VÀ THỰC NGHIỆM

5.1 Kết quả mô phỏng

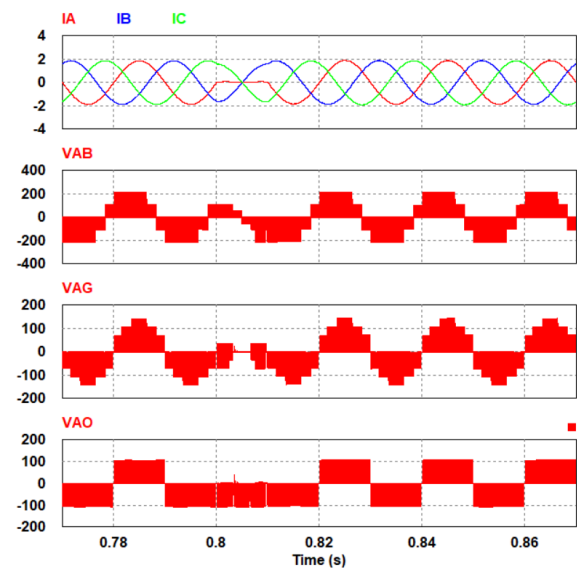
Nhóm nghiên cứu tiến hành mô phỏng và thực nghiệm để xem khả năng chịu lỗi của nghịch lưu 3 pha 3 bậc hình T tải RL dưới sự hỗ trợ của phần mềm PSIM và mô hình thực tế với các thông số sau:

Bảng 2. Các thông số mô phỏng và thực nghiệm của bộ nghịch lưu

Thông số các thành phần		Giá trị
Điện áp ngõ vào	V_{dc}	80 V
Điện áp ngõ ra	V_o	50 V
Tần số ngõ ra	f_o	50 Hz
Tần số sóng mang	f_s	5 kHz
Tỉ số ngắt mạch	D	0.3
Tỉ số điều chế	M	0.7
Điện cảm	$L_1 = L_2 = L_3 = L_4$	1mH/ 20 A
Tụ điện	$C_1 = C_2 = C_3 = C_4$	2200 μ F/400 V
Mạch lọc LC	L_f và C_f	3 mH và 10 μ F
Tải trở	R_t	40 Ω



Hình 7. Kết quả mô phỏng dạng sóng dòng điện ngõ ra (I_A, B, C), điện áp dây (V_{AB}), điện áp pha (V_{AG}), điện áp cực (V_{AO}) trước và sau khi xảy ra lỗi S_{1a} .

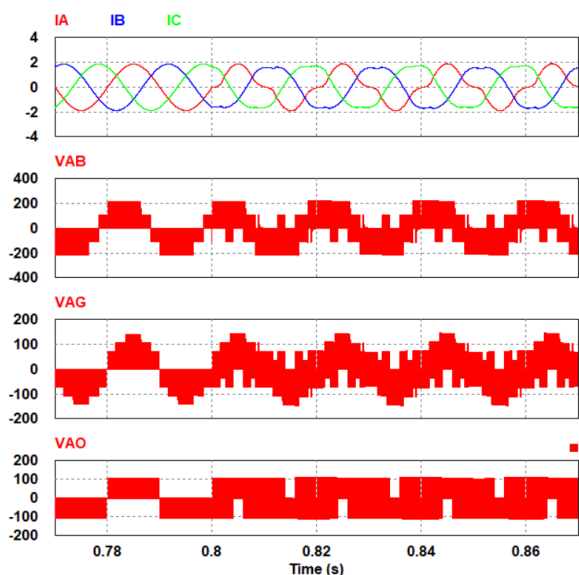


Hình 8. Kết quả mô phỏng dạng sóng dòng điện ngõ ra (I_A, B, C), điện áp pha (V_{AN}), điện áp dây (V_{AB}) và điện áp cực (V_{AO}) trước và sau khi sửa lỗi S_{1a} .

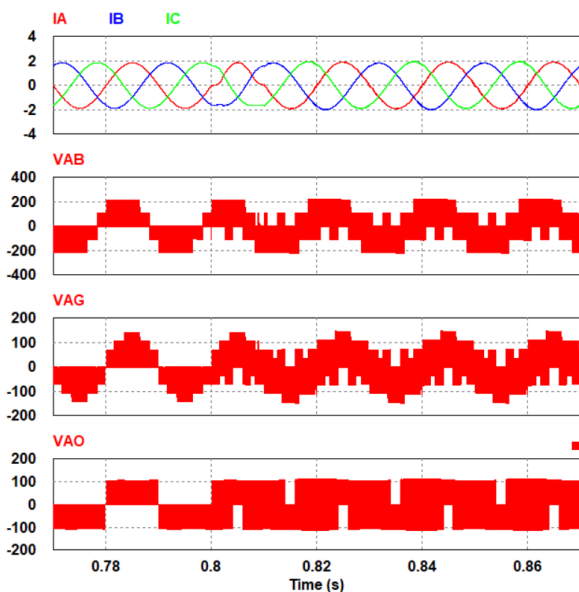
Từ hình 7 chúng ta có thể thấy rằng, trước khi lỗi S_{1a} xảy ra, dòng điện và điện áp cân bằng. Tuy nhiên, sau khi S_{1a} xảy ra lỗi, dòng điện và điện áp bị mất cân bằng. Cụ thể như hình 6, dạng sóng dòng điện I_A và điện

áp pha V_{AG} đã mất đi bán kì dương, điện áp dây mất đi tính đối xứng và điện áp cực V_{AO} không đạt được giá trị $+V_{PN}/2$.

Từ hình 8, sau khi sửa lỗi S_{1a} bằng nhánh dự phòng, dòng tải pha-A (pha lỗi) phục hồi về trạng thái ban đầu. Biên độ của các mức điện áp cũng phục hồi sau khi sự cố xảy ra.



Hình 9. Kết quả mô phỏng dạng sóng dòng điện ngõ ra (I_A, B, C), điện áp pha (V_{AN}), điện áp dây (V_{AB}) và điện áp cực (V_{AO}) trước và sau khi S_{2a} lỗi.

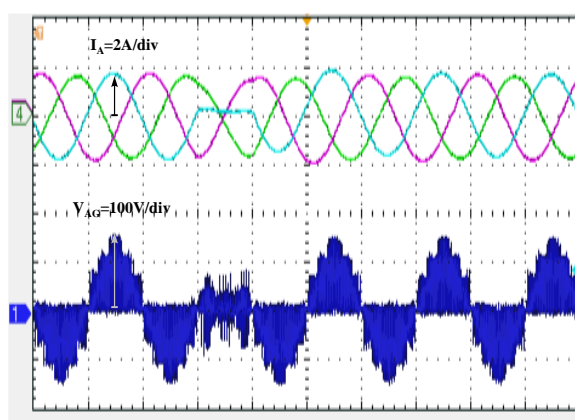


Hình 10. Kết quả mô phỏng dạng sóng dòng điện ngõ ra (I_A, B, C), điện áp dây (V_{AB}), điện áp pha (V_{AG}), điện áp cực (V_{AO}) trước và sau khi sửa lỗi S_{2a} .

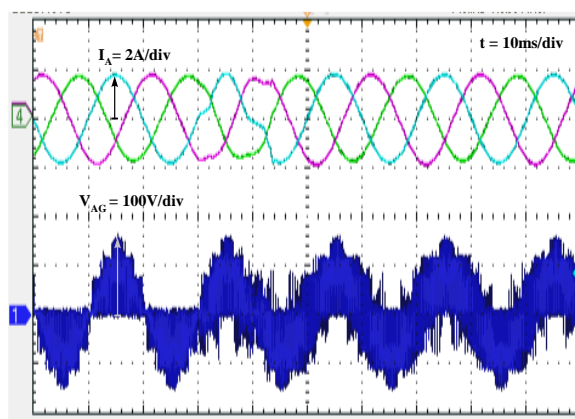
Từ hình 9, kết quả mô phỏng khi công tắc hai chiều S_{2a} bị sự cố lỗi hở mạch. Dòng điện tải bị biến dạng khi sự cố xảy ra. Tuy không nghiêm trọng như lỗi S_{1a} nhưng chất lượng và công suất ngõ ra bị suy giảm đáng kể.

Hình 10 cho thấy các dạng sóng được khôi phục như dạng sóng ban đầu sau khi áp dụng giải thuật thay đổi kỹ thuật điều chế đối với trường hợp lỗi S_{2a} , như kết quả hình 10 có thể thấy rằng, sự biến dạng của dòng tải đã được khôi phục.

5.2 Kết quả thực nghiệm



Hình 11. Kết quả thực nghiệm dạng sóng ngõ ra của dòng điện (I_A, B, C) và điện áp pha (V_{AG}) trước và sau khi sửa lỗi S_{1a} .



Hình 12. Kết quả thực nghiệm dạng sóng ngõ ra của dòng điện (I_A, B, C) và điện áp pha (V_{AG}) trước và sau khi sửa lỗi S_{2a} .

Hình 11 và 12 từ trên xuống dưới dòng điện ngõ ra (I_A, B, C), điện áp pha ngõ ra V_{AG} . Dòng điện ngõ ra là 1.3A, điện áp ngõ ra là 50V. So sánh với kết quả mô phỏng, kết quả thực nghiệm nhỏ hơn bởi vì kết quả thực

nghiệm bị tổn thất do điện áp rơi trên các phần tử công suất.

Hình 11 và 12, sau khi áp dụng giải thuật chịu lỗi, các dạng sóng của dòng điện và điện áp đã được khôi phục như trạng thái hoạt động bình thường.

6 KẾT LUẬN

Bài báo này đã trình bày một mạng nguồn kháng qZS được kết nối với nghịch lưu ba bậc hình T. Bên cạnh các tính năng tăng, giảm áp (Buck-Boost) và đa bậc, cấu hình này còn thể hiện các đặc tính ứng dụng chịu lỗi. Thực tế, trong một số ứng dụng công nghiệp, khả năng chịu lỗi của bộ chuyển đổi điện tử công suất là rất quan trọng khi quan tâm đến tính khả dụng, an toàn và độ tin cậy của hệ thống.

Để khảo sát khả năng chịu lỗi của cấu hình qZST²I-UFM, các loại lỗi khác nhau đã được trình bày theo những phương pháp điều

khiển của nhóm nghiên cứu. Nhìn chung, mỗi loại lỗi hở mạch dẫn đến một mạch tương đương khác nhau.

LỜI CẢM ƠN

Bài báo này được thực hiện tại phòng thí nghiệm điện tử công suất nâng cao D405 với sự hỗ trợ của dự án KC186 của Trường Đại học Sư phạm Kỹ thuật Thành phố Hồ Chí Minh.

DANH MỤC TỪ VIẾT TẮT

3L	Three level
T ² I	T-Type inverter
qZS	Quasi-Z-Source
UFM	Under Fault Mode
PWM	Pulse width modulation
IGBT	Insulated Gate Bipolar Transistor
SPWM	Sine Pulse width modulation

TÀI LIỆU THAM KHẢO

- [1] Quách Thành Hải, Lê Huỳnh Lý, Đỗ Đức Trí, “Giải thuật điều chế sóng mang với đa sóng điều khiển cho nghịch lưu lai 5 bậc,” *Tạp chí Khoa học Giáo dục Kỹ thuật, Trường Đại học Sư Phạm Kỹ thuật*, số 41, Mar. 2017.
- [2] Lê Kim Anh, “Ứng dụng các bộ biến đổi điện tử công suất trong điều khiển nối lưới các nguồn phân tán,” *Tạp chí Khoa học Trường Đại học Cần Thơ*, số 28, Aug. 2013.
- [3] K. P. Rao, Dr S. Sao, Dr JBV Subrahmanyam, “development of A Grid Connected Inverter for Solar PV System with Energy Capture Improvement Based On Current Control Strategy,” *International Journal of Scientific and Research Publications*, vol 3, Issue 4, Apr. 2013.
- [4] U. M. Choi, F. Blaabjerg, and K. B. Lee, “Control strategy of two capacitor voltages for separate MPPTs in photovoltaic systems using neutral-point-clamped inverters”, *IEEE Trans. Ind Appl.*, vol 51, no. 4, pp. 3295-3303, July/Aug. 2015.
- [5] Nguyễn Minh Tâm, Đỗ Đức Trí, Hứa Duy Tiến, Trương Thị Bích Hà, “Cân bằng điện áp trên tụ cho nghịch lưu ba pha ba bậc NPC,” *Tạp chí Khoa học Giáo dục Kỹ thuật, Trường Đại học Sư Phạm Kỹ thuật*, số 39, Dec. 2016.
- [6] Lê Minh Phương, Lê Tấn Đại, Phạm Thị Xuân Hoa, “Giải thuật điều khiển mới chia công suất trong các bộ nghịch lưu song song khi tải phi tuyến”, *Science & Technology Development.*, vol 18, no.K2, May. 2015.
- [7] D. Mohan, X. Zhang, and G. H. B. Foo, “A simple duty cycle control strategy to reduce torque ripples and improve low-speed performance of a three-level inverter fed DTC IPMSM drive”, *IEEE Trans. Ind. Electron.*, vol 64, no. 4, pp. 2709-2721, Apr. 2017.
- [8] C. J. Gajanayake, D. M. Vilathgamuwa, P.C. Loh, R. Teodorescu, F. Blaabjerg, “Z-source-inverter-based flexible distributed generation system solution for grid power quality improvement,” *IEEE Trans. Energy Convers.*, vol. 24, no. 3, pp. 695-704, Sep. 2009.

- [9] C. J. Gajanayake, D. M. Vilathgamuwa, P. C. Loh, “Development of a comprehensive model and a multiloop controller for Z-source inverter DG systems,” *IEEE Trans. Power Electron.*, vol.22, no.4, pp. 1453-1463, Jul. 2007.
- [10] P. C. Loh, F. Gao, F. Blaabjerg, S. Y. C. Feng, and K. N. J. Soon, “Pulsewidth-modulated Z-source neutral-point-clamped inverter,” *IEEE Trans. Ind. Appl.*, vol. 43, no. 5, pp. 1295–1308, Sep./Oct. 2007.
- [11] Y. Song, B. Wang, “Survey on Reliability of Power Electronic Systems,” *IEEE Trans. Power Electron.*, vol. 28, no. 1, pp. 591-604, Jan. 2013.
- [12] H. Wang, M. Liserre, F. Blaabjerg, P. de Place Rimmen, J. B. Jacobsen, T. Kvisgaard, J. Landkildehus, “Transitioning to Physics-of-Failure as a Reliability Driver in Power Electronics,” *IEEE Journal of Emerging and Selected Topics in Power Electron.*, vol. 2, no. 1, pp. 97-114, Mar. 2014.
- [13] P. Lezana, J. Pou, T. A. Meynard, J. Rodriguez, S. Ceballos, and F. Richardeau, “Survey on fault operation on multilevel inverters,” *IEEE Trans. Ind. Electron.*, vol 57, no. 7, pp. 2207-2218, July. 2010.
- [14] V. Fernão Pires, Armando Cordeiro, Daniel Foito and J. F. Martins, “Quasi-Z-Source Inverter With a T-Type Converter in Normal and Failure Mode,” *IEEE Transactions on Power Electronics*, 2015.
- [15] S. Ceballos, J. Pou, J. Zaragoza, E. Robles and etc, “Fault-tolerant neutral-point-clamped converter solutions based on including a fourth resonant leg,” *IEEE Trans. Ind. Electron.*, vol. 58, no. 6, pp. 2293-2303, Jun. 2011.
- [16] S. Xu, J. Zhang, J. Hang, “Investigation of a fault-tolerant three-level T-type inverter,” *IEEE Trans. Ind. Appl.*, vol. 53, no. 5, pp. 4613–4623, Sep./Oct. 2017.

Tác giả chịu trách nhiệm bài viết:

Đỗ Đức Trí

Trường Đại học Sư phạm Kỹ thuật TP.HCM

Email: tridd@hcmute.edu.vn