

BỘ GIẢI ĐIỀU CHẾ GFSK 2MHz TÍCH HỢP HOÀN TOÀN A 2MHz GFSK INTEGRATED MODULATOR

Võ Tuấn Nam, Đoàn Duy, Hồ Quang Tây
Trung tâm nghiên cứu và đào tạo thiết kế vi mạch - ICDREC

TÓM TẮT

Bài báo trình bày bộ giải điều chế khóa dịch tần số với phổ được định dạng bởi bộ lọc Gauss (GFSK). Bộ giải điều chế này được thiết kế dành cho máy thu cao tần tại 433 MHz với tín hiệu trung tần dạng đơn cực tại 2 MHz. Để giảm công suất tiêu thụ, cấu trúc giải điều chế đơn kênh dựa trên các điểm cắt không được lựa chọn. Mạch được thực hiện trên công nghệ 130 nm CMOS của GLOBALFOUNDRIES. Thiết kế có khả năng phục hồi dữ liệu gốc với tốc độ lên đến 120 Kbps từ tín hiệu trung tần GFSK 2 MHz với độ lệch tần ± 100 kHz. Mạch tiêu thụ dòng 4,5 mA từ nguồn cung cấp 3,3 V và có diện tích đế bán dẫn là 0,687 mm² (1239 um x 555 um).

ABSTRACT

An efficient mixed-mode Gaussian Frequency-Shift Keying demodulator is presented. The demodulator was designed for 433-MHz receiver in which the RF signal was down converted to 2-MHz single-ended IF signal before being put in Gaussian Frequency-Shift Keying demodulator's input. Single-channel demodulation with zero-crossing detection structure was chosen for low-power demodulation. The circuit was designed in 130 nm CMOS process of GLOBALFOUNDRIES. The demodulator is able to recover 120Kbps input data from a 2MHz GFSK signal with frequency deviation of ± 100 KHz. It consumes a 4.5mA current from 3.3V power supply and occupies a silicon area of 0.687 mm² (1239 um x 555 um).

Từ khóa: Gaussian Frequency-Shift Keying demodulator, zero-crossing detector, shape keeping one shot, Sallen-Key Butterworth low pass filter, two-stage op-amp.

I. GIỚI THIỆU

Trong những năm gần đây, ngành thông tin liên lạc đã và đang có những nhu cầu lớn về máy thu phát vô tuyến công suất thấp, giá thành thấp, hoạt động trong băng tần ISM (Industrial, Scientific and Medical) và SRD (Short Range Device). Do đó, Trung tâm Nghiên cứu và Đào Tạo Thiết kế Vi mạch trực thuộc Đại Học Quốc Gia TP. HCM đã xây dựng kế hoạch phát triển một chip thu phát cao tần tại tần số 433 MHz (ISM) vốn sử dụng kỹ thuật điều chế nhị phân FSK/GFSK cho dữ liệu có tốc độ 120 Kbps. ICDREC chọn bộ thu phát tại 433 MHz vì một số lý do (1) đây là kênh tần số không cần xin phép (cục vô tuyến điện) khi sử dụng, (2) vùng tần số 433 MHz tương đối sạch, ít thiết bị sử dụng tần số này tại Việt Nam. Bài báo này trình

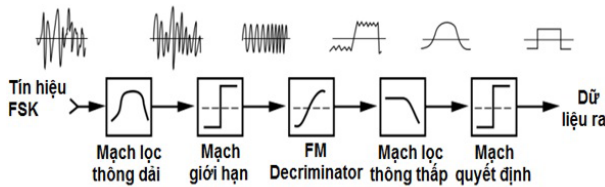
bày bộ giải điều chế được dùng trong chip thu này. Bộ giải điều chế GFSK này làm việc với tín hiệu ngõ vào GFSK 2 MHz, độ lệch tần ± 100 kHz, mang dữ liệu số ở tốc độ 120 Kbps.

II. GIẢI ĐIỀU CHẾ GFSK

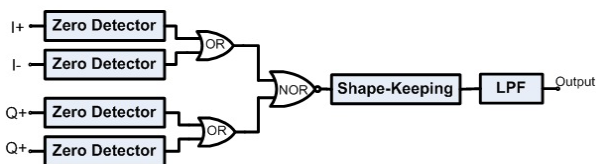
Các phương pháp giải điều chế cho GFSK có thể được chia thành 2 nhóm chính: giải điều chế dựa trên tách sóng FM và giải điều chế sử dụng bộ lọc [3]. Do yêu cầu công suất thấp và giá thành thấp, bộ giải điều chế dựa trên tách sóng FM cho chip thu phát cao tần 433 MHz được lựa chọn. Sơ đồ khối chức năng của bộ giải điều chế dựa trên tách sóng FM được trình bày trong hình 1 [3].

Trong cấu hình này, mạch discriminator là trái tim của hệ thống. Đối với các ứng dụng giá

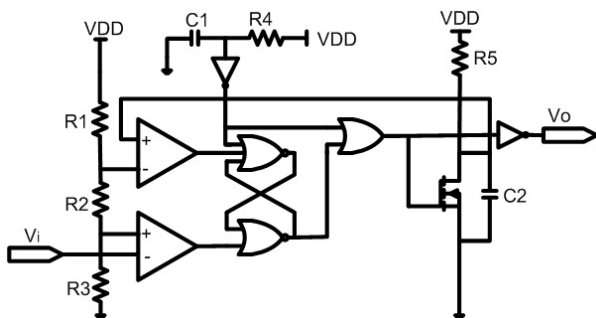
thành thấp và công suất thấp, chúng ta có thể sử dụng mạch discriminator dựa trên mạch phát hiện điểm cắt không [4], như minh họa trong hình 2. Hai ngõ vào kênh I và Q trong hình 2 là ngõ ra của bộ giới hạn. Mạch đa hài một trạng thái bền được sử dụng làm mạch phát hiện điểm cắt không (zero-crossing detection, ZD). Các mạch ZD sẽ tìm và tạo ra một xung hẹp tại mỗi điểm cắt. Ngõ ra của 4 mạch ZD được tổ hợp lại với nhau nhờ vào các cổng OR và NOR. Sự biến thiên của tiến trình (process) và vấn đề mismatch giữa các linh kiện có thể làm cho độ rộng xung của các mạch ZD khác nhau là khác nhau; Điều này sẽ ảnh hưởng xấu đến BER. Để loại bỏ sự biến thiên độ rộng xung, mạch đa hài một trạng thái bền khác được sử dụng để định dạng lại các xung này; Mạch này được gọi là mạch định dạng xung (shape keeping one-shot, SK one-shot) với sơ đồ khối trong hình 3. Mạch SK one-shot tạo ra một chuỗi xung có độ rộng xung bằng nhau.



Hình 1. Bộ giải điều chế dựa trên tách sóng FM.



Hình 2. Sơ đồ khối của discriminator [4].



Hình 3. Shape keeping one-shot [4].

Tổng quan về các công trình khoa học liên quan

Tài liệu [4] trình bày một bộ giải điều chế GFSK có chức năng khử lệch tần (frequency offset) dùng cho máy thu Bluetooth dạng low-IF. Thiết kế này được chế tạo bằng tiến trình CMOS chuẩn 0,35 μm của TSMC, tiêu thụ dòng điện 3 mA với nguồn cung cấp 3 V, và chiếm diện tích 0,7 mm^2 .

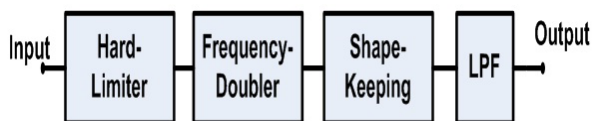
Tài liệu [7] trình bày bộ giải điều chế GFSK 2 MHz, nguồn cung cấp 1,8 V, dòng điện 7 mA với tốc độ dữ liệu 1 Mbps dùng cho hệ thống thông tin tầm ngắn. Bộ giải điều chế gồm bộ tiền lọc Butterworth bậc 5 với băng thông 4 MHz, bộ hạn chế 7 tầng, mạng dịch pha Bessel bậc 4, bộ hậu lọc Butterworth bậc 4 với băng thông 800 kHz, và mạch differentiator-based bit discriminator. Mạch được thực thi bằng công nghệ CMOS 0,18 μm , sử dụng nguồn cung cấp 1,8 V, và làm việc với tín hiệu GFSK 2 MHz, tốc độ dữ liệu 1 Mbps, độ lệch tần 160 kHz.

Tài liệu [8] trình bày một bộ giải điều chế GFSK công suất cực thấp với khả năng khử DC offset và frequency offset dùng cho ứng dụng wireless body area network (WBAN). Bộ giải điều chế này sử dụng một bộ chuyển đổi tương tự-số mà tác giả gọi là multi-threshold phase domain analog to digital converter (PDADC) để cải thiện độ chính xác của mạch phát hiện điểm cắt không.

III. BỘ GIẢI ĐIỀU CHẾ GFSK ĐỀ XUẤT

Chúng tôi đề xuất thiết kế một bộ giải điều chế dựa trên [4]. Như trình bày trong hình 4, đầu tiên tín hiệu GFSK được đưa qua mạch giới hạn nhằm chuyển đổi tín hiệu ngõ vào thành một chuỗi xung điều chế tần số. Sau đó chuỗi xung này được cho qua mạch nhân đôi tần số; Mạch đóng vai trò mạch phát hiện điểm cắt không. Mỗi khi xuất hiện cạnh lên và cạnh xuống ở chuỗi xung ngõ vào, mạch nhân đôi tần số sẽ tạo ra một xung hẹp. Mạch này được sử dụng nhằm tăng tần số chuỗi xung ngõ ra, giúp cho đặc tả của bộ lọc thông ở cuối sơ đồ trở nên đơn giản hơn và có cấu hình bậc thấp hơn. Mạch định dạng xung được đặt giữa mạch nhân đôi

tần số và LPF nhằm cố định độ rộng xung của chuỗi xung tại ngõ ra mạch nhân tần số.



Hình 4. Sơ đồ khối của bộ giải điều chế GFSK đề xuất.

A. Bộ giới hạn

Bộ giới hạn là tổ hợp của bộ so sánh và mạch tích phân RC như trình bày trong hình 5. Bộ tích phân có chức năng tìm mức DC của tín hiệu ngõ vào. Kết quả mô phỏng của bộ giới hạn với tín hiệu ngõ vào có tần số 2 MHz và biên độ 2 mV được trình bày trong hình 6.

B. Bộ nhân đôi tần số

Bộ nhân đôi tần số là tổ hợp gồm một bộ tích phân RC, một bộ khuếch đại cực nguồn chung, một cổng đảo, và hai cổng truyền (transmission gate) như trình bày trong hình 7. Trong hình 8, chúng ta sẽ thấy rằng bộ nhân đôi tần số này tạo ra một xung hẹp tại mỗi cạnh lên và xuống của xung ngõ vào.

C. Mạch định dạng xung kiểu đa hài một trạng thái bền

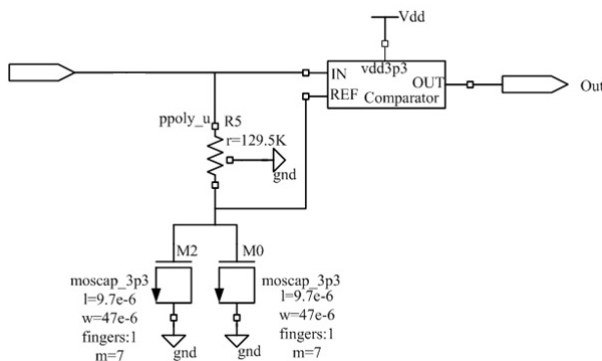
Mạch định dạng xung đề xuất tương tự như hình 3 [4], ngoại trừ việc thay R5 bằng một nguồn dòng và áp tham chiếu cho mạch so sánh 2 lấy từ một mạch tạo áp tham chiếu có hệ số nhiệt âm như trình bày trong hình 9. Nguồn dòng được sử dụng để ổn định hóa thời hằng trên nhánh tụ C2 trong khi mạch tạo áp tham chiếu có hệ số nhiệt âm nhằm thực hiện chức năng bù nhiệt cho mạch.

Mạch này cần tạo ra xung có độ rộng ổn định. Trong đó, độ rộng xung được quyết định bởi thời hằng của R5 và C2 trong [4]. Nhưng với linh kiện on-chip vốn có độ biến thiên lớn theo tiến trình và nhiệt độ, sai số thời hằng này lên đến 40%. Vì thế, nhóm tác giả thay điện trở này bằng một nguồn dòng, giúp cho thời hằng này ổn định hơn.

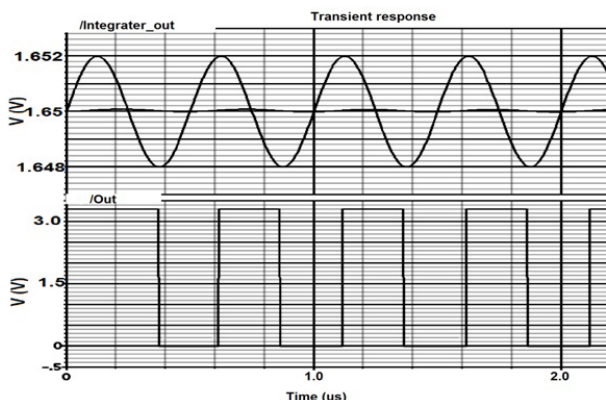
Mạch tạo áp tham chiếu có hệ số nhiệt âm có tác dụng bù lại sự biến thiên theo nhiệt độ của toàn mạch.

Nguồn dòng tham chiếu sử dụng kiến trúc theo đề xuất của H. Oguey và D. Aebischer [5]. Sơ đồ nguyên lý của nguồn dòng này được trình bày trong hình 10. Nó tạo dòng tham chiếu 62uA trên nhánh tụ C2.

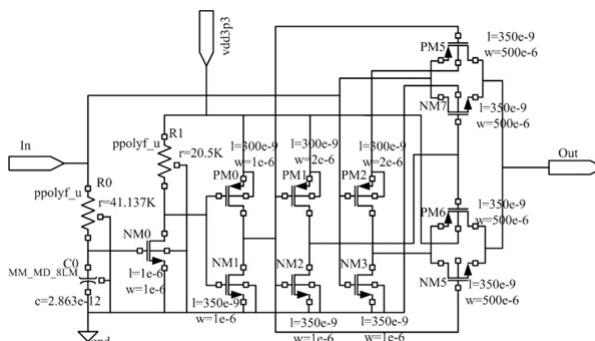
Độ rộng xung tại ngõ ra của mạch được quyết định bởi thời gian nạp xả trên tụ C2. Thời gian này lại được quyết định bởi giá trị của C2 và giá trị nguồn dòng. Với giá trị tụ C2 chọn trước như trong mạch, dòng 62 uA tạo ra độ rộng xung phù hợp cho bộ giải điều chế.



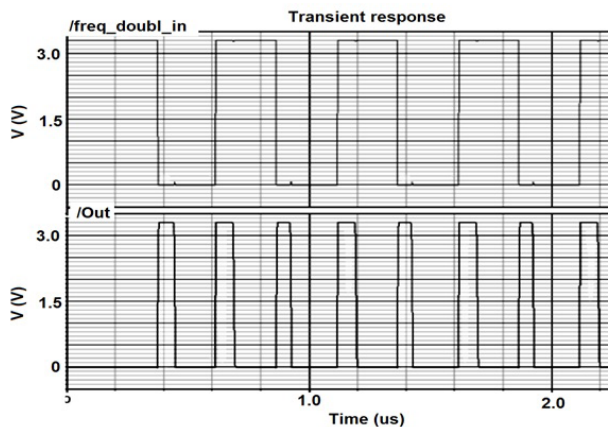
Hình 5. Bộ giới hạn.



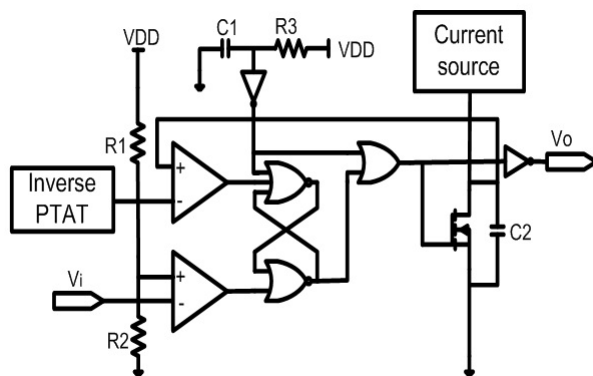
Hình 6. Các dạng sóng của bộ giới hạn.



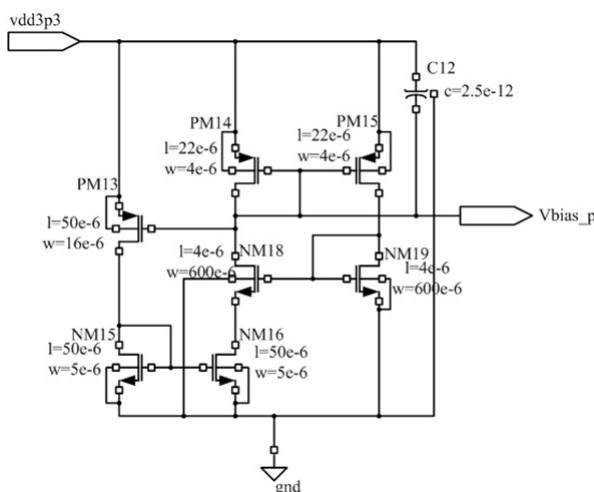
Hình 7. Sơ đồ nguyên lý mạch nhân tần.



Hình 8. Dạng sóng trên mạch nhân đôi tần số.



Hình 9. Mạch định dạng xung.



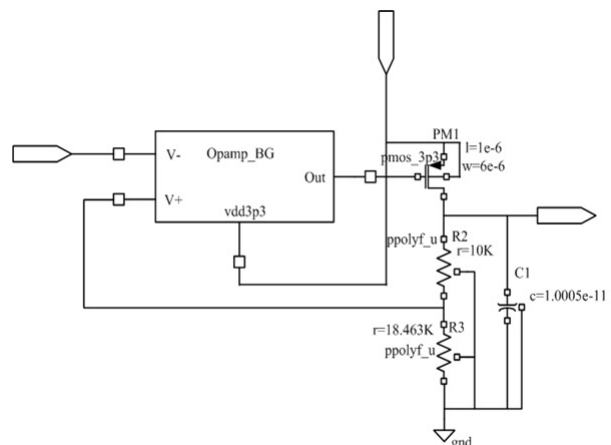
Hình 10. Nguồn dòng Oguey-Aebischer.

Điện áp có hệ số nhiệt âm $-1,88\text{mV}/0\text{C}$ vốn thực hiện chức năng bù nhiệt cho bộ giải điều chế GFSK được hình thành từ cấu trúc bộ ổn áp có rơi áp thấp (low-dropout regulator, LDO). LDO và các mạch con của nó được trình bày trong hình từ 11 và 12. Trong hình 14, chúng ta sẽ thấy rằng điện áp có hệ số nhiệt âm này thay đổi tuyến tính một lượng 237mV trên khoảng nhiệt độ từ $-40\text{ }0\text{C}$ đến $85\text{ }0\text{C}$, tương đương $-1,88\text{mV}/0\text{C}$.

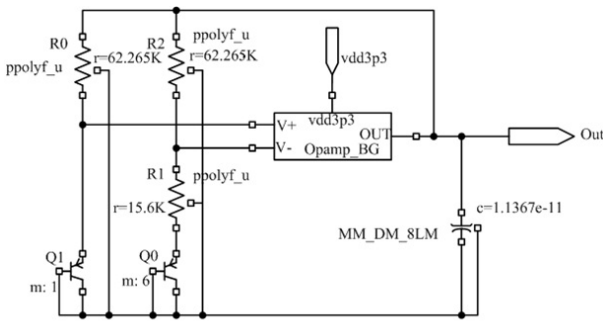
D. Bộ lọc thông thấp

Nhờ vào bộ nhân đôi tần số, chúng ta có thể sử dụng bộ lọc thông thấp Butterworth bậc 3 để lấy trung bình công suất của chuỗi xung ngõ vào. Bộ lọc thông thấp này được sử dụng để loại bỏ các thành phần tần số lớn hơn tốc độ baud của dữ liệu băng gốc. Do đó, nếu tần số của chuỗi xung lớn thì chúng ta không cần đến một bộ lọc có độ dốc lớn (tức là băng tần quá độ hẹp) và vì vậy giảm được bậc bộ lọc. Tuy nhiên, cũng không thể tăng tần số chuỗi xung quá cao bởi vì tốc độ chuỗi xung càng cao thì mạch định dạng xung càng phức tạp.

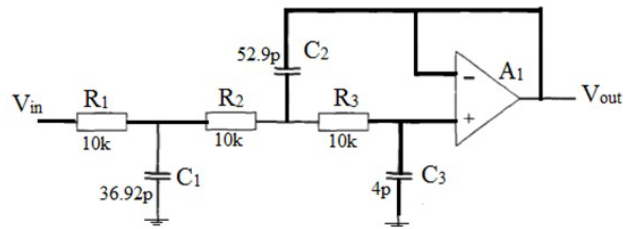
LPF Butterworth bậc 3 được chọn theo kiến trúc Sallen-Key[9] do đáp ứng tần số dải thông của nó phẳng trong khi mạch thiết kế lại đơn giản. Hình 13 và 17 lần lượt là sơ đồ nguyên lý và kết quả mô phỏng của mạch LPF Butterworth bậc 3.



Hình 11. Mạch tạo áp tham chiếu có hệ số nhiệt âm $-1,88\text{mV}/0\text{C}$.



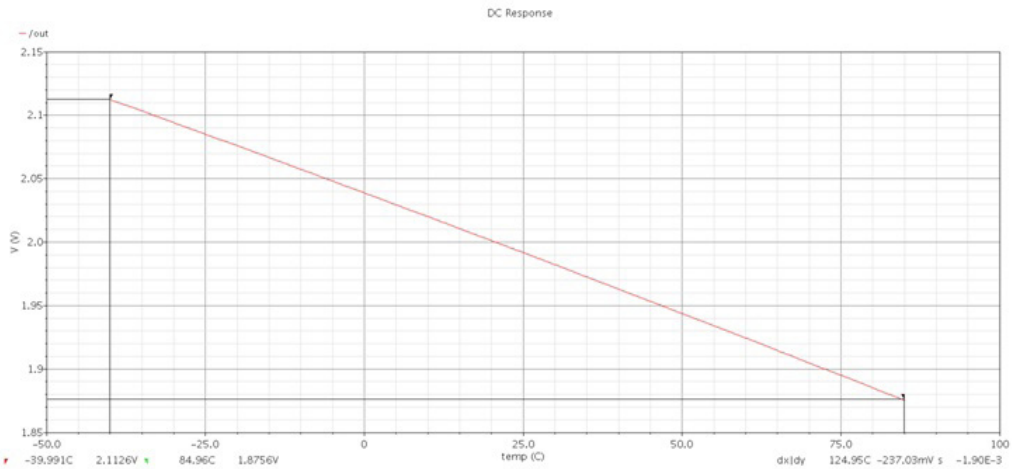
Hình 12. Mạch Band-gap.



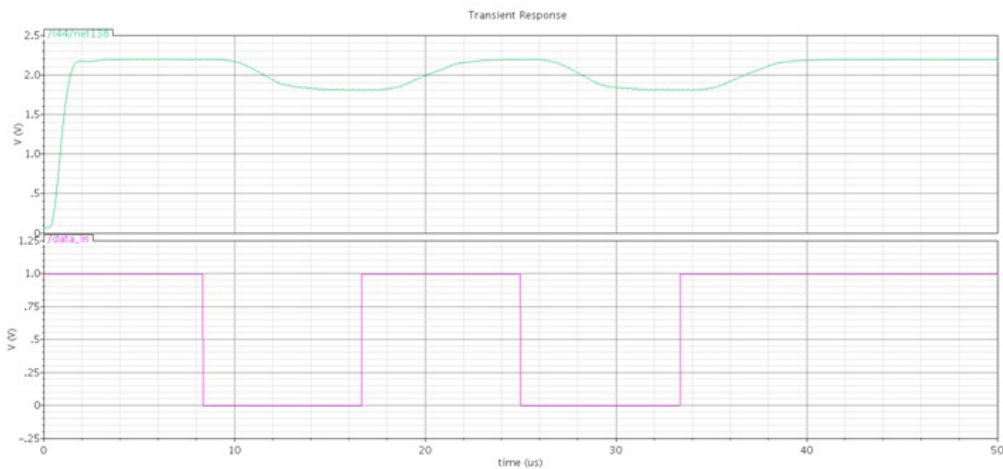
Hình 13. LPF Butterworth bậc 3 Sallen-Key.

Lý do chọn LPF Butterworth bậc 3 như sau (bằng cách so sánh Butterworth với Chebyshev). Ưu điểm của Butterworth là (1) đáp ứng dải thông phẳng, (2) đáp ứng xung tốt hơn so với Chebyshev. Nhược điểm của Butterworth là (3)

đáp ứng xung có overshoot và ringing. Ưu điểm của Chebyshev là (4) đoạn đáp ứng quá độ ngắn hơn. Nhược điểm của Chebyshev là (5) có gợn sóng ở dải thông, (6) đáp ứng xung có ringing nhiều hơn.



Hình 14. Điện áp có hệ số nhiệt âm $-1,88mV/0C$.



Hình 15. Dạng sóng tại ngõ ra của LPF (hình trên) và dữ liệu tương ứng (hình dưới).

Trong bộ giải điều chế GFSK này, tín hiệu ngõ vào của bộ lọc là một chuỗi xung, trong đó mỗi xung có độ rộng bằng nhau nhưng mật độ xung thay đổi theo dữ liệu. Như vậy, tính chất (1), (2), và (4) là cần thiết. Nhưng (4) có thể được bù nhờ vào bộ nhân tần số đặt ở trước bộ lọc này. Vì vậy, chúng tôi chọn loại bộ lọc Butterworth.

Chúng tôi chọn bậc bộ lọc bằng 3 vì hai nguyên nhân chủ yếu sau:

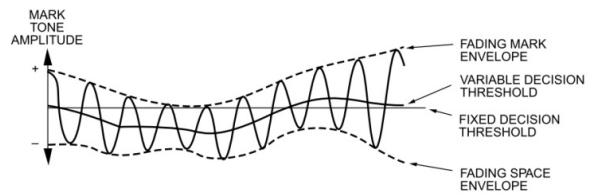
+ Diện tích layout: Do tần số cắt của bộ lọc tương đối thấp (400 kHz) dẫn đến cần tụ điện on-chip có giá trị lớn làm cho diện tích layout của bộ lọc lớn. Vì vậy hạn chế bậc bộ lọc giúp giảm diện tích rất nhiều.

+ Chuỗi xung ngõ vào có phổ tập trung tại DC, 2 MHz, và các hài bậc lẻ của chuỗi xung (6, 10, 14 MHz, ...). Bộ lọc Butterworth bậc 3 đã loại bỏ khá tốt các thành phần lớn hơn 2 MHz.

Dùng hòa giữa 2 yếu tố diện tích với hiệu năng, Butterworth bậc 3 được chọn.

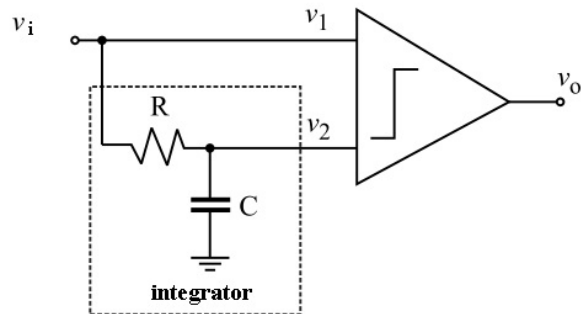
E. Mạch quyết định

Mạch quyết định đơn giản nhất là một bộ so sánh vốn tạo ra nhị phân 1 nếu điện áp ngõ vào lớn hơn một ngưỡng định trước và ngược lại tạo nhị phân 0. Nếu kênh truyền bị ảnh hưởng của fading chọn lọc tần số, chúng ta cần đến một mạch tạo ngưỡng quyết định thích nghi để đạt được sự giải điều chế tốt hơn như trình bày trong hình 16.



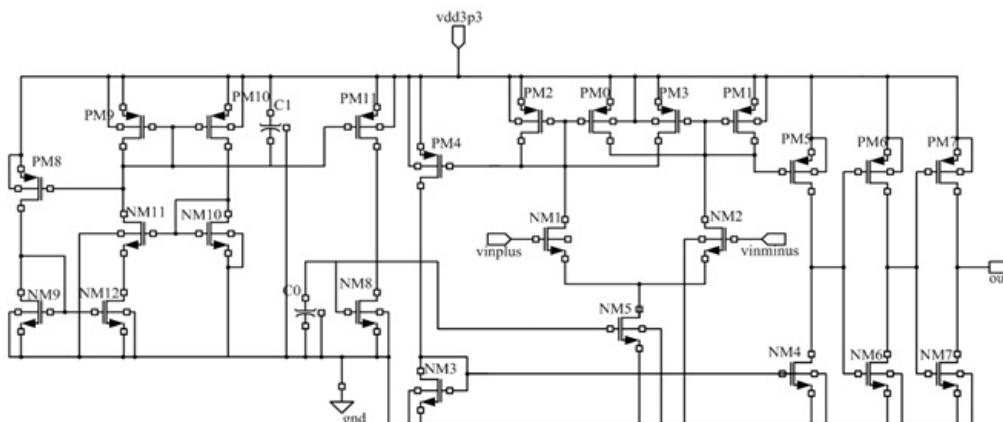
Hình 16. Ngưỡng cho mạch quyết định

Hình 17 trình bày một mạch quyết định vốn được cấu thành từ một bộ so sánh và mạch tạo điện áp ngưỡng với ngưỡng là giá trị trung bình của chính ngõ vào. Mạch tạo điện áp ngưỡng là một bộ tích phân RC trong đó thời hằng của nó được quyết định theo tốc độ dữ liệu.



Hình 17. Mạch quyết định.

Mặc dù đã bị nén khá nhiều nhưng các thành phần tần số cao của chuỗi xung tại ngõ ra của LPF vẫn còn ở mức độ đáng kể. Những gợn sóng tần số cao này có thể tạo ra những xung động không chính xác tại ngõ ra bộ so sánh. Bộ so sánh với tính năng hysteresis có thể loại bỏ một cách hiệu quả các xung động này. Bộ so sánh trong hình 18 vốn được đề xuất bởi Allstot [6] được chọn cho mạch quyết định của chúng tôi.

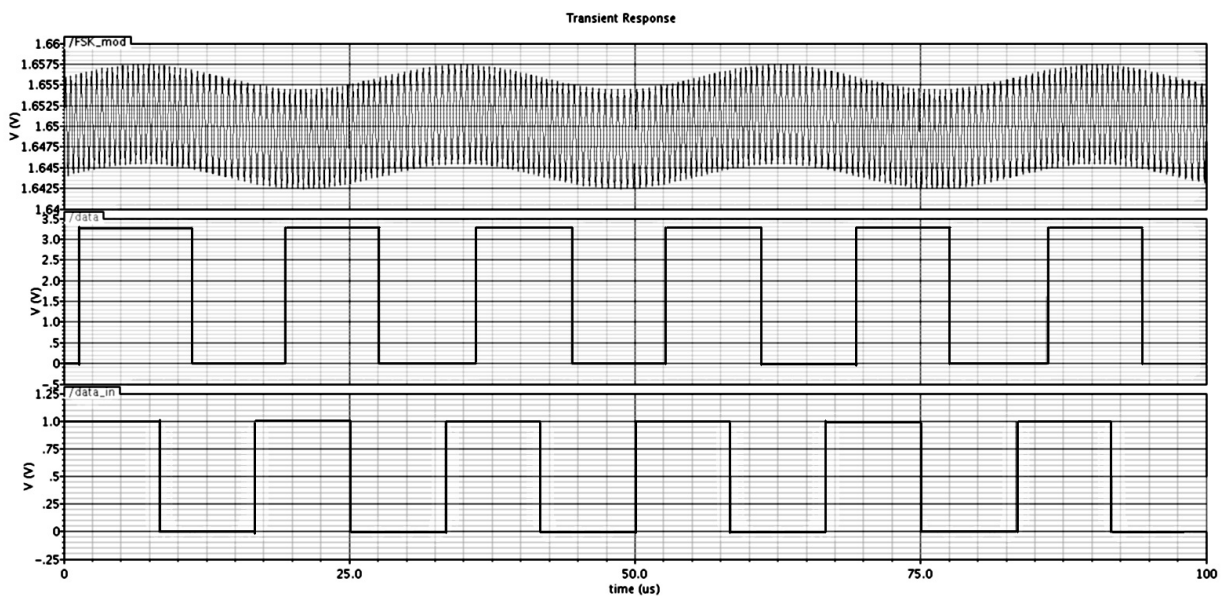


Hình 18. Sơ đồ nguyên lý của bộ so sánh có hysteresis được đề xuất bởi Allstot [6].

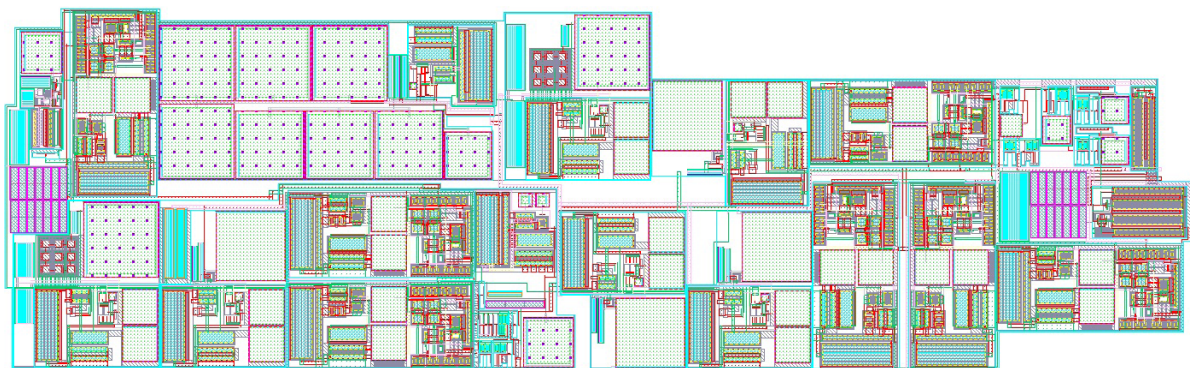
IV. KẾT QUẢ MÔ PHỎNG VÀ LAYOUT

Bộ giải điều chế GFSK được thiết kế trên công nghệ 130 nm CMOS của GLOBALFOUNDRIES. Hiệu năng của bộ giải điều chế này được mô phỏng bằng cách đưa tín hiệu điều chế GFSK 2MHz bị ảnh hưởng của fading vốn được mô hình hóa bằng tín hiệu sin 36 KHz. Tín hiệu GFSK này mang dữ liệu số 120Kbps, có độ lệch tần ± 100 KHz và biên độ 6 mV. Bộ giải điều chế này có thể tách sóng một cách chính xác như minh họa trong hình 19.

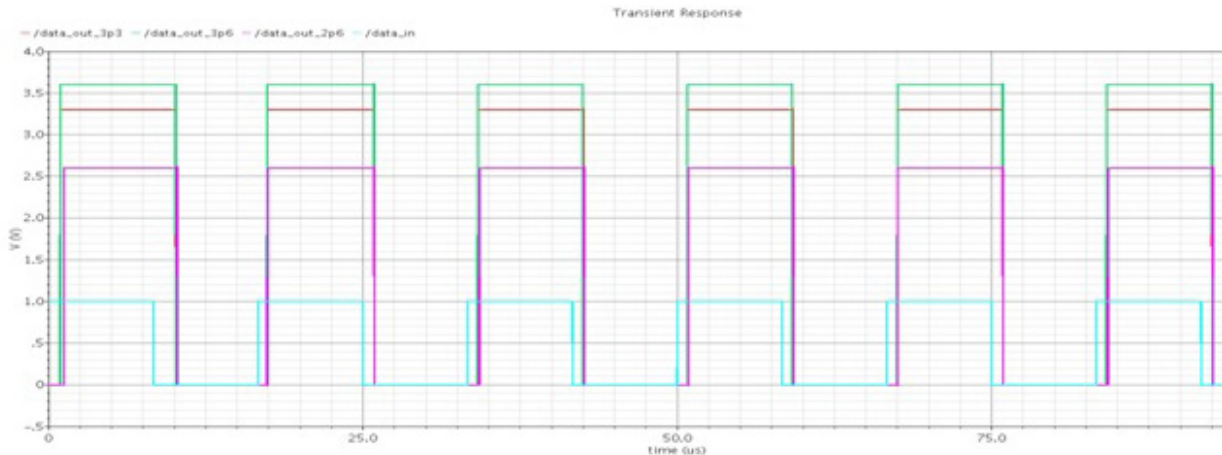
Ngoài ra, khi điện áp nguồn cung cấp thay đổi từ 2,6 V đến 3,6 V, mạch vẫn thực hiện giải điều chế chính xác như trình bày trong hình 21. Đối với sự biến thiên của tiến trình và nhiệt độ (từ -40 đến 85 độ C), kết quả giải điều chế vẫn chính xác như trình bày trong hình 22. Layout của mạch này được trình bày trong hình 20. Diện tích trên đế bán dẫn là 0,687 mm². Theo như kết quả so sánh trong bảng 1, thiết kế đề xuất có diện tích tối ưu hơn và công suất tiêu thụ cũng tương đương với các thiết kế đã công bố.



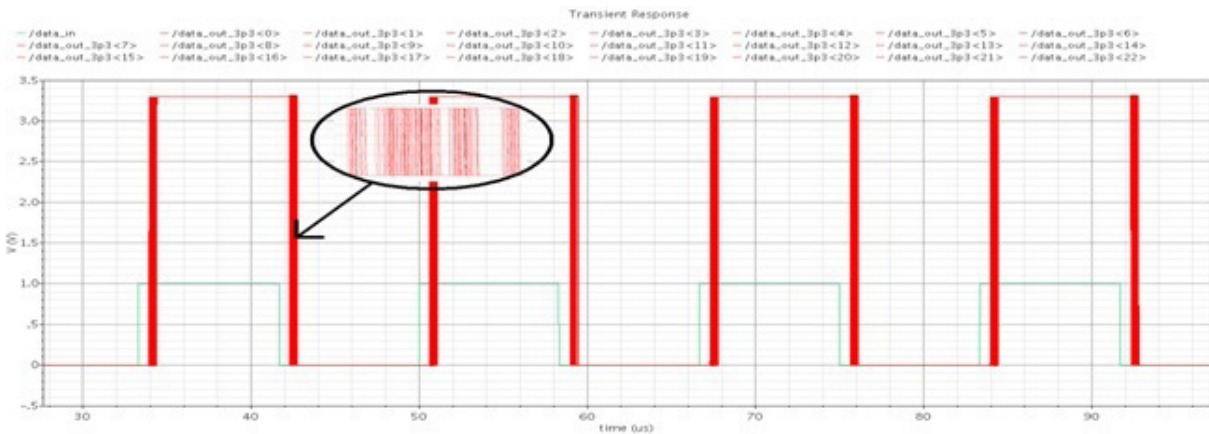
Hình 19. Dạng sóng của tín hiệu GFSK tại trung tần máy thu, dữ liệu bặng gốc, và dữ liệu giải điều chế.



Hình 20. Layout phân lõi của mạch giải điều chế GFSK đề xuất.



Hình 21: Kết quả mô phỏng bộ giải điều chế khi điện áp nguồn cung cấp cho mạch lần lượt là 3,3 V, 3,6 V và 2,6 V.



Hình 22: Kết quả mô phỏng dữ liệu ngõ ra theo sự biến thiên của tiến trình và nhiệt độ. Nhóm tác giả thực hiện tổng cộng 285 corner.

Bảng 2: So sánh đề xuất của nhóm tác giả với [4]

Thông số	Đề xuất	[4]	[7]	[8]
Tần số sóng mang GFSK	2 MHz	2 MHz	2 MHz	1 đến 4 MHz
Diện tích	0,687 mm ²	0,7 mm ²	--	0,11 mm ²
Nguồn cung cấp	3,3 V	3 V	1,8 V	1,8 V
Dòng tiêu thụ	4,5 mA	3 mA	7 mA	0,35 mA
Độ lệch tần của GFSK	100 kHz	100 kHz	160 kHz	200 kHz

V. KẾT LUẬN

Bài báo giới thiệu một thiết kế bộ giải điều chế GFSK công suất thấp, không sử dụng linh kiện ngoài dành cho chip thu phát 433 MHz. Bộ giải điều chế này làm việc với ngõ vào là tín hiệu GFSK 2 MHz, độ lệch tần ± 100 kHz, mang dữ liệu số ở tốc độ 120 Kbps. Mạch hoạt động ổn định dưới các ảnh hưởng của tiến trình, điện áp nguồn cung cấp từ 2,6 đến 3,6 V, và khoảng nhiệt độ -400C đến 850C. Với việc cấu thành từ một bộ so sánh có hysteresis và ngưỡng so sánh thích nghi, mạch quyết định giúp chống lại ảnh hưởng của fading chọn lọc tần số. Đề xuất của nhóm tác giả dựa trên [4] với 2 thay đổi quan trọng. Thứ nhất, nhóm sử dụng kỹ thuật tách

sóng dựa trên mật độ xung và không phụ thuộc vào vị trí xung. Từ đó, thiết kế chỉ sử dụng kênh đơn, thay vì kênh cầu phương IQ, giúp đơn giản hóa hệ thống trong khi hiệu năng của thiết kế vẫn được đảm bảo. Thứ hai, nhóm sử dụng một

nguồn dòng thay cho R5 [4] và sử dụng mạch tạo điện áp tham chiếu với hệ số nhiệt âm phù hợp nhằm bù trừ lại ảnh hưởng của nhiệt độ và giảm ảnh hưởng của sai lệch tiến trình lên hệ thống.

LỜI CẢM ƠN

Chúng tôi xin chân thành cảm ơn sự cấp phép của “Đại Học Quốc Gia Thành Phố Hồ Chí Minh” để chúng tôi thực hiện đề tài mang mã số: B2011-40-04.

TÀI LIỆU THAM KHẢO

- [1] K. M. Virk, *Design of an Integrated GFSK Demodulator for a Bluetooth Receiver*, project report, Informatics & Mathematical Modeling, Technical University of Denmark, LyngBy, Denmark, 2001.
- [2] J.R. Carson, *Notes on the theory of modulation*, Proc. IRE, vol. 10, no. 1 (Feb. 1922), pp. 57-64.
- [3] Bob Watson, *FSK: Signals and Demodulation*, The Communications Edge, Vol. 7 No.5, 1980.
- [4] C. Xin, B. Xia, W. Sheng, A. Y. Valero-Lopez, E. Sanchez-Sinencio, *A Mixed-mode IF GFSK Demodulator for Bluetooth*, Proc. ISCAS (3), 2002, pp.457-460.
- [5] H.J. Oguey and D. Aebischer, *CMOS current reference without resistance*, IEEE Journal of Solid State Circuits 32, 1132-1135, 1997.
- [6] A. Allstot, *A precision variable-supply CMOS comparator*, IEEE J. Solid-State Circuits, 17(6):1080–1087, December 1982.
- [7] JinKeYao, Baoyong Chi, Zhihua Wang, *A 7mA-1.8V, 2MHz GFSK analog demodulator with 1Mbps data rate*, Solid-State Circuits Conference, 2007. ASSCC '07. IEEE Asian.
- [8] Han, D.; Yuanjin Zheng, *An ultra low power GFSK demodulator for wireless body area network*, Solid-State Circuits Conference, 2008. ESSCIRC 2008. 34th European.
- [9] Analysis of the Sallen-Key Architecture, Application Report, Texax Instrument, 2002.