

ỨNG DỤNG FPGA ĐIỀU KHIỂN VECTOR KHÔNG GIAN CHO AC-AC MATRIX CONVERTER 3 PHA

FPGA BASED SVPWM CONTROLLER FOR THREE PHASE AC-AC MATRIX CONVERTER

KS. Dương Hữu Trí,
PGS.TS. Nguyễn Văn Nho,
Đại Học Bách Khoa TP.HCM

TÓM TẮT

Bài báo này trình bày một giải thuật điều khiển PWM cho bộ chuyển đổi nguồn 3 pha AC-AC matrix converter với dòng đầu vào, áp đầu ra có dạng sin. Giải thuật được phát triển dựa trên kỹ thuật điều chế vectơ không gian (SVPWM). Giải thuật đạt được tỉ số điều chế cực đại 0.866 và hệ số công suất đầu vào bằng 1. Kỹ thuật này được kiểm chứng thông qua kết quả mô phỏng trên phần mềm Matlab/Simulink và thực nghiệm trên Card FPGA Spartan 3E với chuyển mạch bốn bước.

Từ khoá: Matrix converter, space vector control, unity power factor.

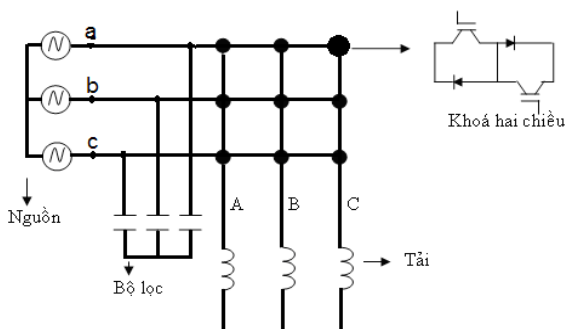
ABSTRACT

This paper presents a PWM control algorithm for three-phase AC-AC matrix converter with sinusoidal input/ output waveforms. The algorithm was based on technical space vector PWM (SVPWM) which achieved the maximum modulation ratio of 0.866 and unity input power factor. This technique is verified through simulation results using Matlab/Simulink software and experimental results using the Spartan 3E FPGA card with the four-step switching algorithm.

Key words: Matrix converter, space vector control, unity power factor.

I. GIỚI THIỆU

Matrix converter là bộ chuyển đổi nguồn công suất trực tiếp có thể thay đổi điện áp và tần số đầu ra theo mong muốn và điều chỉnh hệ số công suất đầu vào bằng 1 mà không phụ thuộc tải. Cấu tạo của nó gồm các dây khoá bán dẫn hai chiều, được kết nối theo dạng ma trận $m \times n$ trong đó m là số pha nguồn và n là số pha tải được kết nối trực tiếp mà không qua thành phần trung gian là tụ DC, hình 1 thể hiện một mô hình đơn giản của matrix converter 3x3.



Những thuận lợi chính của nó so với bộ nghịch lưu áp truyền thống cùng bậc là.

- Không có thành phần tụ DC làm trung gian,
- Cung cấp cấp công suất trực tiếp từ nguồn đến tải,
- Hệ số công suất điều chỉnh được,

Matrix converter được Venturini đề xuất vào đầu những năm 80 [1]. Tuy nhiên nó chỉ đạt được tỉ số điều chế điện áp là 0.5, sau đó nó được cải tiến bằng cách thêm thành phần hài bậc 3 vào thành phần hài cơ bản để nâng tỉ số điều chế lớn nhất bằng 0.866 [2]. Tuy nhiên, phương pháp này chỉ áp dụng trong điều kiện nguồn cân bằng. Các phương pháp ra đời tiếp theo là kỹ thuật điều chế vectơ

Hình 1: Sơ đồ đơn giản của matrix converter

không gian (SVPWM) và điều chế sóng mang áp dụng.

Cấu hình bộ matrix converter được chia làm 2 loại là trực tiếp và gián tiếp. Trong nghiên cứu này nói về phương pháp trực tiếp sử dụng kỹ thuật điều chế vectơ không gian (SVPWM), nó để thực hiện điều chế điện áp ngõ ra và dòng vào theo dạng sin mong muốn và đạt tỉ số điều chế lớn nhất là 0.866. Đặc biệt là điều chỉnh được hệ số công suất đầu vào.

Quá trình mô phỏng giải thuật được thực hiện trên phần mềm Matlab/Simulink và phần cứng được thực hiện với sự hỗ trợ của Card FPGA Spartan 3E.

II. GIẢI THUẬT SVPWM

SVPWM là kỹ thuật điều khiển được áp dụng rộng rãi trong điều khiển thiết bị biến đổi công suất. Kỹ thuật SVPWM trong bộ matrix converter cho phép tạo ra vectơ điện áp đầu ra và dòng vào mong muốn từ vectơ điện áp đầu vào và dòng điện đầu ra.

Với 9 khoá hai chiều, có thể phối hợp tổng cộng 2^9 trạng thái đóng cắt của bộ Matrix conveter. Để có thể sử dụng, các trạng thái đóng cắt phải thoả mãn hai tiêu chí cơ bản: a) để đảm bảo nguồn vào không bị ngắn mạch tại một thời điểm, có tối đa 1 pha nguồn nối thông đến một công ngõ ra bộ matrix converter, b) dòng điện ra không được phép hở mạch. Từ những qui tắc trên thì bộ matrix converter 3×3 có tổng cộng 27 trạng thái phối hợp đóng cắt. Trong số 21/27 trạng thái sử dụng được, thì có 18 trạng thái vectơ động được ký hiệu từ $\pm 1, \dots, \pm 9$ và 3 trạng thái vectơ không ký hiệu 0a, 0b, 0c (trong bảng 1). Sáu trạng thái còn lại không sử dụng, vì các trạng thái này không kiểm soát được hoàn toàn. Chúng tạo ra điện áp ngõ ra và dòng vào có góc pha phụ thuộc vào góc pha của áp vào và dòng ra của hệ thống. 21 trạng thái bao gồm vectơ dòng điện vào và vectơ điện áp ra sẽ được trình bày trong hình 2 và hình 3.

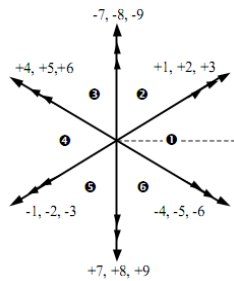
Nguyên lý hoạt động của giải thuật dựa trên việc chọn 4 vectơ động trong một chu kỳ đóng cắt T_s , vectơ 0 dùng để phối hợp đệm.

Xét hình 4 và hình 5, \vec{v}_0 là vectơ điện áp đầu ra; \vec{v}_i là vectơ điện áp dây đầu vào; \vec{i}_i là vectơ dòng điện đầu vào; \vec{e}_i là vectơ điện áp pha đầu vào; φ_i là góc lệch pha giữa điện áp pha vào và dòng điện vào; α_0, β_i góc tương ứng của vectơ áp ra và dòng vào tại một thời điểm trong các sector.

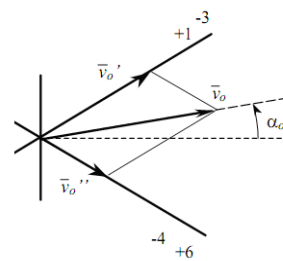
Xem hình 5, góc lệch pha φ_i giữa vectơ áp vào \vec{e}_i và dòng vào \vec{i}_i hoàn toàn có thể điều chỉnh được bằng cách điều chỉnh góc β_i . Để rõ ràng hơn xét hai vectơ áp ra \vec{v}_0 , dòng vào \vec{i}_i cùng nằm trong sector 1. Để đảm bảo điện áp đầu ra và dòng vào có dạng sin và hệ số công suất đầu vào bằng 1 thì vectơ \vec{v}_0 (hình 4) được tổng hợp từ hai vectơ \vec{v}' và \vec{v}'' . Hai vectơ \vec{v}' và \vec{v}'' cũng được tổng hợp từ hai vectơ có cùng phương với nó, để xác định hai vectơ này xem hình 2, vectơ \vec{v}' và \vec{v}'' nằm cùng phương với 6 vectơ ($\pm 1, \pm 2, \pm 3$) và ($\pm 4, \pm 5, \pm 6$) được sắp xếp lớn nhỏ theo hình mũi tên. Tương ứng cho các vectơ dòng điện thì cũng có dạng tương tự theo hình 3. Để đạt tỉ số điều chế lớn nhất là 0.866, vectơ \vec{v}' được chọn từ cặp vectơ có giá trị lớn nhất giữa các cặp vectơ còn lại. Như vậy, -2 và +2 sẽ được loại bỏ vì chúng có giá trị trung bình, giữa 4 cái còn lại +1 và -3 sẽ được chọn vì chúng có giá trị lớn hơn. Như vậy, áp dụng cho \vec{v}'' thì -4 và +6 sẽ được chọn và vectơ dòng điện \vec{i}_i cũng được tổng tương tự. Các trường hợp khác kết quả được tổng hợp trong bảng 2.

Bảng 1: Bảng 21 trạng thái đóng cắt

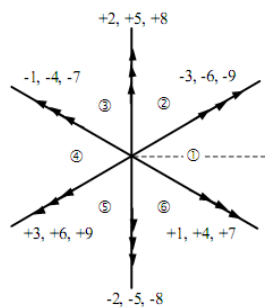
V?tr? các k?ho?a	A B C	v_{a0} v_{b0} v_{c0}	i_a i_b i_c	v_0 α_0	i_0 β_0
+1	a b b	$v_{ab} 0 -v_{ab}$	$i_A -i_A 0$	$2/\sqrt{3}v_{ab} \pi/6$	$2/\sqrt{3}i_A -\pi/6$
-1	b a a	$-v_{ab} 0 v_{ab}$	$-i_A i_A 0$	$-2/\sqrt{3}v_{ab} \pi/6$	$-2/\sqrt{3}i_A -\pi/6$
+2	b c c	$v_{bc} 0 -v_{bc}$	$0 i_A -i_A$	$2/\sqrt{3}v_{bc} \pi/6$	$2/\sqrt{3}i_A -\pi/2$
-2	c b b	$-v_{bc} 0 v_{bc}$	$0 -i_A i_A$	$-2/\sqrt{3}v_{bc} \pi/6$	$-2/\sqrt{3}i_A -\pi/2$
+3	c a a	$v_{ca} 0 -v_{ca}$	$-i_A 0 i_A$	$2/\sqrt{3}v_{ca} \pi/6$	$2/\sqrt{3}i_A -7\pi/6$
-3	a c c	$-v_{ca} 0 v_{ca}$	$i_A 0 -i_A$	$-2/\sqrt{3}v_{ca} \pi/6$	$-2/\sqrt{3}i_A -7\pi/6$
+4	b a b	$-v_{ab} v_{ab} 0$	$i_B -i_B 0$	$2/\sqrt{3}v_{ab} 5\pi/6$	$2/\sqrt{3}i_B -\pi/6$
-4	a b a	$v_{ab} -v_{ab} 0$	$-i_B i_B 0$	$-2/\sqrt{3}v_{ab} 5\pi/6$	$-2/\sqrt{3}i_B -\pi/6$
+5	c b c	$-v_{bc} v_{bc} 0$	$0 i_B -i_B$	$2/\sqrt{3}v_{bc} 5\pi/6$	$2/\sqrt{3}i_B -5\pi/6$
-5	b c b	$v_{bc} -v_{bc} 0$	$0 -i_B i_B$	$-2/\sqrt{3}v_{bc} 5\pi/6$	$-2/\sqrt{3}i_B -5\pi/6$
+6	a c a	$-v_{ca} v_{ca} 0$	$-i_B 0 i_B$	$2/\sqrt{3}v_{ca} 5\pi/6$	$2/\sqrt{3}i_B -7\pi/6$
-6	c a c	$v_{ca} -v_{ca} 0$	$i_B 0 -i_B$	$-2/\sqrt{3}v_{ca} 5\pi/6$	$-2/\sqrt{3}i_B -7\pi/6$
+7	b b a	$0 -v_{ab} v_{ab}$	$i_c -i_c 0$	$2/\sqrt{3}v_{ab} 3\pi/2$	$2/\sqrt{3}i_c -\pi/6$
-7	a b b	$0 v_{ab} -v_{ab}$	$-i_c i_c 0$	$-2/\sqrt{3}v_{ab} 3\pi/2$	$-2/\sqrt{3}i_c -\pi/6$
+8	c c b	$0 -v_{bc} v_{bc}$	$0 i_c -i_c$	$2/\sqrt{3}v_{bc} 3\pi/2$	$2/\sqrt{3}i_c -5\pi/6$
-8	c b b	$0 v_{bc} -v_{bc}$	$0 -i_c i_c$	$-2/\sqrt{3}v_{bc} 3\pi/2$	$-2/\sqrt{3}i_c -5\pi/6$
+9	a a c	$0 -v_{ca} v_{ca}$	$-i_c 0 i_c$	$2/\sqrt{3}v_{ca} 3\pi/2$	$2/\sqrt{3}i_c -7\pi/6$
-9	c c a	$0 v_{ca} -v_{ca}$	$i_c 0 -i_c$	$-2/\sqrt{3}v_{ca} 3\pi/2$	$-2/\sqrt{3}i_c -7\pi/6$
0 _a	a a a	0 0 0	0 0 0	0 --	0 --
0 _b	b b b	0 0 0	0 0 0	0 --	0 --
0 _c	c c c	0 0 0	0 0 0	0 --	0 --



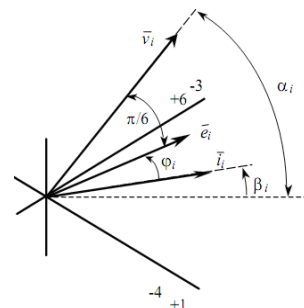
Hình 2 : 18 trạng thái vectơ áp ra



Hình 4: Vectơ áp ra trong sector 1



Hình 3: 18 trạng thái vectơ dòng vào



Hình 5: vectơ dòng vào trong sector

Bảng 2: Bảng 36 trạng thái phối hợp đóng cắt giữa các sector dòng vào và áp ra

v_o i_i	1	2	3	4	5	6
1	-3 +1 +6 -4	+9 -7 -3 +1	-6 +4 +9 -7	+3 -1 -6 +4	-9 +7 +3 -1	+6 -4 -9 +7
2	+2 -3 -5 +6	-8 +9 +2 -3	+5 -6 -8 +9	-2 +3 +5 -6	+8 -5 -2 +3	-5 +6 +8 -9
3	-1 +2 +4 -5	+7 -8 -1 +2	-4 +5 +7 -8	+1 -2 -4 +5	-7 +8 +1 -2	+4 -5 -7 +8
4	+3 -1 -6 +4	-9 +7 +3 -1	+6 -4 -9 +7	-3 +1 +6 -4	+9 -7 -3 +1	-6 +4 +9 -7
5	-2 +3 +5 -6	+8 -5 -2 +3	-5 +6 +8 -9	+2 -3 -5 +6	-8 +9 +2 -3	+5 -6 -8 +9
6	+1 -2 -4 +5	-7 +8 +1 -2	+4 -5 -7 +8	-1 +2 +4 -5	+7 -8 -1 +2	-4 +5 +7 -8
	d1 d2 d3 d4	d1d2 d3d4	d1 d2 d3 d4	d1 d2 d3 d4	d1d2 d3d4	d1d2 d3d4

Theo [3], ta có được

Theo [3], ta có được

$$d1 = \frac{v_o}{v_i} \frac{2}{\sqrt{3}} \cos\left(\frac{\pi}{6} - \alpha_0\right) \cos\left(\frac{\pi}{3} - \beta_i\right) \quad (1)$$

$$d2 = \frac{v_o}{v_i} \frac{2}{\sqrt{3}} \cos\left(\frac{\pi}{3} - \alpha_0\right) \cos\left(\frac{\pi}{3} + \beta_i\right) \quad (2)$$

$$d3 = \frac{v_o}{v_i} \frac{2}{\sqrt{3}} \cos\left(\frac{\pi}{3} + \alpha_0\right) \cos\left(\frac{\pi}{3} - \beta_i\right) \quad (3)$$

$$d4 = \frac{v_o}{v_i} \frac{2}{\sqrt{3}} \cos\left(\frac{\pi}{3} + \alpha_0\right) \cos\left(\frac{\pi}{3} + \beta_i\right) \quad (4)$$

$$d0 = 1 - d1 - d2 - d3 - d4 \quad (5)$$

$$\text{Tổng } d_1 + d_2 + d_3 + d_4 \leq 1$$

Với d là khoảng thời gian chuyển mạch giữa các khoá. Giới hạn α_0 và β_i trong khoảng từ $-\pi/6$ đến $+\pi/6$.

Sau khi xác định được bốn vectơ trạng thái giả sử trong trường hợp này là -3 +1 +6 -4 tương ứng với áp ra và dòng vào cùng nằm trong sector 1, theo bảng 1 các trạng thái chuyển mạch lúc này là :

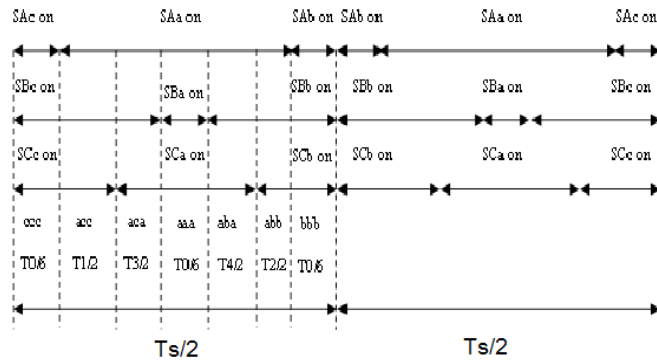
acc → abb → aca → aba .

acc nghĩa là pha A của tải nối với pha a của nguồn, pha B của tải nối với pha c của nguồn, pha C của tải nối với pha c của nguồn. Tương tự cho các trường hợp khác. Bây giờ, phối hợp các trạng thái chuyển mạch sao cho số lần đóng cắt của mỗi lần chuyển trạng thái là bé nhất.

Để cải thiện quá trình chuyển mạch, các trạng thái vectơ không được đệm vào giữa các chuyển mạch. Trong giải thuật này đóng cắt dựa vào hai cạnh của tam giác cân với 12 cái chuyển mạch. Có thể minh hoạ bằng sơ đồ chuyển mạch của 1/2 chu kỳ như sau:

ccc → acc → aca → aaa → aba → abb → bbb

Tương ứng với các khoá chuyển mạch như sau:



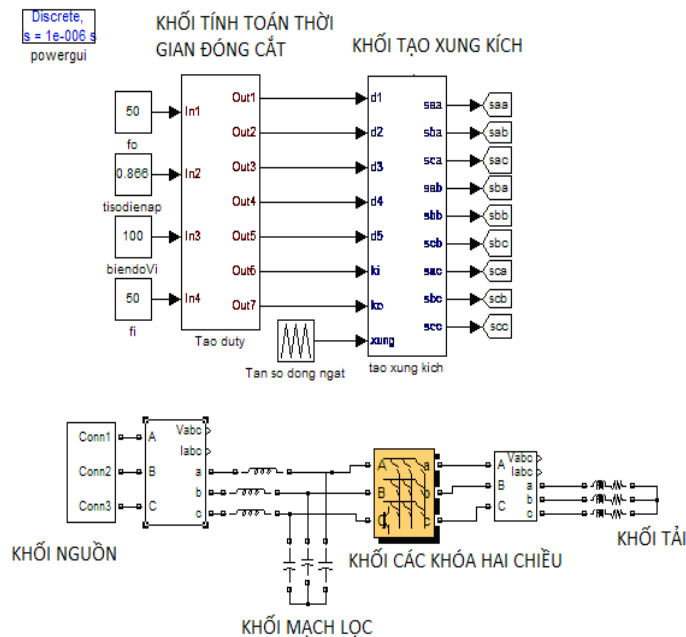
Hình 6: Sơ đồ chuyển mạch của các khoá trong 1 chu kỳ T_s

Ghi chú: Ký hiệu S_{Ac} nghĩa là pha A của tải sẽ kết nối với pha c của nguồn và tương tự cho các trường hợp khác.

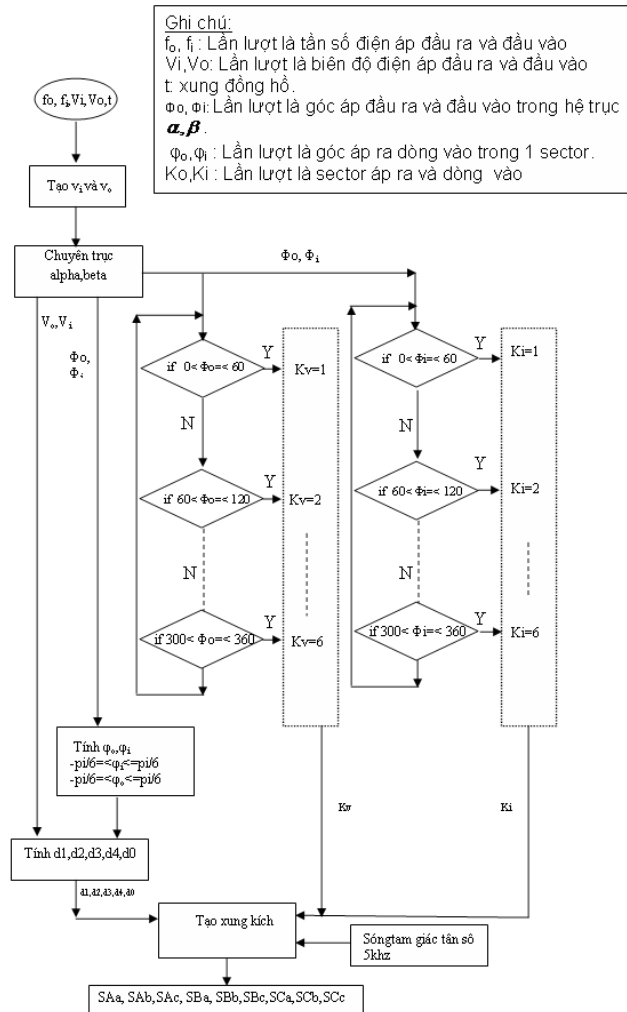
III. KẾT QUẢ MÔ PHỎNG VÀ THỰC NGHIỆM GIẢI THUẬT SVPWM.

1. Mô phỏng

Giải thuật được mô phỏng bằng phần mềm Matlab/ Simulink. Trên Hình 7 là mô hình tổng quát gồm có các phần: khối tính thời gian đồng cắt, khối tạo xung kích, khối nguồn, khối mạch lọc, khối mạch công suất và khối tải. Thuật toán được tính theo lưu đồ hình 8.



Hình 7: Các khối mô phỏng matlab.



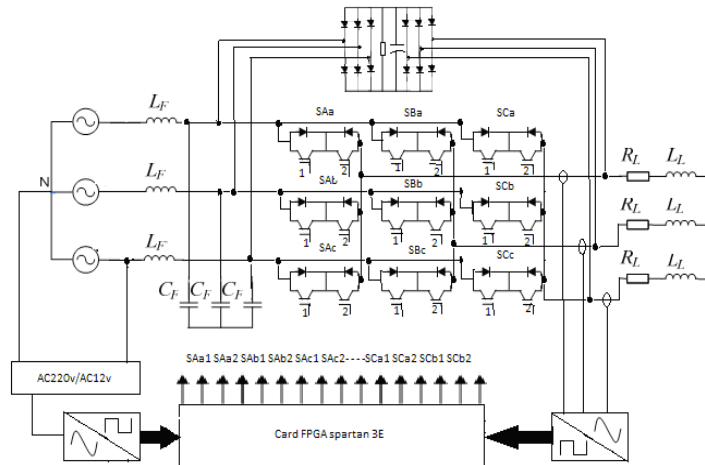
Hình 8: Lưu đồ tính toán trên matlab

Các thông số đầu vào cho quá trình mô phỏng giải thuật gồm có tần số ngõ ra mong muốn f_o , tần số nguồn lưới f_i , biên độ áp lưới V_i , biên độ áp ra mong muốn V_o và biến thời gian t . Từ các dữ liệu ban đầu ta tạo điện áp nguồn v_i và điện áp ngõ ra yêu cầu v_o , sau đó thực hiện chuyển trục $\alpha - \beta$ với v_i và v_o để tách ra biên độ và góc pha. Trong trường hợp này vì dòng vào và áp vào có cùng góc pha nên ta có thể sử dụng góc pha của áp vào để cho góc của dòng vào từ đó tính toán vị trí sector của dòng vào K_i và sector của áp ra K_v theo chu kỳ 360° , đồng thời tính góc của vectơ áp ra ϕ_o (tương đương với α_o trong phương trình (1), (2), (3), (4)) và góc của dòng vào ϕ_i

(tương đương với β_i trong phương trình (1), (2), (3), (4)) từng sector. Do đó, góc của ϕ_i và ϕ_o có giới từ 0 đến $\pi/3$ và để phương trình (1), (2), (3), (4) có giá trị không âm nên ϕ_i và ϕ_o có giới hạn từ $-\pi/6$ đến $+\pi/6$.

Sau khi có các thông số trên ta sẽ tính thời gian chuyển mạch của các trạng thái $d1, d2, d3, d4$ và cuối cùng là phối hợp với sóng tam giác có tần số 5 Khz để tạo xung kích cho 9 khoá hai chiều.

2. Thực nghiệm.

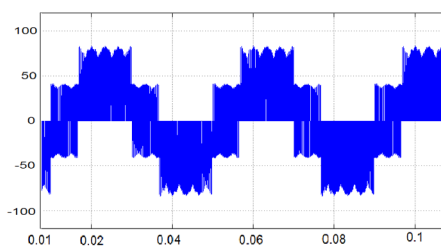


Hình 9: Sơ đồ phần cứng matrix converter

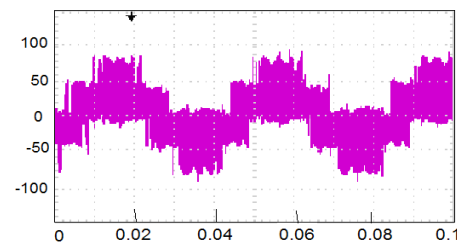
Sơ đồ phần cứng cho quá trình thực nghiệm được thực hiện với sự hỗ trợ của card Spartan 3E, theo hình 9.

Tín hiệu áp nguồn từ biến áp cách ly 220VAC/12VAC đưa vào mạch sơ để tạo tín hiệu đồng bộ đưa vào FPGA. Dòng tải 3 pha lấy từ cảm biến Hall qua bộ so sánh đưa vào FPGA để xử lý chuyển mạch 4 bước. Đầu nguồn, mạch LC có tác dụng lọc sóng hài trả về nguồn. FPGA thực hiện giải thuật điều chế SVPWM, đồng thời thực hiện chuyển mạch bốn bước. Mạch chỉnh lưu cầu diot và tụ xả được kẹp hai đầu nguồn và tải dùng để bảo vệ linh kiện bán dẫn trong trường hợp có gián đoạn dòng tải. Quá trình thực nghiệm được thực hiện ở các tần số ngõ ra là 25 Hz và 50 Hz với các thông số phần cứng như sau : $L_F = 1 \text{ mH}$, $C_F = 20 \text{ } \mu\text{F}$, $R_L = 30 \text{ } \Omega$, $L_L = 30 \text{ mH}$, $f_{sw} = 5 \text{ kHz}$, tỉ số điều chế 0,866 và nguồn vào 86V.

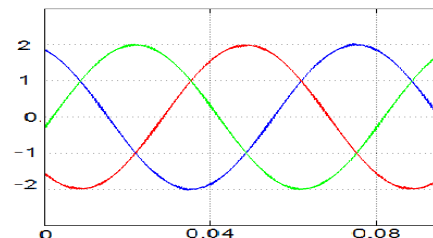
3. Kết quả mô phỏng và thực nghiệm



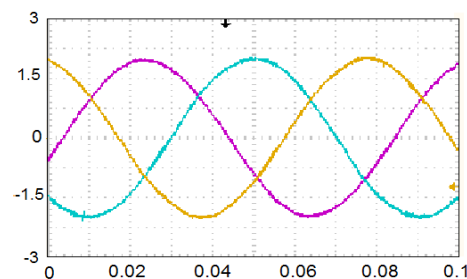
Hình 8: Áp pha tải mô phỏng ở 25 Hz



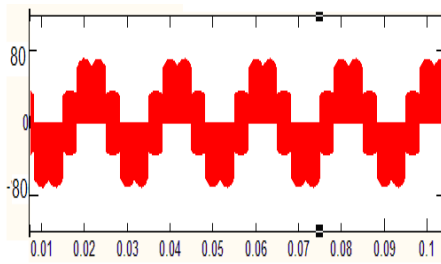
Hình 9: Áp pha tải thực nghiệm ở 25 Hz



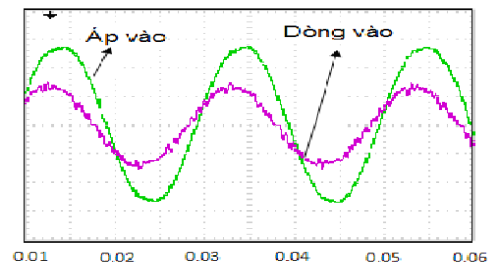
Hình 10: Dòng tải mô phỏng ở 25 Hz



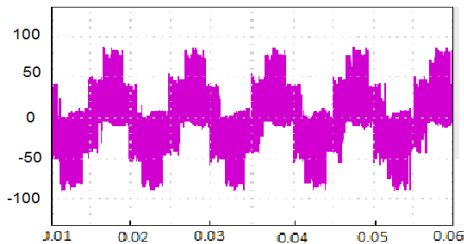
Hình 11: Dòng tải thực nghiệm ở 25 Hz



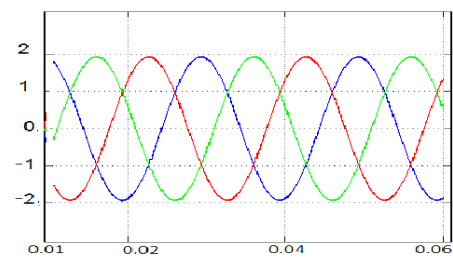
Hình 12: Áp pha tải mô phỏng ở 50 Hz



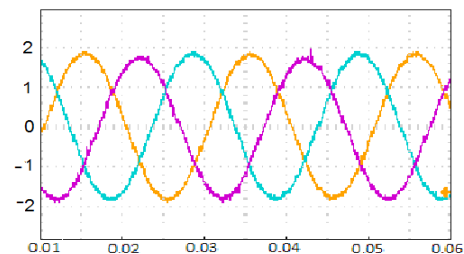
Hình 17: Dạng dòng vào và áp vào thực nghiệm đã qua bộ lọc.



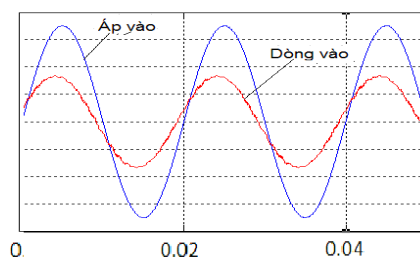
Hình 13: Áp pha tải thực nghiệm ở 50Hz



Hình 14: Dòng tải mô phỏng ở 50 Hz



Hình 15: Dòng tải thực nghiệm ở 50 Hz



Hình 16: Dạng dòng vào và áp vào mô phỏng đã qua bộ lọc.

IV. KẾT LUẬN

Bài báo đã trình bày rất cơ bản về giải thuật điều chế vectơ không gian cho direct matrix converter. Đồng thời đã thể hiện được những ưu điểm của matrix converter thông qua quá trình mô phỏng bằng Matlab/Simulink và thực nghiệm trên Card FPGA Spartan 3E, kết quả mô phỏng và thực nghiệm với tải RL đã được trình bày. Với những kết quả đạt được của bài báo sẽ làm nền tảng cho sự tiếp cận và phát triển trong điều khiển matrix converter với qui mô điều khiển phức tạp hơn sau này.

TÀI LIỆU THAM KHẢO

- [1] M. Venturini, "A new sine wave in, sine wave out, conversion technique eliminates reactive elements," Proceedings of Powercon 7, pp. E3-1-E3-15, San Diego, CA, 1980.
- [2] A. Alesina, M. Venturini, "Analysis and Design of Optimum- Amplitude Nine-Switch Direct AC-AC Converters", IEEE Transactions on Power Electronics, Vol. 4, no. 1, pp.101-112, January 1989.
- [3] D. Casadei - G. Gandi – G. Serra – A. Tani, "Space vector control of matrix converters with unity input power factor and sinusoidal input/output waveforms" European Power Electronics Association, 1993.
- [4] László Huber and Dusan Borjevic, "Space vector modulated three-phase to three-phase matrix converter with input power factor correction" IEEE Transactions On Industrial Applications, Vol.31, No.6, November, December 1995.
- [5] Patrick W. Wheeler, "Matrix Converters: A Technology Review" IEEE Transactions On Industrial Electronics, Vol.49, No.2, April

2002.

[6] Lars Helle, Kim B. Larsen, Allan Holm Jorgensen, Stig Munk-Nielsen, “*Evaluation of Modulation Schemes for Three-Phase to Three-Phase Matrix Converters*” IEEE Transactions On Industrial Electronics, Vol.51, No.1, February 2004.

[7] Lars Helle, Kim B. Larsen, Allan Holm Jorgensen, Stig Munk-Nielsen, Member, IEEE, and Frede Blaabjerg, Fellow, IEEE, “*Evolution Of*

Modulation Schemes For Three-Phase To Three-Phase Matrix Converters” IEEE Transactions On Industrial Electronics, Vol.51, No 1, February 2004.

[8] J. Vadillo, J. M. Echeverria, A. Galarza and L. Fontan, “*Modelling and Simulation of Space Vector Modulation Techniques for Matrix Converters: Analysis of different Switching Strategies*” Proceedings of the International Conference On Electrical Machines and Systems, Vol 3, December 2008.