

ĐIỀU KHIỂN PWM CHO BỘ NGHỊCH LƯU GHÉP HAI BẬC PWM CONTROL FOR DUAL TWO-LEVEL INVERTERS

Nguyễn Văn Nờ

ĐH Bách Khoa, TP. HCM

Phan Thanh Hoàng Anh

CTY CTĐT & DVCC, Bà Rịa – Vũng Tàu

TÓM TẮT

Hiện nay, nhiều nghiên cứu về bộ nghịch lưu ghép nối tầng đa bậc lai nhằm đơn giản hóa cấu hình mạch phần cứng và do đó giảm giá thành của hệ thống. Bài báo giới thiệu biến tần ghép gồm 2 biến tần hai bậc chuẩn. Một trong những vấn đề quan trọng là kỹ thuật điều khiển PWM tối ưu cho bộ nghịch lưu ghép nối tầng hai bậc. Bài báo giới thiệu phương pháp điều chế sóng mang mới áp dụng cho biến tần trên. Giải thuật đã được kiểm chứng qua các kết quả mô phỏng. Phần cứng được thiết lập để kiểm chứng lý thuyết thông qua bộ kit DS1104.

ABSTRACT

Many hybrid multilevel inverter topologies have been investigated for simplifying hardware building and reducing cost. This paper introduces dual inverters. One of the actual issues of dual inverters presents an optimised PWM control method. The paper describes a novel PWM control method for dual two-level inverters using carrier based PWM approach. The proposed method has been validated by simulation results and verified by experiment using DSP controller DSPACE kit DS1104.

I. GIỚI THIỆU

Bộ nghịch lưu ghép nối tầng có cấu trúc dựa vào sự kết nối nối tiếp một số loại cấu trúc cơ bản cho mỗi pha. Những bộ nghịch lưu này nhìn chung được kết nối từ những bộ nghịch lưu bậc thấp cơ bản như: Bộ nghịch lưu 3 pha 2 bậc đơn giản và bộ nghịch lưu 3 pha 2 bậc kiểu diode kẹp.

Các bộ nghịch lưu cơ bản dùng ghép nối tầng được cấp từ các nguồn một chiều (DC source) riêng biệt. Trường hợp sử dụng các nguồn khác nhau, để tối ưu hóa tổn hao, các bộ nghịch lưu cơ bản có nguồn điện áp DC lớn được ưu tiên hoạt động ở tần số của hài cơ bản còn những bộ nghịch lưu cơ bản có nguồn điện áp thấp hơn hoạt động ở tần số đóng cắt cao.

Ưu điểm của bộ nghịch lưu ghép nối tầng hai bậc:

Sử dụng hai nguồn DC cách ly. Với ứng dụng đặc biệt, hai nguồn DC cách ly có thể được nối lại với nhau tạo thành một nguồn DC chung, do đó đơn giản cấu hình mạch công suất. Mạch sử dụng bộ nghịch lưu hai bậc truyền thống do đó giảm chi phí bảo trì, không gặp khó khăn gây ra bởi hiện tượng nguồn DC không cân bằng.

Gần đây một số lý thuyết đã trình bày mối quan hệ mật thiết giữa phương pháp điều chế vector không gian (SVPWM) và kỹ thuật điều chế sóng mang (CBPWM) trong các bộ nghịch lưu đa bậc. Các phân tích đã chứng minh rằng kỹ thuật điều chế đa sóng mang có thể thực hiện bằng kỹ thuật một sóng mang duy nhất như bộ nghịch lưu hai bậc thông thường. Sự tương quan này được ứng dụng trong bài báo này để phát triển thành kỹ thuật điều chế sóng mang,

điều khiển điện áp ngõ ra của bộ nghịch lưu ghép nối tầng đa bậc.

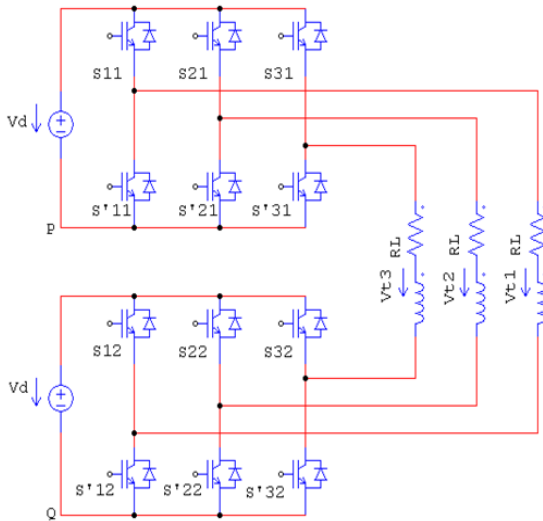
Trong suốt quá trình xây dựng bài báo này, chúng ta luôn lấy cơ sở phân tích như kỹ thuật điều chế sóng mang truyền thống, trong đó:

Tổn thất trên các chuyển mạch là nhỏ nhất. Cụ thể là điều khiển sao cho chỉ có một chuyển mạch xảy ra trong quá trình quá độ chuyển tiếp giữa hai trạng thái đóng cắt.

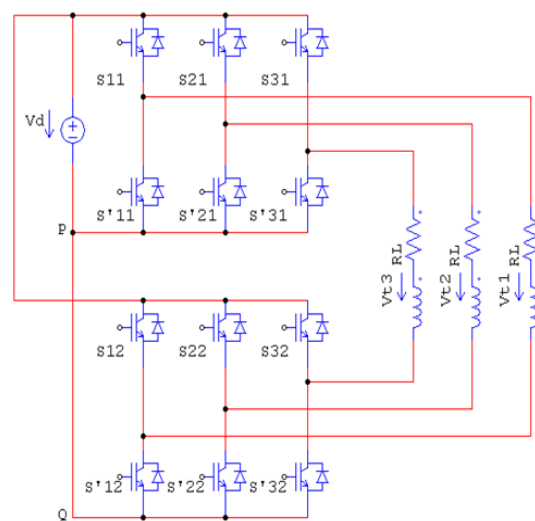
Tăng giảm đều điện áp ngõ ra trong mỗi nửa chu kỳ của sóng mang.

Điều khiển tuyến tính PWM

$$\frac{dV'_{x0}}{dV'_{xref}} = const \quad (1)$$



Hình 1: Sơ đồ mạch của bộ nghịch lưu ghép hai bậc với 2 nguồn cách ly



Hình 2: Sơ đồ mạch của bộ nghịch lưu ghép hai bậc với nguồn DC chung

2. Phân tích bộ nghịch lưu 3 pha 2 bậc truyền thống

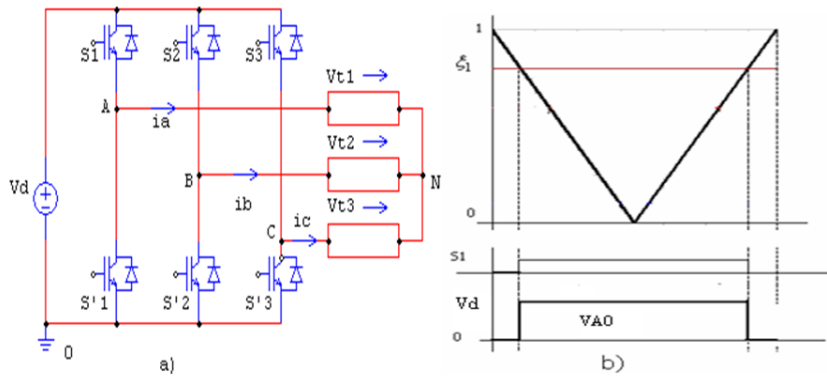
Điện áp ngõ ra của bộ nghịch lưu 2 bậc có thể thay đổi trong khoảng từ 0 đến V_d phụ thuộc vào trạng thái đóng cắt của các khóa S. Cho tín hiệu điều chế ξ_x thay

II. MÔ TẢ BỘ NGHỊCH LƯU GHÉP NỐI TẦNG HAI BẬC VÀ PHÂN TÍCH MẠCH

1. Mô tả bộ nghịch lưu ghép nối tầng hai bậc

Mạch sử dụng hai bộ nghịch lưu 3 pha 2 bậc chính tắc ghép lại với nhau tạo thành bộ nghịch lưu ghép 2 bậc, hai bộ nghịch lưu mắc vào tải 3 pha ở mạch hai đầu, có thể ứng dụng vào điều khiển động cơ xoay chiều hoặc kết nối vào mạng điện. Với nguồn dc của hai bộ nghịch lưu bằng nhau, hệ thống tạo thành một bộ nghịch lưu ghép 3 bậc với áp nghịch lưu đạt các giá trị $-V_d$, 0 và V_d .

đổi trong khoảng từ 0 đến 1 ($0 \leq \xi_x \leq 1$), điện áp ngõ ra thay đổi tuyến tính trong khoảng $(0, V_d)$ như biểu diễn trong hình 3 và bảng 1 dưới đây:



Hình 3: Bộ nghịch lưu 3 pha 2 bậc truyền thống và kỹ thuật điều chế PWM

V_{j0} $j=1,2,3$	V_{j0} $j=1,2,3$	ξ_j
0	0	0
$0 < V_{j0} < V_d$ $V_{j0} = \xi_j * V_d$	[X]	$\xi_j = \frac{V_{j0}}{V_d}$
V_d	V_d	1

Bảng 1. Quan hệ giữa các giá trị áp nghịch lưu đặt và áp điều khiển.

3. Phân tích mạch nghịch lưu ghép hai bậc với 2 nguồn DC cách ly

■ Phân tích giải thuật cho các mô hình

Sáu cặp linh kiện của nghịch lưu ghép trên được điều khiển bởi các sóng điều khiển tương ứng là: $\xi_1, \xi_2, \xi_3, \xi_4, \xi_5$ và ξ_6

Đề ý hình 4, quan hệ giữa trị trung bình áp nghịch lưu và sóng điều khiển có thể mô tả bằng các hàm:

$$\begin{aligned} V_{110} &= \xi_1 * V_d & ; & & V_{210} &= \xi_1 * V_d \\ V_{120} &= \xi_2 * V_d & ; & & V_{220} &= \xi_2 * V_d \\ V_{310} &= \xi_3 * V_d & ; & & V_{320} &= \xi_3 * V_d \end{aligned}$$

$$*V_d & ; & V_{320} &= \xi_3 * V_d$$

Ta có áp nghịch lưu trung bình trên các pha cho bởi hệ thức sau:

$$\begin{aligned} V_{10} &= V_{110} - V_{120} & ; & & V_{20} &= V_{210} - V_{220} \\ V_{30} &= V_{310} - V_{320} \end{aligned}$$

Suy ra:

$$V_{10} = (\xi_1 - \xi_2) * V_d$$

$$V_{20} = (\xi_2 - \xi_3) * V_d$$

$$V_{30} = (\xi_3 - \xi_1) * V_d$$

Chú ý, ta đã sử dụng hệ thức: $V_{j0} = V_{j10} - V_{j20}$ với $j = 1, 2, 3$ (2)

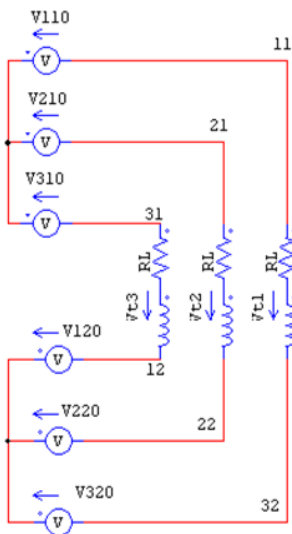
Từ đó giá trị trung bình điện áp điều chế trên các pha như sau:

V_{j0} $j=1,2,3$	$(V_{j10}; V_{j20})$ $j=1,2,3$	ξ_{j1}	ξ_{j2}
$-V_d$	$(0; V_d)(1)(2)$	0	1
$-V_d < V_{j0} < 0$	$(0; X)(1)$	0	$-\frac{V_{j0}}{V_d}$
	$(X; V_d)(2)$	$\frac{V_{j0} + V_d}{V_d}$	1
0	$(0; 0)(1)$	0	0
	$(V_d; V_d)(2)$	1	1
$0 < V_{j0} < V_d$	$(X; 0)(1)$	$\frac{V_{j0}}{V_d}$	0
	$(V_d; X)(2)$	1	$\frac{V_d - V_{j0}}{V_d}$
V_d	$(V_d; 0)(1)(2)$	1	0

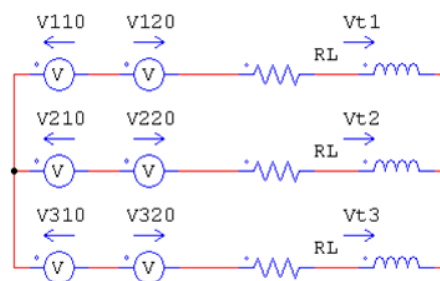
Bảng 2. Quan hệ giữa các giá trị đặt tổng, trạng thái áp nghịch lưu thành phần và các đại lượng điều khiển hai bộ nghịch lưu

+ Chú thích: Tồn tại các phương án điều chế khác nhau để tạo ra một áp nghịch lưu trung bình đạt giá trị giữa các mức điện áp nguồn. Các phương án điều chế được mô tả

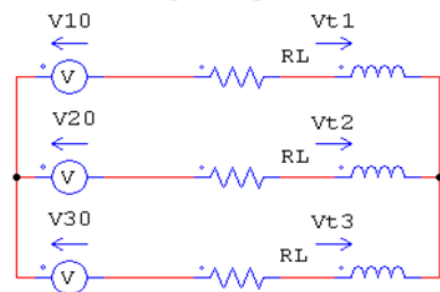
trong bảng dạng (1) hoặc (2). Ví dụ khi áp yêu cầu nằm trong giới hạn $(-V_d, 0)$, có thể sử dụng phương án (1) với sự chuyển mạch nằm ở bộ nghịch lưu 2, và bộ nghịch lưu 1 được thiết lập áp bằng 0..



a) Mạch tương đương biến đổi từ mạch khảo sát (hình 1)



b) Mạch tương đương biến đổi từ mô hình a

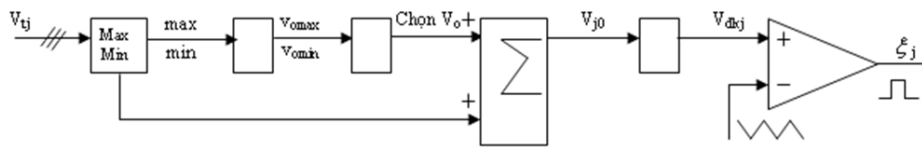


c) Mạch tương đương biến đổi từ mô hình b

Hình 4: Mô hình giải tích mạch tương đương

■ Kỹ thuật điều chế PWM trong bộ nghịch lưu ghép nối tầng:

- Từ chỉ số điều chế tham chiếu/điện áp tải 3 pha V_{tj} ; ($j = 1, 2, 3$) cho trước, có thể sử dụng sơ đồ Hình 5 để xác định V_{j0} , tín hiệu điều khiển $V_{đkj}$ cho các cặp linh kiện tương ứng.



Hình 5: Sơ đồ giải thuật tìm $V_{đkj}$ hay ζ_j

- Tính toán giá trị hàm offset V_0 :

Điện áp V_0 có thể chọn bất kì giá trị nào trong giới hạn V_{0min} ; V_{0max} :

$$V_{0min} \leq V_0 \leq V_{0max}$$

Với : $V_{0min} = V_d - Max$; và $V_{0max} = -V_d - Min$

$Min = \min(V_{t1}, V_{t2}, V_{t3})$; $Max = \max(V_{t1}, V_{t2}, V_{t3})$

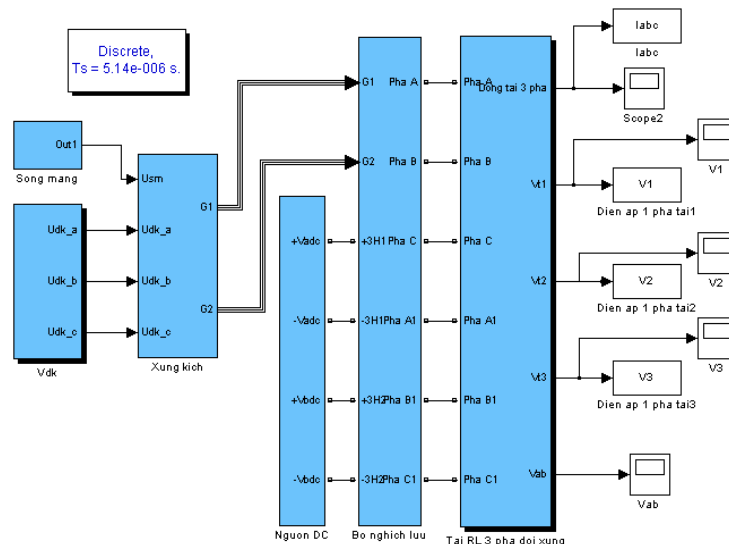
- Tính toán tín hiệu điều chế V_{j0} :

$$V_{j0} = V_{tj} + V_0 \quad (V_0 \text{ là điện áp common mode}) \quad (3)$$

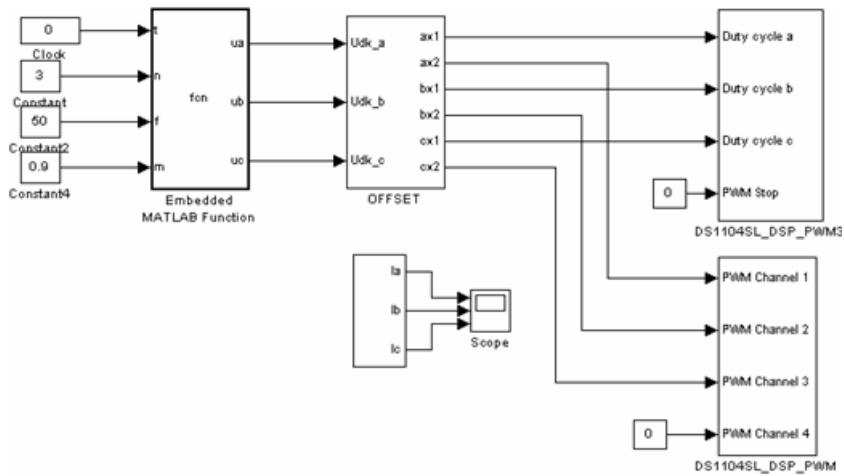
■ Phạm vi điều khiển áp tải trong trường hợp 2 nguồn DC cách ly:

$$V_{tj \max} = \frac{2 * V_d}{\sqrt{3}} \quad (j=1, 2, 3) \quad (4)$$

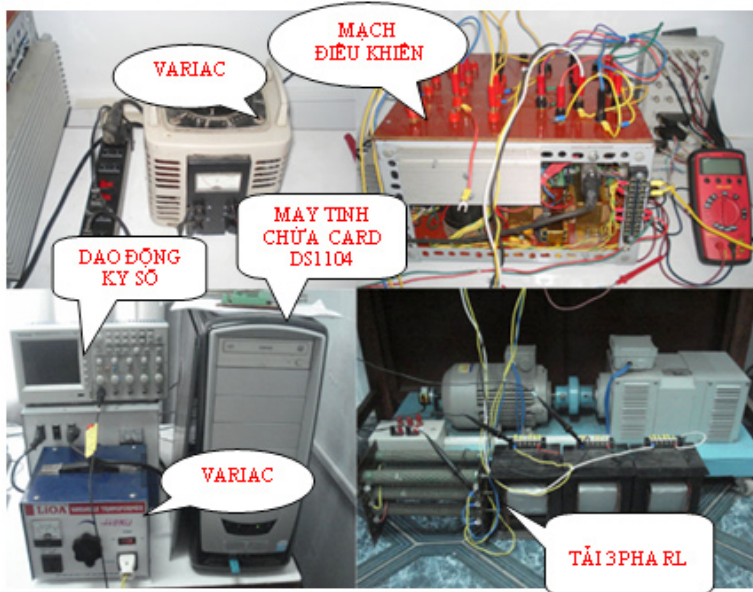
Trong trường hợp hai bộ nghịch lưu ghép nối tầng sử dụng chung nguồn DC (Hình 2), ta không thể điều khiển qua hàm offset, vì như vậy sẽ làm phát sinh dòng thứ tự không lớn. Do đó với cấu hình này thì chỉ có thể sử dụng phương pháp sin PWM, tức tín hiệu điều khiển ngõ vào phải có dạng sin, với biên độ áp cực đại ngõ ra là: $V_{tj \max} = V_d$ ($j=1,2,3$) (5)



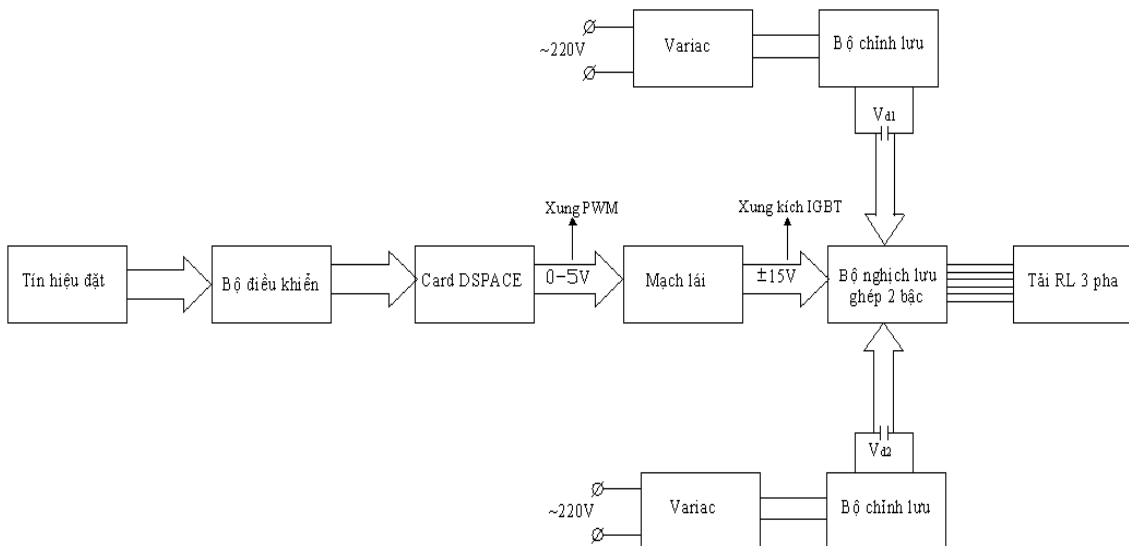
Hình 6 : Mô hình điều khiển mạch dùng MATLAB/SIMULINK



Hình 7: Chương trình giao tiếp giữa máy tính và phần cứng qua card DS1104



Hình 8: Hệ thống mạch phần cứng trong thí nghiệm



Hình 9: Sơ đồ điều khiển tải 3 pha RL với hai nguồn DC cách ly

III. KẾT QUẢ THÍ NGHIỆM

Phần cứng được xây dựng để kiểm chứng lý thuyết đề xuất, sử dụng Matlab/Simulink và kit DSPACE DS1104.

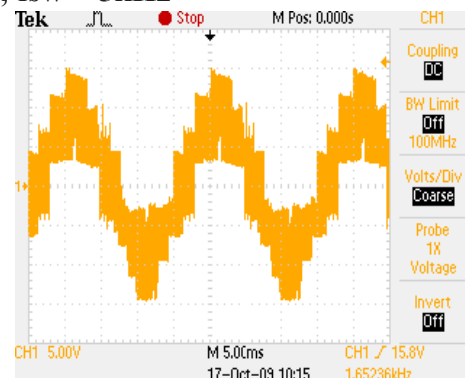
Mạch thí nghiệm phần cứng bao gồm: Mạch công suất dùng IGBT FMG2G100US60; mạch chỉnh lưu diode;

mạch nguồn nuôi dùng IC7915, IC7815, IC7805, diode N4148; mạch deadtime và mạch đệm dùng 74HCT14; mạch lái dùng Opto TLP250 và IC TMA1215; tải 3 pha cân bằng RL với $R=10\Omega$, $L=65\text{mH}$ (Ghi chú: Thang đo Probe của dao động ký là 10).

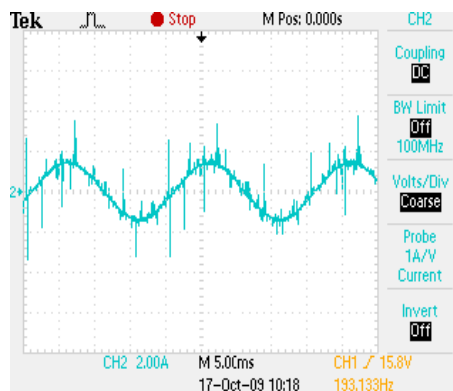
1. Hai nguồn DC cách ly: $V_{d1}=V_{d2}=100\text{V}$; $f_{sw} = 5\text{kHz}$



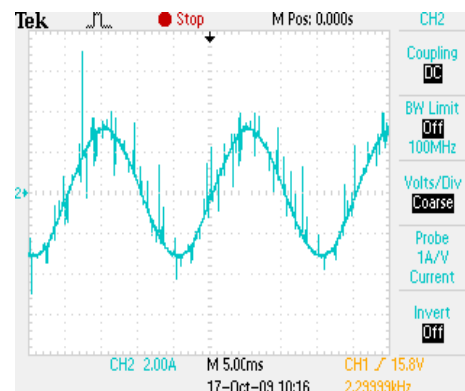
Hình 10: Điện áp tải pha a; $m=0.3$



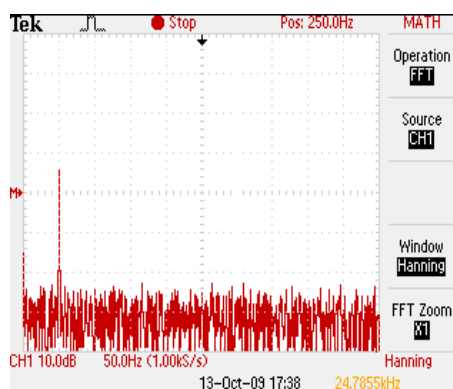
Hình 11: Điện áp tải pha a; $m=0.7$



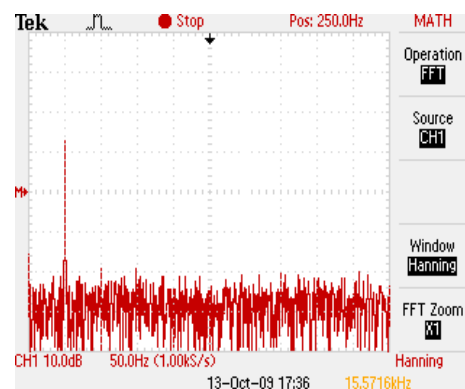
Hình 12: Dòng điện tải pha a; $m=0.3$



Hình 13: Dòng điện tải pha a; $m=0.7$

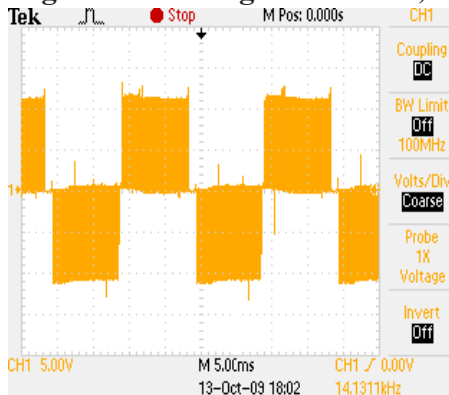


Hình 14: Phân tích FFT dòng pha a; $m=0.3$

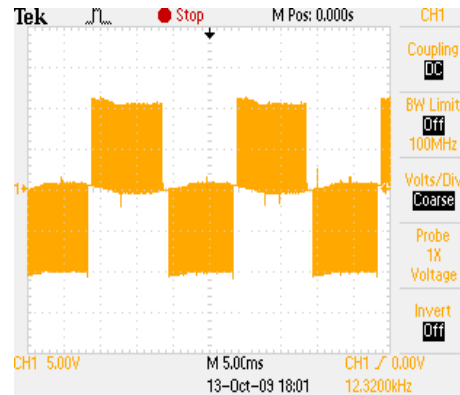


Hình 15: Phân tích FFT dòng pha a; $m=0.7$

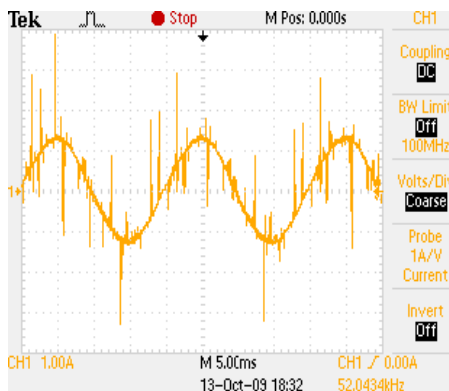
2. Nguồn DC chung: $V_d = 100V$; $f_{sw} = 5kHz$



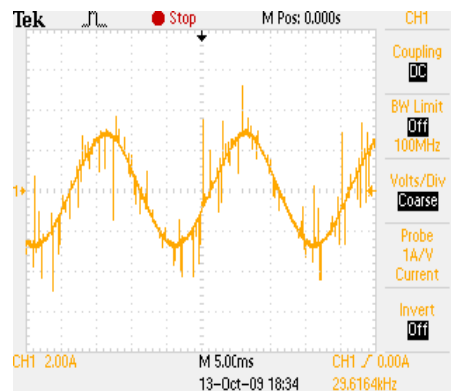
Hình 16: Điện áp tải pha a; $m=0.3$



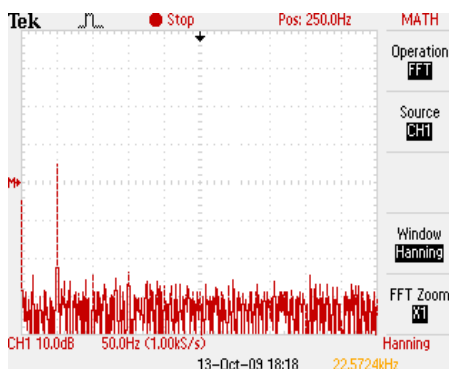
Hình 17: Điện áp tải pha a; $m=0.7$



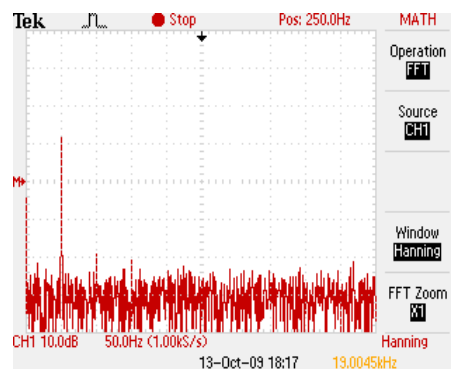
Hình 18: Dòng điện tải pha a; $m=0.3$



Hình 19: Dòng điện tải pha a; $m=0.7$



Hình 20: Phân tích FFT dòng pha a; $m=0.3$



Hình 21: Phân tích FFT dòng pha a; $m=0.7$

3. Nhận xét chung:

Chất lượng điện áp và dòng điện tải thu được qua dao động ký số là đạt yêu cầu so với trên phần mềm mô phỏng Matlab – Simulink.

Kết quả phân tích phổ dòng điện cho thấy dòng điện có chất lượng sóng hài rất cao.

Tỉ lệ hài bậc cao $<0.1\%$ thành phần hài cơ bản. Như vậy, có thể nói giải thuật điều khiển PWM đề xuất đã thành công và bộ nghịch lưu ghép nối tầng hai bậc hoạt động tốt.

IV. KẾT LUẬN

Bài báo mô tả ứng dụng giải thuật PWM để điều khiển bộ nghịch lưu ghép nối tầng hai bậc. Kết quả mô phỏng và thí nghiệm trên bộ kit DSPACE DS1104 đã khẳng định tính đúng đắn của giải thuật PWM đề xuất. Việc điều khiển PWM thành công cho bộ nghịch lưu ghép nối tầng hai bậc là cơ sở để áp dụng điều khiển cho các bộ nghịch lưu có số bậc cao hơn.

TÀI LIỆU THAM KHẢO

Alian Chen, Lei Hu, and Xiangning He, IEEE, The 30th Annual Conference of the IEEE Industrial Society, "A Novel Cascaded Multilevel Inverter Topology," November 2 – 6, 2004 Busan, Korea, College Of Electrical Engineering, Zhejiang University, Hangzhou, P.R.China, Chenalian@zju.edu.cn.

Dominico Casdei, Gabriele Grandi, Alberto

Lega, Claudio Rossi, Luca Zarri, "Switching Technique For Dual – Two Level Inverter Supplied By Two Separate Sources," 2007 IEEE.

N.V.Nho, H.H. Lee, "Carrier PWM Algorithm for Multileg Multilevel Inverter," EPE 2007, Aalborg, Denmark.

Nguyen Van Nho and Nguyen Xuan Bac, "DSP Control of Hybrid Five-level Inverter," to be submitted to *VNU Journal* 2007.

Nguyen Van Nho, Tran Thanh Vu, "Analysis of PWM Control For a Cascaded Multilevel Inverter of Two-Level and H-Bridge Topologies in Series," ISEE 2007, 23-25th Oct. 2007, HCMUT.