

**PHƯƠNG PHÁP ĐIỀU CHẾ ĐỘ RỘNG XUNG SIN  
CẢI TIẾN CHO NGHỊCH LƯU HÌNH T BA BẬC  
ĐỂ GIẢM TỔNG ĐỘ MÉO DẠNG SÓNG HÀI**  
MODIFIED SINE PULSE WIDTH MODULATION STRATEGY  
FOR THREE LEVEL T-TYPE INVERTER  
TO REDUCE TOTAL HARMONIC DISTORTION

**Đỗ Đức Trí<sup>1</sup>, Vỵ Văn Vũ<sup>2</sup>, Đoàn Anh Tuấn<sup>3</sup>,  
Trương Đình Nhơn<sup>1</sup>, Nguyễn Duy Thảo<sup>1</sup>, Hồ Anh Khoa<sup>1</sup>**

<sup>1</sup>Trường Đại học Sư phạm Kỹ thuật Thành phố Hồ Chí Minh, Việt Nam.

<sup>2</sup>Công ty truyền tải điện 3-truyền tải điện Ninh thuận, Việt Nam.

<sup>3</sup>Đại học Đà Nẵng, Việt Nam.

Ngày toà soạn nhận bài 01/12/2020, ngày phản biện đánh giá 13/01/2021, ngày chấp nhận đăng 22/01/2021.

## TÓM TẮT

Trong bài báo này, một phương pháp điều chế độ rộng xung sin cải tiến (MSPWM) cho nghịch lưu hình T tăng áp tụt khóa chuyển mạch ba bậc (TL-qSBT<sup>2</sup>I) để giảm tổng độ méo dạng sóng hài (THD) cũng như chỉ số điều chế cao được trình bày. Trạng thái ngắn mạch nửa trên (UST) và ngắn mạch nửa dưới (LST) được đề xuất để điều khiển. Phương pháp điều chế độ rộng xung sin cải tiến không chỉ tăng áp mà còn cải thiện chất lượng điện áp đầu ra so với phương pháp điều chế độ rộng xung thông thường. Ngoài ra, để giảm độ gợn dòng điện cuộn dây ngõ vào bằng cách sử dụng hai sóng mang tần số cao  $v_{car1}$  và  $v_{car2}$ , trong đó  $v_{car2}$  được tạo ra bằng cách dịch pha  $90^\circ$  từ  $v_{car1}$ . Để chứng minh nguyên lý hoạt động của TL-qSBT<sup>2</sup>I, những kết quả mô phỏng được trình bày trong bài báo này.

**Từ khóa:** Nghịch lưu đa bậc; nguồn Z; Tăng áp tụt khóa chuyển mạch; Nghịch lưu hình T; tổng độ méo dạng sóng hài.

## ABSTRACT

In this paper, a modified sine pulse-width modulation (MSPWM) scheme for the three-level quasi-switched boost T-type inverter (TL-qSBT<sup>2</sup>I) to reduce total harmonic distortion (THD) as well as high modulation index are presented. The Up shoot through (UST) and Low shoot through (LST) states are proposed to control. The modified sine pulse-width modulation (MSPWM) scheme not only boost but also improve output voltage quality as compared to the conventional sine pulse-width modulation method. In addition, to reducing the current ripple of inductor input by using two high-frequency carrier  $v_{car1}$  and  $v_{car2}$ , where  $v_{car2}$  is generated by shifting  $v_{car1}$  through  $90^\circ$ . To verify the operating principle of the TL-qSBT<sup>2</sup>I, simulation results have presented in this paper.

**Keywords:** Multilevel inverter; Z Source; Quasi Switch Boost; T-Type inverter; total harmonic distortion.

## 1. GIỚI THIỆU

Trong những năm gần đây, bộ nghịch lưu nguồn áp (Voltage source inverters-VSIs) đóng vai trò rất quan trọng trong hệ thống phân phối công suất bởi vì chúng

chuyển đổi nguồn công suất DC thành nguồn công suất AC để kết nối lưới. VSIs đa bậc có nhiều ưu điểm như là chất lượng điện năng tốt, yêu cầu bộ lọc đầu ra nhỏ, điện áp đặt trên các khóa bán dẫn thấp, điện áp và công suất cao và nhiễu điện từ (EMI) thấp

[1], [2]. VSIs ba bậc thường được sử dụng rộng rãi trong công nghiệp như là trong hệ thống phân phối công suất, động cơ AC, xe điện lai, hệ thống năng lượng tái tạo (PV), những nguồn cung cấp liên tục (UPS) và những hệ thống bù StatCom [3]-[5]. Trong thực tế, VSIs thông thường chỉ cung cấp chuyển đổi công suất giảm áp bởi vì điện áp cực đại đầu ra AC không thể cao hơn điện áp nguồn DC, điều này gây khó khăn cho những ứng dụng hệ thống năng lượng tái tạo, nơi mà điện áp đầu vào thấp cần được chuyển đổi thành điện áp đầu ra AC mong muốn. Theo một số bài báo [6], [7] những bộ chuyển đổi DC-DC được sử dụng để tăng điện áp đầu vào (cho bộ chuyển đổi DC-AC). Tuy nhiên, các nghịch lưu tăng áp trong [6]-[7] chỉ cung cấp chuyển đổi công suất hai chặng mà việc chuyển đổi đó rất khó cho việc điều khiển do sự độc lập của hai bộ biến đổi. Mặt khác, trạng thái ngắn mạch (Short Through-ST) việc mà cả hai khóa công suất trên cùng một nhánh pha (phía nghịch lưu) cùng dẫn trong một thời gian là không cho phép trong nghịch lưu tăng áp hai chặng bởi vì nó có thể là nguyên nhân gây nên sự ngắn mạch điện áp DC-link (đầu ra của bộ chuyển đổi DC-DC) và phá hủy thiết bị. Nghịch lưu nguồn Z (ZSIs) đầu tiên được trình bày trong năm 2002-2003 bởi F. Z. Peng [8], [9] nhằm khắc phục nhược điểm của các nghịch lưu thông thường. Tuy nhiên, mạng nguồn Z và mạng qZS sử dụng khá nhiều phần tử thụ động làm cho kích thước, trọng lượng và chi phí của thiết bị gia tăng. Gần đây, nhiều nhà nghiên cứu đã phát triển nghịch lưu tăng áp tựa khóa chuyển mạch (quasi-switched boost qSBIs) được đề xuất trong [10], [11] để thay thế, bởi vì chúng sử dụng ít phần tử thụ động mà vẫn giữ được các tính năng như: chịu đựng ngắn mạch, chuyển đổi công suất một chặng và có khả năng hoạt động tăng, giảm áp. Tuy nhiên, mạng nguồn Z và mạng qZS sử dụng khá nhiều phần tử thụ động làm cho kích thước, trọng lượng và chi phí của thiết bị gia tăng. Gần đây, nhiều nhà nghiên cứu đã phát triển nghịch lưu quasi-switched boost (qSBIs) được đề xuất trong

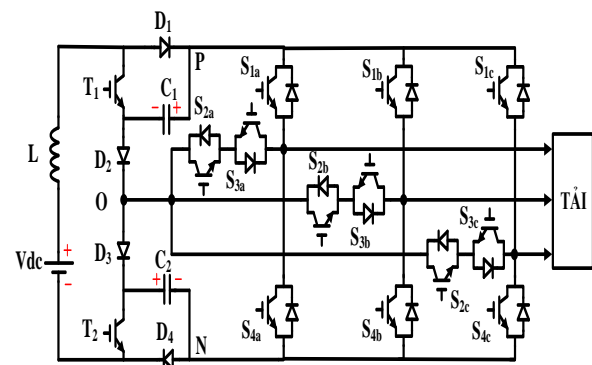
[12], [13] để thay thế, bởi vì chúng sử dụng ít phần tử thụ động mà vẫn giữ được các tính năng như: chịu đựng ngắn mạch, chuyển đổi công suất một chặng và có khả năng hoạt động tăng, giảm áp.

So sánh với [10], [11] nghịch lưu được trình bày trong [12], [13] có nhiều hơn hai khóa tích cực nhưng giảm phần lớn các phần tử thụ động.

Trong bài báo “Space Vector Modulation Strategy for Three-Level Quasi-Switched Boost T-Type Inverter” [14], trình bày kỹ thuật điều chế SVPWM để giảm THD và cải thiện độ lợi điện áp so với [13]. Tuy nhiên, điện áp common mode (CMV) vẫn còn cao.

Trong bài báo này, một kỹ thuật điều chế độ rộng xung cải tiến nhằm cung cấp một số lợi thế có thể kể đến như: cải thiện chất lượng điện áp đầu ra (THD) một cách đáng kể, giảm số lần chuyển mạch của mạch nghịch lưu, tăng cường độ lợi điện áp. Phân tích trạng thái ổn định, giải thích nguyên lý hoạt động của kỹ thuật điều chế độ rộng xung cải tiến cho 3L QSBT<sup>2</sup>I được phân tích và kiểm chứng thông qua mô phỏng bằng phần mềm PSIM.

## 2. CẤU HÌNH NGHỊCH LƯU BA BẬC HÌNH T TỰA KHÓA CHUYỂN MẠCH



Hình 1. Cấu trúc ba bậc qSBT<sup>2</sup>I.

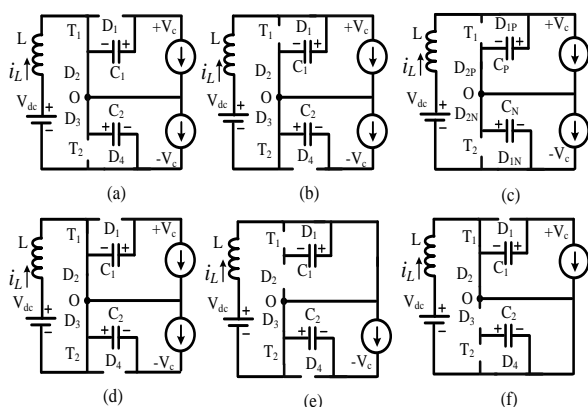
Nghịch lưu hình T tăng áp tựa khóa chuyển mạch ba bậc (3L qSBT<sup>2</sup>I) được kết hợp bởi hai phần chính đó là mạng nguồn kháng (qSB) và nghịch lưu 3 bậc hình T.

Mạng qSB gồm có 1 cuộn cảm (L), 2 tụ điện (C<sub>1</sub>, C<sub>2</sub>) và 4 diode (D<sub>1</sub>, D<sub>2</sub>, D<sub>3</sub>, D<sub>4</sub>) và

hai khóa công suất  $T_1, T_2$  chúng được ghép với nhau để tạo ra điểm giữa (O). Điểm giữa này và hai đầu ra của mạng qSB (P, N) sẽ cung cấp năng lượng cho mạch nghịch lưu 3 bậc hình T gồm 3 nhánh (pha a, b, c), mỗi nhánh gồm 4 IGBT. Trong đó, một khóa hai chiều được cấu tạo bởi 2 IGBT mắc ngược chiều nhau và được trình bày như Hình. 1.

Với cấu trúc 3 bậc, nghịch lưu hình T có khả năng tạo ra 3 cấp điện áp trên đầu ra bằng cách kích đóng khóa  $S_{1x}$  ( $x = a, b, c$ ) điện áp  $V_{XO}$  sẽ đạt được giá trị  $+V_C$ . Điện áp  $V_{XO}$  sẽ đạt giá trị 0 khi khóa  $S_{2x}, S_{3x}$  được kích đóng. Tương tự, điện áp  $V_{XO}$  sẽ đạt giá trị  $-V_C$  bằng cách kích đóng  $S_{4x}$ .

## 2.1 Nguyên lý hoạt động



**Hình 2.** Nguyên lý hoạt động của 3L qSBT<sup>2</sup>I (a) trạng thái NST1, (b) trạng thái NST2, (c) trạng thái NST3, (d) trạng thái NST4, (e) và (f) trạng thái ngắt mạch nửa trên và ngắt mạch nửa dưới.

Mạng 3L qSBT<sup>2</sup>I có hai trạng thái chuyển mạch chính là “Không ngắt mạch (NST)” và “Ngắt mạch (ST)”. Hình 2 trình bày trạng thái hoạt động của 3L qSBT<sup>2</sup>I.

### 2.1.1 Trạng thái không ngắt mạch

Trạng thái NST 1: ( $t_2$  đến  $t_3$  và  $t_4$  đến  $t_5$  như Hình 3) khóa  $T_1$  được kích đóng trong khi khóa  $T_2$  được kích ngắt như được biểu diễn như Hình 2(a). Kết quả là diode  $D_1$  được phân cực ngược. Trong khi đó các diode  $D_2, D_3, D_4$  được phân cực thuận. Năng lượng tích trữ trong cuộn dây L và nguồn điện đầu vào  $V_{dc}$  nạp cho tụ điện  $C_2$ , trong khi tụ điện  $C_1$  xả năng lượng. Mạch nghịch lưu làm việc như một mạch nghịch lưu hình T truyền

thông và được đại diện bằng nguồn dòng như Hình 2(a). Điện áp đặt trên cuộn dây L được biểu diễn như sau:

$$V_L = V_{dc} - V_{C_1} \quad (1)$$

Trạng thái NST 2: ( $t_8$  đến  $t_9$  và  $t_{10}$  đến  $t_{11}$  như Hình 3) khóa  $T_1$  được kích ngắt trong khi khóa  $T_2$  được kích đóng như được biểu diễn như Hình 2(b). Kết quả là diode  $D_4$  được phân cực ngược. Trong khi đó các diode  $D_1, D_2, D_3$  được phân cực thuận. Năng lượng tích trữ trong cuộn dây L và nguồn điện đầu vào  $V_{dc}$  nạp cho tụ điện  $C_1$ , trong khi tụ điện  $C_2$  xả năng lượng. Phía nghịch lưu được đại diện bằng nguồn dòng như Hình 2(b). Điện áp đặt trên cuộn dây L được biểu diễn như sau:

$$V_L = V_{dc} - V_{C_2} \quad (2)$$

Trạng thái NST 3: ( $t_1$  đến  $t_2, t_5$  đến  $t_6, t_7$  đến  $t_8$  và  $t_{11}$  đến  $t_{12}$  như Hình 3) khóa  $T_1$  và  $T_2$  được kích ngắt được biểu diễn như Hình 2(c). Kết quả là các diode  $D_1, D_2, D_3$  và  $D_4$  được phân cực thuận. Năng lượng tích trữ trong cuộn dây L và nguồn điện đầu vào  $V_{dc}$  nạp cho tụ điện  $C_1$  và  $C_2$ . Phía nghịch lưu được đại diện bằng nguồn dòng như Hình 2(c). Điện áp đặt trên cuộn dây L được biểu diễn như sau:

$$V_L = V_{dc} - V_{C_1} - V_{C_2} \quad (3)$$

Trạng thái NST 4: ( $t_3$  đến  $t_4$  và  $t_9$  đến  $t_{10}$  như Hình 3) khóa  $T_1$  và  $T_2$  được kích đóng đồng thời, được biểu diễn như Hình 2(d). Kết quả là các diode  $D_1$  và  $D_4$  được phân cực ngược trong khi các diode  $D_2$  và  $D_3$  được phân cực thuận. Năng lượng của nguồn cung cấp nạp cho cuộn dây L. Năng lượng tích trữ tụ điện  $C_1$  và  $C_2$  cung cấp năng lượng cho mạch nghịch lưu. Phía nghịch lưu được đại diện bằng nguồn dòng như Hình 2(d). Điện áp đặt trên cuộn dây L được biểu diễn như sau:

$$V_L = V_{dc} \quad (4)$$

### 2.1.2 Trạng thái ngắt mạch

Khác với giải thuật được trình bày trong [13], giải thuật đề nghị không sử dụng trạng thái ST để tăng cường điện áp DC-link ( $V_{PN}$ ).

Thay vào đó, giải thuật đề nghị sử dụng trạng thái ngắn mạch nửa trên (UST) và ngắn mạch nửa dưới (LST) để đảm bảo hệ số tăng áp của bộ chuyển đổi. Lưu ý rằng để không gây ra sự méo dạng trên điện áp đầu ra của bộ nghịch lưu giá trị  $V_{st}$  sẽ không nhỏ hơn giá trị đỉnh của điện áp tham chiếu  $V_x$  ( $x = a, b, c$ ). Giá trị lớn nhất của điện áp tham chiếu được xác định là chỉ số điều chế  $M$ . Dựa vào giản đồ xung Hình 3, có thể xác định mối liên hệ giữa hệ số ngắn mạch ( $D_0$ ) và chỉ số điều chế  $M$  như sau:

$$\frac{D_0}{2} + M \leq 1 \quad (5)$$

Khi đó, giá trị của các tín hiệu  $V_{st}$  và  $V_{stm}$  được xác định như sau:

$$\begin{cases} V_{st} = 1 - \frac{D_0}{2} \\ V_{stm} = \frac{D_0}{2} \end{cases} \quad (6)$$

Với các điều kiện được mô tả bởi phương trình (5) và (6), có thể thấy rằng, trong khoảng thời gian  $t_0 \div t_1$  và  $t_{12} \div t_{13}$ , các giá trị tức thời của các tín hiệu tham chiếu không lớn hơn tín hiệu sóng mang  $V_{carr2}$ . Do đó, mỗi pha của mạch nghịch lưu chỉ có thể tạo ra một trong hai trạng thái điện áp có thể liệt kê: O hoặc N. Không mất tính tổng quát, giả sử mạch đang hoạt động ở trạng thái [OON] (UST). Khi đó, khóa  $S_{a2}$ ,  $S_{b2}$  và  $S_{c3}$  được kích đóng một cách đồng thời. Nhằm đảm bảo khả năng tăng áp của bộ chuyển đổi, khóa bán dẫn  $S_{x1}$  của pha đang hoạt động ở trạng thái O ( $S_{a1}$ ,  $S_{b1}$ ) được kích đóng cùng lúc với khóa  $T_2$ . Trong khi đó tụ điện  $C_1$  được cách ly khỏi mạch công suất trong khi tụ điện  $C_2$  đảm bảo trạng thái N trên pha C, các diode  $D_1$  và  $D_3$  được phân cực thuận trong khi diode  $D_2$  và  $D_4$  được phân cực ngược. Cuộn dây L tích trữ năng lượng được cung cấp bởi nguồn DC đầu vào được mô tả như Hình 2(e). Điện áp đặt trên cuộn dây tăng áp được tính toán tương tự như phương trình (3) và phương trình (4).

Tương tự như trạng thái UST, trong khoảng thời gian  $t_6 \div t_7$ , mỗi pha của mạch nghịch lưu chỉ có thể tạo ra một trong hai

trạng thái điện áp có thể liệt kê: O hoặc P. Không mất tính tổng quát, giả sử mạch đang hoạt động ở trạng thái [OOP] (LST). Khi đó, khóa  $S_{a2}$ ,  $S_{b2}$  và  $S_{c1}$  được kích đóng một cách đồng thời. Nhằm đảm bảo khả năng tăng áp của bộ chuyển đổi, khóa bán dẫn  $S_{x3}$  của pha đang hoạt động ở trạng thái O ( $S_{a3}$ ,  $S_{b3}$ ) được kích đóng cùng lúc với khóa  $T_1$ . Trong khi đó tụ điện  $C_2$  được cách ly khỏi mạch công suất trong khi tụ điện  $C_1$  đảm bảo trạng thái P trên pha C, các diode  $D_2$  và  $D_4$  được phân cực thuận trong khi diode  $D_1$  và  $D_3$  được phân cực ngược. Cuộn dây L tích trữ năng lượng được cung cấp bởi nguồn DC đầu vào được mô tả như Hình 2(f). Điện áp đặt trên cuộn dây tăng áp được tính toán tương tự như phương trình (4).

## 2.2 Phân tích trạng thái ổn định

Thời gian tác dụng của trạng thái NST4 và ST (gồm có UST và LST) trong một chu kỳ sóng mang là  $D_0T$ . Trong khi đó trạng thái NST1 và NST2 được tạo ra trong khoảng thời gian  $dT/2$ . Có thể xác định được thời gian tồn tại của trạng thái NST3 là  $(1 - D_0 - d)T$ . Mối liên hệ giữa hệ số  $d$  và tỉ số ngắn mạch  $D_0$  được biểu diễn như sau:

$$D_0 \leq d \leq 1 - D_0 \quad (7)$$

Với  $d$  là chu kỳ ngắn mạch của mạng nguồn kháng,  $D_0$  là chu kỳ ngắn mạch của mạch nghịch lưu hình T.

Với giả thuyết điện dung trên tụ điện đủ lớn để điện áp đặt trên tụ được xem như hằng số, áp dụng tính chất cân bằng điện áp trên cuộn dây, có thể xác định được điện áp DC-link của 3L-qSBT<sup>2</sup>I như sau:

$$V_{PN} = 2V_C = \frac{2V_{dc}}{2 - 3D_0 - d} \quad (8)$$

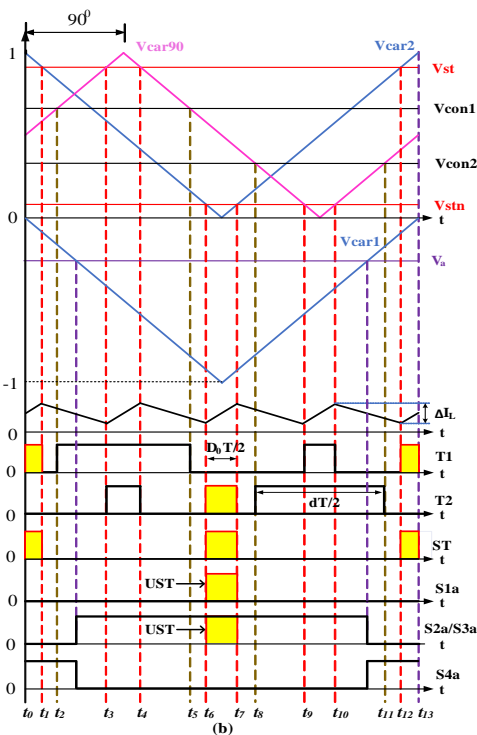
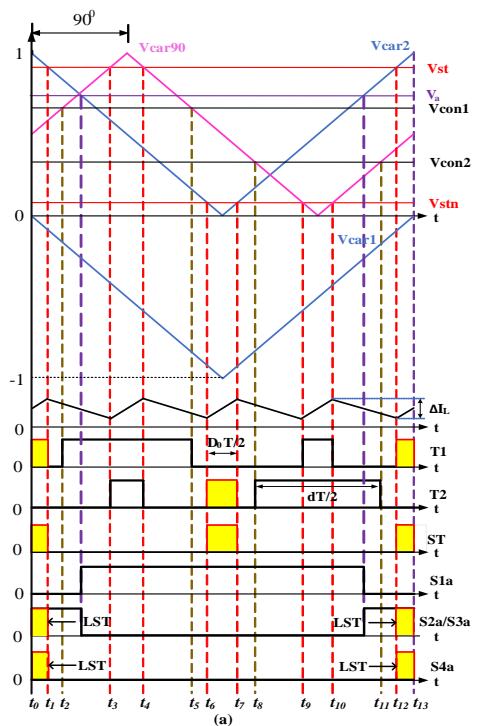
Khi đó, giá trị hiệu dụng của điện áp đầu ra trên tải được xác định như sau:

$$V_{x,RMS} = \frac{M \cdot V_C}{\sqrt{2}} = \frac{M}{\sqrt{2}} \cdot \frac{V_{dc}}{2 - 3D_0 - d} \quad (9)$$

Với  $M$  là chỉ số điều chế của phần nghịch lưu.

Ở hình 3  $v_{con1}$  và  $v_{con2}$  là hai hằng số điện áp điều khiển cho hai khóa  $T_1$  và  $T_2$  ở

mạng nguồn kháng.  $V_{st}$  và  $v_{stn}$  là hai hằng số điện áp điều khiển cho các khóa  $T_1$  và  $T_2$  ở mạng nguồn kháng và các khóa  $S_{1x}$  đến  $S_{4x}$  ( $x = a, b, c$ ).  $v_{car1}$ ,  $v_{car2}$  là hai sóng mang tần số cao,  $v_{car90}$  là sóng mang được dịch  $90^\circ$  so với sóng mang chuẩn  $v_{car1}$ ,  $v_{car2}$ ,  $\Delta I_L$  là độ gợn dòng điện của cuộn dây tăng áp.



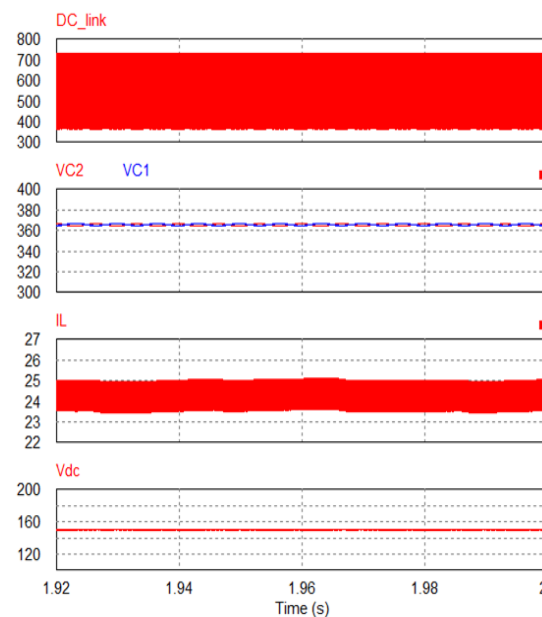
**Hình 3.** Phương pháp điều khiển SVPWM cho pha A.

### 3. KẾT QUẢ MÔ PHỎNG

Nhóm nghiên cứu tiến hành mô phỏng dưới sự hỗ trợ của phần mềm PSIM với các thông số sau:

**Bảng 1.** Các thông số mô phỏng và thực nghiệm của bộ nghịch lưu:

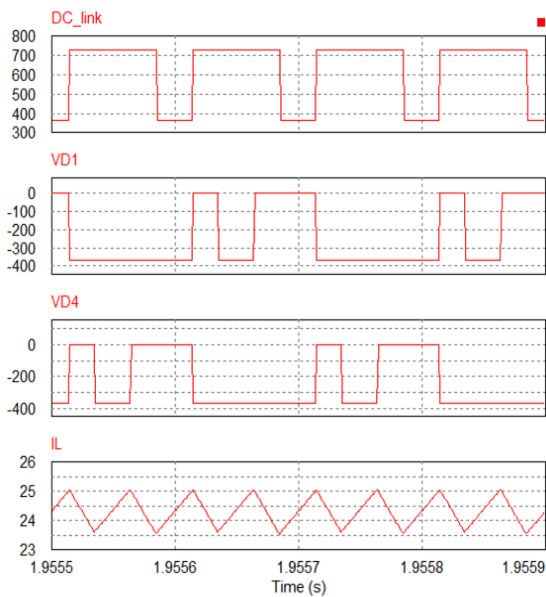
Thông số các thành phần		Giá trị
Điện áp đầu vào	$V_g$	150 V
Điện áp đầu ra	$V_o$	220V
Tần số đầu ra	$f_o$	50 Hz
Tần số sóng mang	$f_s$	5 kHz
Tỉ số ngắn mạch	$D_0$	0.299
Tỉ số điều chế	$M$	0.85
Điện cảm	$L$	3mH
Tụ điện	$C_2 = C_3$	2200 [F
Mạch lọc LC	$L_f$ and $C_f$	3 mH và 10 [F
Tải trở	$R_t$	40 $\Omega$



**Hình 4.** Kết quả mô phỏng dạng sóng điện áp DC-link ( $V_{PN}$ ), điện áp trên tụ ( $V_{C1}$  và  $V_{C2}$ ), dòng điện đầu vào ( $I_L$ ), điện áp đầu vào ( $V_{dc}$ ).

Với điện áp đầu vào là 150V, tỉ số ngắn mạch là 0.3, chỉ số d được tính toán bằng 0.85 để đảm bảo điện áp ra trên tải có giá trị hiệu dụng là 225V<sub>RMS</sub>. Kết quả là, hai tụ điện  $C_1$  và  $C_2$  có điện áp lần lượt là 365.6V và

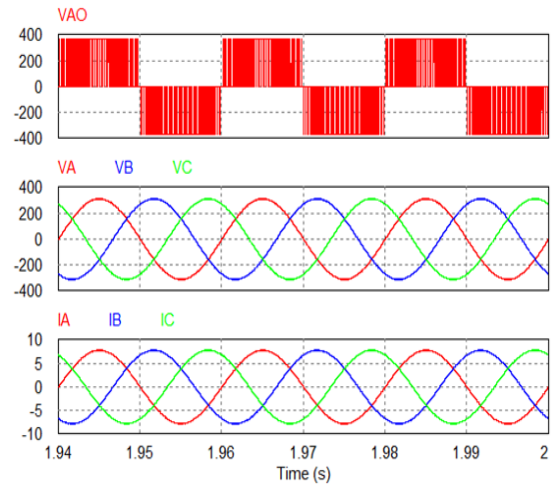
365.8V như được mô tả trên Hình 4. Vì giải thuật đề nghị sử dụng hai trạng thái UST và LST để tăng cường điện áp DC-link, nên điện áp DC-link sẽ có hai giá trị trong suốt quá trình hoạt động. Đó là 365V (bằng với điện áp một tụ điện, xuất hiện khi trạng thái UST/LST được tạo ra) và 731V (xuất hiện trong trạng thái NST) được thể hiện bởi Hình 4. Với việc sử dụng tải điện trở có giá trị 40 $\Omega$  tại đầu ra, dòng điện đầu vào có giá trị trung bình là 24.28A được đo lường bởi phần mềm PSIM.



**Hình 5.** Kết quả mô phỏng dạng sóng điện áp DC-link ( $V_{PN}$ ), điện áp trên diode ( $V_{D1}$  và  $V_{D4}$ ), dòng điện qua cuộn dây ( $I_L$ ).

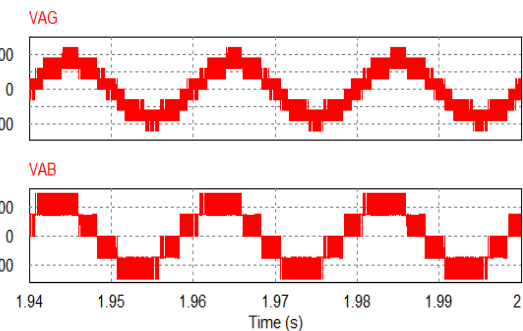
Hình 5 mô tả kết quả mô phỏng dạng sóng điện áp DC-link ( $V_{PN}$ ), điện áp trên diode ( $V_{D1}$  và  $V_{D4}$ ), dòng điện qua cuộn dây ( $I_L$ ). Có thể thấy rằng điện áp DC-link chỉ có hai giá trị là 365V và 731V. Điện áp 365V trên DC-link là kết quả của việc sử dụng trạng thái UST và LST trong quá trình hoạt động của bộ chuyển đổi. Do trạng thái UST được tạo ra bằng cách kích đóng các khóa phía nghịch lưu kết hợp với khóa  $T_2$  nên trong trạng thái này điện áp trên diode  $D_4$  có giá trị âm – diode  $D_4$  phân cực ngược, được biểu diễn như Hình 5. Tương tự, khi trạng thái LST được tạo ra điện áp trên diode  $D_1$  có giá trị âm – diode  $D_1$  phân cực ngược do  $T_1$  được kích đóng. Trong cả hai trạng thái này cuộn dây  $L_B$  nạp năng lượng được thể hiện

bằng sự tăng trưởng dòng điện qua cuộn dây. Ngoài ra, cuộn dây  $L_B$  còn được nạp năng lượng trong trạng thái cả hai khóa  $T_1$  và  $T_2$  dẫn đồng thời – được thể hiện bằng việc phân cực ngược cả hai diode  $D_1$  và  $D_4$  như Hình 5. Do tần số của sóng mang được sử dụng là 5 kHz nên tần số hoạt động của cuộn dây tăng áp là 20 kHz. Điều này giúp làm giảm kích thước của cuộn dây trong mô hình thực tế.



**Hình 6.** Kết quả mô phỏng dạng sóng điện áp cực ( $V_{AO}$ ), điện áp tải 3 pha ( $V_A$ ,  $V_B$ ,  $V_C$ ), dòng điện tải 3 pha ( $I_A$ ,  $I_B$ ,  $I_C$ ).

Hình 6 mô tả kết quả mô phỏng dạng sóng điện áp cực ( $V_{AO}$ ), điện áp tải 3 pha ( $V_A$ ,  $V_B$ ,  $V_C$ ), dòng điện tải 3 pha ( $I_A$ ,  $I_B$ ,  $I_C$ ). Vì điện áp trên hai tụ điện xấp xỉ nhau và có giá trị 365V nên điện áp cực ( $V_{AO}$ ) có 3 giá trị trong suốt quá trình hoạt động – đó là: -365V, 0V và 365V như được biểu diễn trong Hình 6. Vì sử dụng chỉ số điều chế có giá trị 0.85 nên điện áp trên tải đo được là  $225V_{RMS}$  và dòng điện trên tải có giá trị là  $5.625A_{RMS}$  được biểu diễn như Hình 6.



**Hình 7.** Kết quả mô phỏng dạng sóng điện áp pha ( $V_{AG}$ ), điện áp dây ( $V_{AB}$ ).

Hình 7 trình bày kết quả mô phỏng dạng sóng điện áp pha ( $V_{AG}$ ), điện áp dây ( $V_{AB}$ ).

THD	Fundamental Frequency
VAG	5.0000000e+001 HZ
VAB	5.0000000e+001 HZ

(a)

THD	Fundamental Frequency
VAG	5.0000000e+001 HZ
VAB	5.0000000e+001 HZ

(b)

**Hình 8.** Kết quả mô phỏng giá trị THD của điện áp pha và điện áp dây. (a) phương pháp đề nghị

Hình 8 trình bày kết quả mô phỏng giá trị THD của hai giải thuật: giải thuật đề nghị Hình 8(a) và giải thuật được trình bày trong công trình [13] Hình 8(b). Có thể thấy rằng với giải thuật đề nghị giá trị THD của điện áp pha đầu ra và điện áp dây đầu ra lần lượt là 40.77% và 40.77%. Trong khi giá trị THD của điện áp pha đầu ra và điện áp dây đầu ra

lần lượt là 87.6% và 87.59% khi áp dụng giải thuật được đề xuất bởi [13]. Điều này cho thấy sự hiệu quả về chất lượng điện áp đầu ra đối với giải thuật đề nghị.

#### 4. KẾT LUẬN

Bài báo này đã trình bày một mạng nguồn kháng qSB được kết nối với nghịch lưu ba bậc hình T. Bên cạnh các tính năng tăng, giảm áp (Buck-Boost) và đa bậc. Với giải thuật đã trình bày, cấu hình này còn có thể giảm THD cũng như tăng độ lợi.

Nguyên lý hoạt động và kết quả mô phỏng cho cấu hình 3L qSBT<sup>2</sup>I đã được phân tích phù hợp với cơ sở lý thuyết. Cấu hình và giải thuật cho 3L qSBT<sup>2</sup>I phù hợp với các ứng dụng công suất trung bình và nhỏ như: hệ thống PV, pin nhiên liệu và động cơ.

#### LỜI CẢM ƠN

Bài báo này được thực hiện tại phòng thí nghiệm điện tử công suất nâng cao D405 với sự hỗ trợ của dự án CT.2019.04.03 của Trường Đại học Sư phạm Kỹ thuật Thành phố Hồ Chí Minh.

#### TÀI LIỆU THAM KHẢO

- [1] M. Schweizer; and J. W. Kolar. “Design and implementation of a highly efficient three-level T-type converter for low-voltage applications,” IEEE Trans. Power Electron., vol. 28, no. 2, pp. 899-907, Feb. 2013.
- [2] J. Pereda and J. Dixon, “Cascaded multilevel converters: optimal asymmetries and floating capacitor control,” IEEE Trans. Ind. Electron., vol. 60, no.11, pp. 4784-4793, Nov. 2013.
- [3] Y. Elthokaby; L. Elshafei; N. A. Rahim; E. S. Finite, “Control Set Model-Predictive Control for Single Phase Voltage-Source UPS Inverters,” In Proceedings of the 2016 Eighteenth International Middle East Power Systems Conference (MEPCON), Cairo, Egypt, 27–29 December 2016.
- [4] A. K. Yadav; K. Gopakumar; R. K. Raj; L. Umanand; K. Matsuse; H. Kubota. “Instantaneous Balancing of Neutral Point Voltages for Stacked DC-link Capacitors of Multilevel Inverter for Dual Inverter fed Induction Motor Drives,” IEEE Trans. Power Electron. 2019, 34, 2505–2514.
- [5] Q. Huang; A. Q. Huang; R. Yu; P. Liu; W. Yu. “High-Efficiency and High- Density Single-Phase Dual-Mode Cascaded Buck-Boost Multilevel Transformerless PV Inverter with GaN AC Switches,” IEEE Trans. Power Electron. 2019, 34, 7474–7488.
- [6] R. Krishna; D. E. Soman1; S. K. Kottayil; and M. Leijon. “Pulse delay control for capacitor voltage balancing in a three-level boost neutral point clamped inverter,” IET Power Electron., vol. 8, no. 2, pp. 268–277, 2015.

- [7] D. Panfilov; O. Husev; F. Blaabjerg; J. Zakis; and K. Khandakji. “Comparison of three-phase three-level voltage source inverter with intermediate dc-dc boost converter and quasi-Z-source inverter,” IET Power Electron., vol. 9, no. 6, pp. 1238-1248, Jun. 2016.
- [8] F. Z. Peng, "Z-source inverter," IEEE Transactions on Industry Applications, vol. 39, pp. 504-510, 2003.
- [9] T. Li; Q. Cheng. “A comparative study of Z-source inverter and enhanced topologies,” CES Trans. Electr. Mach. Syst. 2018, 2, 284–288.
- [10] Ch. Qin; Ch. Zhang; A. Chen; X. Xing; and G. Zhang, “A Space Vector Modulation Scheme of Quasi-Z-Source Three-Level T-Type Inverter for Common-Mode Voltage Reduction,” IEEE Transactions on Power Electronics, Vol. 65, No. 10, pp. 8340-8350, Oct. 2018.
- [11] V. F. Pires; A. Cordeiro; D. Foiooto; J. F. Martins. “Quasi-Z-Source Inverter with a T-Type Converter in Normal and Failure Mode,” IEEE Trans. Power Electron. 2016, 31, 7462–7470.
- [12] M. Sahoo; S. Keerthipati. “A Three Level LC-Switching Based Voltage Boost NPC Inverter,” IEEE Transactions on Industrial Electronics., Vol. 64, no. 4, pp. 2876 - 2883, 06 December 2016.
- [13] Duc-Tri Do, Minh-Khai Nguyen, “Three-Level Quasi-Switched Boost T-Type Inverter: Analysis, PWM Control, and Verification,” IEEE Transactions on industrial electronics, Vol. 65, No. 10, October 2018.
- [14] D-T. Do, M-K. Nguyen, T-H. Quach, V-Th. Tran, C-B. Le, K-W. Lee; G-B. Cho, “Space Vector Modulation Strategy for Three-Level Quasi-Switched Boost T-Type Inverter,” IEEE 4th Southern Power Electronics Conference, pp. 1–5, Feb. 2019.

**Tác giả chịu trách nhiệm bài viết:**

Đỗ Đức Trí

Trường Đại học Sư phạm Kỹ thuật Tp.HCM

Email: tridd@hcmute.edu.vn